



CONCEPTOS DE ELECTRÓNICA

CONCEPTOS DE ELECTRÓNICA

Dispositivos electrónicos

⌚ Análisis de circuitos

Universidad Autónoma del Estado de Morelos
Facultad de Ciencias Químicas e Ingeniería
Ingeniería Eléctrica

IE. Arcenio Brito
Hernández



Febrero 2005.

CONCEPTOS DE ELECTRÓNICA

Dispositivos electrónicos & **A**nálisis de circuitos

Universidad Autónoma del Estado de Morelos
Facultad de Ciencias Químicas e Ingeniería
Ingeniería Eléctrica

IE. Arcenio Brito Hernández

Revisó: IE. Profesor Raymundo García

Febrero de 2005

Contenido

CAPÍTULO 1. INTRODUCCIÓN A LA ELECTRÓNICA	9
1.1 DISPOSITIVOS ELECTRÓNICOS	9
1.2 CLASIFICACIÓN DE LOS CIRCUITOS INTEGRADOS	9
1.2.1 TIPOS DE CIRCUITOS INTEGRADOS	9
1.2.2 ENCAPSULADO DE LOS CIRCUITOS INTEGRADOS	10
1.3 EL SEMICONDUCTOR MATERIAL QUE REVOLUCIONÓ LA ELECTRÓNICA	11
1.4 LA NATURALEZA CONDUCTIVA DEL SEMICONDUCTOR	12
CAPÍTULO 2. EL DIODO	15
2.1 DIODO IDEAL	15
2.2 EL DIODO SEMICONDUCTOR. CARACTERÍSTICAS Y POLARIZACIÓN	15
2.2.1 SIN POLARIZACIÓN ($V_d = 0$)	16
2.2.2 POLARIZACIÓN DIRECTA ($V_d > 0$)	16
2.2.3 POLARIZACIÓN INVERSA ($V_d < 0$)	16
2.2.4 MODELO MATEMÁTICO DEL DIODO	17
2.2.5 REGIÓN ZENER Y VOLTAJE PICO INVERSO	17
2.2.6 EFECTOS DE LA TEMPERATURA	18
2.2.7 COMPARACIÓN ENTRE DIODO DE SILICIO Y GERMANIO	18
2.3 NIVELES DE RESISTENCIA Y PUNTO DE OPERACIÓN DEL DIODO	19
2.3.1 RESISTENCIA ESTÁTICA. SEÑAL CD	19
2.3.2 RESISTENCIA DINÁMICA. SEÑAL AC	20
2.3.3 RESISTENCIA PROMEDIO. SEÑAL AC	21
2.3.4 RESISTENCIA TOTAL DE UN DIODO	21
2.4 CIRCUITOS EQUIVALENTES PARA DIODOS	21
2.5 HOJAS DE ESPECIFICACIONES DE DIODOS	22
2.6 TIEMPO DE RECUPERACIÓN INVERSO	22
2.7 EL DIODO ZENER	23
2.8 PRUEBAS DE DIODOS	25
CAPÍTULO 3. ANÁLISIS Y CIRCUITOS CON DIODOS	26
3.1 ANÁLISIS GENERALIZADO POR MEDIO DE LA RECTA DE CARGA	26
3.1.1 DETERMINACIÓN DEL PUNTO DE OPERACIÓN DEL DIODO MEDIANTE LA RECTA DE CARGA	26
3.2 MODELO DEL DIODO PARA EFECTO DE ANÁLISIS	27
3.3 CIRCUITOS CON DIODOS POLARIZADOS CON FUENTES DE CD	28
3.3.1 COMPUERTAS LÓGICAS AND/OR CON DIODOS	28
3.4 CIRCUITOS CON DIODOS POLARIZADOS CON FUENTES DE CA	29
3.4.1 RECTIFICADOR DE MEDIA ONDA	29
3.4.2 RECTIFICADOR DE ONDA COMPLETA	31
3.4.2.1 RECTIFICADOR CON PUENTE DE DIODOS	31
3.4.2.2 RECTIFICADOR CON TRANSFORMADOR DE DERIVACIÓN CENTRAL	32
CAPÍTULO 4. FUENTES DE ALIMENTACIÓN Y CI REGULADORES DE VOLTAJE	35
4.1 COMPONENTES DE UNA FUENTE DE ALIMENTACIÓN	35
4.2 DEFINICIÓN DE RIZO Y REGULACIÓN DE VOLTAJE	35
4.2.1 CALCULO DEL RIZADO A LA SALIDA DE UN RECTIFICADOR	36
4.3 FILTRADO	36

4.4 REGULADORES DE VOLTAJE DE CI.....	37
4.4.1 REGULADORES DE VOLTAJE FIJO.....	38
4.4.1.1 HOJA DE ESPECIFICACIONES DEL REGULADOR DE CI μ A7812C	39
4.4.2 REGULADORES DE VOLTAJE AJUSTABLE.....	39
CAPÍTULO 5. TRANSISTORES BIPOLARES DE UNION. BJT	41
5.1 CONSTRUCCIÓN DEL TRANSISTOR	41
5.2 OPERACIÓN DEL TRANSISTOR	41
5.3 CONFIGURACIONES DEL TRANSISTOR	42
5.3.1 CARACTERÍSTICAS GENERALES DEL TRANSISTOR BJT	42
5.3.2 CONFIGURACIÓN BASE COMÚN.....	43
5.3.3 CONFIGURACIÓN EMISOR COMÚN.....	45
5.3.4 CONFIGURACIÓN COLECTOR COMÚN.....	46
5.4 LA ACCIÓN AMPLIFICADORA DEL TRANSISTOR	47
CAPÍTULO 6. POLARIZACIÓN DE CD PARA BJT	49
6.1 POLARIZACIÓN DEL BJT Y REGIONES DE OPERACIÓN	49
6.2 EL BJT BAJO POLARIZACIÓN FIJA.....	50
6.2.1 DETERMINACIÓN DE LA CORRIENTE DE SATURACIÓN.....	51
6.2.2 ANÁLISIS POR MEDIO DE LA RECTA DE CARGA.....	51
6.3 EL BJT BAJO POLARIZACIÓN ESTABILIZADA EN EMISOR	53
6.3.1 DETERMINACIÓN DE LA CORRIENTE DE SATURACIÓN.....	55
6.3.2 ANÁLISIS POR MEDIO DE LA RECTA DE CARGA.....	55
6.4 EL BJT BAJO POLARIZACIÓN POR DIVISOR DE VOLTAJE	56
6.4.1 DETERMINACIÓN DE LA CORRIENTE DE SATURACIÓN.....	58
6.4.2 ANÁLISIS POR MEDIO DE LA RECTA DE CARGA.....	58
6.5 EL BJT BAJO POLARIZACIÓN CON RETROALIMENTACIÓN DE VOLTAJE.....	58
6.5.1 DETERMINACIÓN DE LA CORRIENTE DE SATURACIÓN.....	60
6.5.2 ANÁLISIS POR MEDIO DE LA RECTA DE CARGA.....	60
6.6 MÉTODO GENERAL PARA EL ANÁLISIS DE DIVERSAS CONFIGURACIONES DEL BJT CON POLARIZACIÓN EN CD	60
6.7 CONCEPTO DE DISEÑO DE CIRCUITOS CON DISPOSITIVOS LINEALES	61
6.8 LA ESTABILIDAD EN LAS DISTINTAS CONFIGURACIONES DE POLARIZACIÓN	61
6.9 APLICACIONES PRÁCTICAS DEL BJT.....	63
6.9.1 FUENTE DE CORRIENTE CONSTANTE CON TRANSISTOR BJT. FCC	63
6.9.2 COMPUERTAS LÓGICAS AND/OR CON TRANSISTORES BJT	63
6.10 TÉCNICAS PARA LA LOCALIZACIÓN DE FALLAS.....	64
CAPÍTULO 7. TRANSISTORES DE EFECTO DE CAMPO. FET.....	66
7.1 TABLA COMPARATIVA BJT v/s FET	66
7.2 ESTUDIO DEL TRANSISTOR DE EFECTO DE CAMPO DE UNIÓN. JFET	67
7.2.1 CONSTRUCCIÓN Y CARACTERÍSTICAS DE LOS JFETS	67
7.2.2 CURVAS CARACTERÍSTICAS DEL JFET.....	68
7.2.3 USO DEL JFET COMO RESISTOR CONTROLADO POR VOLTAJE.....	69
7.2.4 SÍMBOLOS DE JFET.....	69
7.2.5 CARACTERÍSTICAS DE TRANSFERENCIA	70
7.2.6 RESUMEN DE ECUACIONES BÁSICAS Y COMPARATIVAS DEL JFET Y EL BJT.....	71
7.3 EL MOSFET TIPO DECREMENTAL	72
7.3.1 CONSTRUCCIÓN BÁSICA DEL NMOS DECREMENTAL.....	73
7.3.2 OPERACIÓN BÁSICA Y CARACTERÍSTICAS DE TRANSFERENCIA PARA EL NMOS DECREMENTAL	73
7.3.3 MOSFET DE TIPO DECREMENTAL DE CANAL-P.....	74
7.4 EL MOSFET TIPO INCREMENTAL.....	75

7.4.1 CONSTRUCCIÓN BÁSICA.....	75
7.4.2 OPERACIÓN BÁSICA Y CARACTERÍSTICAS PARA EL MOSFET INCREMENTAL	76
7.4.3 MOSFET DE TIPO INCREMENTAL DE CANAL-P	77
7.5 RECOMENDACIONES DE PROTECCIÓN PARA UN MOSFET	77
7.6 EL FET VERTICAL DE ÓXIDO-SILICIO. VMOS.....	78
7.7 ARREGLO COMPLEMENTARIO DE MOSFET. CMOS.....	79
CAPÍTULO 8. POLARIZACIÓN DEL FET	80
8.1 RESUMEN DE ECUACIONES PARA EL ANÁLISIS DE FETs	80
8.2 ANÁLISIS DEL JFET POLARIZADO EN CD	82
8.3 ANÁLISIS DEL MOSFET TIPO DECREMENTAL POLARIZADO EN CD	86
8.4 DISEÑO DE AMPLIFICADORES CON FETS	88
CAPÍTULO 9. INTRODUCCIÓN A LOS AMPLIFICADORES CON TRANSISTORES. MODELOS DE PEQUEÑA SEÑAL	91
9.1 CIRCUITOS AMPLIFICADORES CON TRANSISTORES	91
9.1.1 MODELO EQUIVALENTE DE TRANSISTORES BIPOLARES PARA ANÁLISIS DE AC	91
9.2 PARÁMETROS DE CIRCUITOS DE DOS PUERTOS	92
9.3 EL MODELO r_e DEL TRANSISTOR BJT.....	93
9.3.1 MODELO r_e PARA LA CONFIGURACIÓN DE BASE COMÚN BJT.....	93
9.3.2 MODELO r_e PARA LA CONFIGURACIÓN DE EMISOR COMÚN BJT	94
9.3.3 MODELO r_e PARA LA CONFIGURACIÓN DE COLECTOR COMÚN BJT	95
9.4 MODELO HÍBRIDO EQUIVALENTE PARA BJT.....	95
9.4.1 DEFINICIÓN DE LOS PARÁMETROS HÍBRIDOS.....	95
9.4.2 DETERMINACIÓN DE LOS PARÁMETROS HÍBRIDOS.....	98
CAPÍTULO 10. CONFIGURACIONES COMPUESTAS	101
10.1 CONEXIONES DE CIRCUITOS	101
10.1.1 CONEXIÓN EN CASCADA. AMPLIFICACIÓN.....	101
10.1.1.1 CONEXIÓN EN CASCADA DEL BJT	101
10.1.1.2 CONEXIÓN EN CASCADA DEL FET	102
10.1.1.3 CONEXIÓN EN CASCADA DE LA COMBINACIÓN FET- BJT	103
10.1.2 CONEXIÓN EN CASCODE.....	105
10.1.3 CONEXIÓN DARLINGTON DEL BJT	106
10.1.4 CONEXIÓN CMOS COMPLEMENTARIA. INVERSOR LÓGICO CMOS.....	106
10.2 CIRCUITOS ESPECIALIZADOS	107
10.2.1 CIRCUITO FUENTE DE CORRIENTE.....	107
10.2.2 CIRCUITO ESPEJO DE CORRIENTE	109
10.2.3 CIRCUITO AMPLIFICADOR DIFERENCIAL	110
10.2.3.1 POLARIZACIÓN DEL AMPLIFICADOR DIFERENCIAL EN CD.....	111
10.2.3.2 POLARIZACIÓN DEL AMPLIFICADOR DIFERENCIAL EN AC	112
10.2.4 CIRCUITO AMPLIFICADOR DIFERENCIAL BIFET, BIMOS Y CMOS	113
CAPÍTULO 11. AMPLIFICADORES OPERACIONALES	115
11.1 PRESENTACIÓN DEL OP-AMP BÁSICO. 741C	115
11.1.1 ENCAPSULADO	116
11.1.2 SÍMBOLOS Y TERMINALES	116
11.1.3 NOMENCLATURA DE LOS AMPLIFICADORES OPERACIONALES	117
11.2 OPERACIÓN DEL OP-AMP BÁSICO	118
11.2.1 CARACTERÍSTICAS DEL OP-AMP IDEAL.....	120
11.3 CIRCUITOS PRÁCTICOS CON AMPLIFICADORES OPERACIONALES	120
11.3.1 PARÁMETROS DE DESVÍO DEL OP-AMP REAL	122
11.3.2 PARÁMETROS DE FRECUENCIA	122

11.3.2.1 FRECUENCIA DE GANANCIA UNIDAD O GANANCIA ANCHO DE BANDA	122
11.3.2.2 RAPIDEZ DE RESPUESTA	123
11.3.2.3 FRECUENCIA MÁXIMA DE SEÑAL	123
11.3.3 OTROS PARÁMETROS	123
CAPÍTULO 12. AMPLIFICADORES DE POTENCIA	124
12.1 CLASIFICACIÓN DE LOS AMPLIFICADORES DE POTENCIA	124
12.2 ANÁLISIS DE AMPLIFICADORES DE POTENCIA	124
12.2.1 CONSIDERACIONES DE ANÁLISIS	124
12.2.2 AMPLIFICADOR DE POTENCIA DE CLASE A ALIMENTADO EN SERIE	125
12.2.3 AMPLIFICADOR DE POTENCIA DE CLASE A ACOPLADO POR TRANSFORMADOR	127
12.2.3.1 EFICIENCIA TEÓRICA MÁXIMA	129
CAPÍTULO 13. CIRCUITOS INTEGRADOS LINEALES DIGITALES	130
13.1 COMPARADORES DE VOLTAJE	130
13.1.1 COMPARADOR DE VOLTAJE DE OP-AMP. EL 741	130
13.1.2 COMPARADOR DE VOLTAJE DE CI. EL LM311	131
13.1.3 COMPARADOR DE VOLTAJE DE CI. EL LM339	132
13.2 CONVERTIDORES DIGITALES-ANALÓGICOS Y ANALÓGICOS-DIGITALES	132
13.2.1 CONVERTIDOR DIGITAL-ANALÓGICO	132
13.2.1.1 DAC DE CI. AD7524	133
13.2.1.2 DAC DE CI. DAC0830	133
13.2.2 CONVERTIDOR ANALÓGICO-DIGITAL	134
13.2.2.1 ADC DE RAMPA DIGITAL	134
13.2.2.2 ADC DE APROXIMACIONES SUCESIVAS. CI ADC0804	135
13.3 EL TEMPORIZADOR. CI NE555, TLC555	136
13.3.1 USO DEL CI 555 COMO MULTIVIBRADOR ASTABLE	137
13.4 EL OSCILADOR CONTROLADO POR VOLTAJE. CI LM566	139
13.5 GENERADORES DE SEÑAL. CI ICL8038, XR8038	140
13.5.1 CIRCUITO INTEGRADO GENERADOR DE FORMAS DE ONDAS. 8038	140
CAPÍTULO 14. EL OSCILOSCOPIO	143
14.1 COMPONENTES DEL OSCILOSCOPIO	143
14.1.1 El tubo de rayos catódicos	143
14.1.2 Circuito de barrido horizontal o base de tiempos	143
14.1.3 Amplificador de señales de entrada	143
14.1.4 La pantalla de un osciloscopio	144
14.2 MEDICIÓN DE UNA SEÑAL DE VOLTAJE CON EL OSCILOSCOPIO	144
CAPÍTULO 15. APÉNDICES	146
15.1 TABLAS DE RESISTORES Y CAPACITORES COMERCIALES	146



PREFACIO

El presente trabajo en su momento sirvió al autor como una guía para el estudio de las materias de *análisis de circuitos electrónicos* y como un medio para comprender los conceptos físicos que subyacen detrás de los elementos de circuito. En particular se repasan los siguientes elementos de circuito: *diodos, transistores, amplificadores, y algunos circuitos integrados*. Cada tema se presenta desde el punto de vista conceptual para posteriormente presentar el análisis matemático de los modelos que los representan.

La información contenida en el presente trabajo, ha sido resultado del minucioso estudio de diversas fuentes bibliográficas. El autor ha tenido la oportunidad de trabajar en la industria cuyo ramo es *diseño/manufactura/ensamble de componentes electrónicos para la industria automotriz*¹; entre sus funciones estuvieron el desarrollo de software para los ingenieros de probadores electrónicos, así como para ingenieros de proceso y control de cambios. Se hace notar al lector que muchos circuitos complejos incluyendo los circuitos integrados son la composición de los elementos básicos de circuito presentados aquí. Cabe destacar que la finalidad última de crear dispositivos inteligentes es proveer confort y seguridad a la sociedad.

IE Arcenio Brito Hernández
arcebrito@gmail.com

Agosto de 2011

** El presente trabajo se distribuye gratuitamente en pro del conocimiento libre.

¹ CONTINENTAL AUTOMOTIVE SYSTEMS
<http://www.conti-online.com>



CONVENCIONES Y CONCEPTOS CLAVE

A lo largo del presente trabajo se emplearán las siguientes convenciones y generalidades, consúltense a medida que se citen en el texto.

- **Ánodo (+)**. En un dispositivo de dos terminales, se le llama así a la terminal con potencial más positivo. En un diodo es la terminal P
- **Cátodo (-)**. En un dispositivo de dos terminales, se le llama así a la terminal con potencial más negativo. En un diodo es la terminal N
- En una **gráfica de características** de un dispositivo, el eje de las abscisas (eje X) será el eje del voltaje, mientras que el eje de las ordenadas (eje Y) será el eje de corriente. Esta gráfica asocia dos variables para dispositivos de dos terminales (diodos); pero asocia tres variables para dispositivos de tres terminales (transistores), en este caso la gráfica completa se compone de un conjunto de curvas características que muestran los cambios de (V, I) cuando una tercer variable (por ejemplo I_B) se mantiene fija.
- **Flujo convencional de corriente**. Tanto en electricidad como en electrónica, se ha adoptado el hecho de que la corriente eléctrica es producida por el flujo de cargas positivas, es decir cuando se conecta una carga (impedancia) en las terminales de una fuente de voltaje, las cargas positivas se dirigen de la terminal de mayor potencial (+) a la terminal de menor potencial (-). Sin embargo la naturaleza real de la corriente eléctrica exige que los portadores negativos (e^-) se dirijan del cátodo (-) al ánodo (+).
- **Notación de doble subíndice**. Es una notación abreviada que expresa que: $V_{ab} = V_a - V_b$, siendo V_a y V_b los voltajes en los puntos a y b respecto al punto común (generalmente tierra), en una red cualquiera.
- **Polarización**. En su concepción más sencilla se refiere al hecho de aplicar una diferencia de potencial en los extremos de un dispositivo electrónico por medio de una fuente de voltaje que puede ser de cd o ca.
- **Región de agotamiento**. Dentro de un dispositivo electrónico semiconductor, es la región (zona) que no presenta portadores libres y es, por lo tanto, incapaz de soportar la conducción a través de ella. Esta región es ensanchada (ampliada) o reducida cuando sus extremos se encuentran sometidos a una diferencia de potencial.
- Un **punto de operación** define un punto estable Q (o punto de trabajo) mediante la intersección de dos gráficas, la gráfica de características del dispositivo y la línea recta que representa la configuración del circuito, obtenida a partir de un análisis del circuito.

Capítulo 1. INTRODUCCIÓN A LA ELECTRÓNICA

La **electrónica** es una disciplina aplicada derivada de la electricidad y la física que abarca un amplio rango de actividades relacionadas con la *generación y transmisión de información* por medio de *señales eléctricas*. La aplicación de las técnicas electrónicas da como resultado el desarrollo de *sistemas electrónicos* capaces de manipular señales y generar información. Los sistemas electrónicos están formados a partir de *circuitos especializados* que a su vez están constituidos por la asociación de elementos físicos que se denominan *dispositivos eléctricos pasivos* (resistencias, condensadores, bobinas) y *dispositivos electrónicos activos* (diodos, transistores, amplificadores, reguladores, decodificadores, microprocesadores, microcontroladores etc.)

1.1 DISPOSITIVOS ELECTRÓNICOS

En principio los dispositivos electrónicos se conocían como *válvulas* puesto que se diseñaban a partir de *tubos al vacío* (diodos, triodos, tetrodos, pentodos etc.) Actualmente los dispositivos se diseñan en estado sólido (*circuitos integrados monolíticos*) aprovechando la relativa facilidad que presentan los *materiales semiconductores* para cambiar su capacidad conductiva al ser sometidos a técnicas especiales de dopado.

Se le llama **circuito discreto** a aquel circuito que se forma a partir de **dispositivos básicos** (resistencias, capacitores, diodos y transistores) y cuyos componentes se obtienen por separado y se sueldan entre sí en una tarjeta de circuito impreso. Se denominan **circuitos integrados** a aquellos circuitos (analógicos, digitales o análogo-digitales) cuya presentación es en forma de un encapsulado hermético y del cual solo se observan sus terminales. Existe una gran variedad de CI de todo tipo y los hay desde los más simples (compuertas, amplificadores integrados, hasta los más complejos, temporizadores, microprocesadores, microcontroladores, etc.)

1.2 CLASIFICACIÓN DE LOS CIRCUITOS INTEGRADOS

Un **circuito Integrado** (CI) se fabrica al unir dispositivos individuales tales como transistores, diodos, capacitores y resistencias en un solo chip de silicio, estos componentes son conectados entre sí mediante finos alambres de aluminio depositados en la superficie del chip, todos estos componentes se encapsulan en un solo componente dando una apariencia semejante a la mostrada en la figura 1.1.



Figura 1.1
circuito
integrado
típico

1.2.1 TIPOS DE CIRCUITOS INTEGRADOS

De acuerdo al tipo de señal con que operan, los circuitos integrados se clasifican en CI analógicos y CI digitales y CI análogo-digitales. Una **señal analógica** es cualquier señal cuya forma de onda es continua, tiene un máximo y un mínimo y no es quebrada, por ejemplo una señal senoidal. Una **señal digital** es una señal discontinua en forma de pulsos por ejemplo una onda cuadrada.

CI analógicos. También llamados **circuitos lineales**, producen, amplifican o responden a voltajes variables, es decir en este tipo de CI interesa la magnitud de la señal de entrada como la de salida. Todos los CI lineales están fabricados a partir de transistores. Los CI analógicos incluyen amplificadores, temporizadores, osciladores y reguladores de voltaje.

CI digitales. También denominados **circuitos lógicos** responden a, o producen señales que tienen únicamente dos niveles de voltaje, nivel alto y nivel bajo. Todos los CI lógicos están fabricados a partir de compuertas lógicas, estas compuertas lógicas son circuitos formados a partir de la combinación de resistencias y diodos o bien resistencias y transistores. Los CI digitales incluyen microprocesadores, microcontroladores, memorias etc.

CI análogo-digitales. Combinan en un solo chip tanto circuitos analógicos como digitales. Ejemplos de ellos son: comparadores, convertidores digital/analógico, circuitos de interfase, temporizadores, osciladores controlados por voltaje (VCO) y lazos de seguimiento de fases.

1.2.2 ENCAPSULADO DE LOS CIRCUITOS INTEGRADOS

Los tipos de encapsulados más comunes en que se presentan los circuitos integrados se listan a continuación:

Encapsulado DIP. Es el encapsulado más común, consiste en dos hileras paralelas de terminales distribuidas a los lados del CI, en este encapsulado las patillas del CI atraviesa la *tarjeta de circuito impreso* (TCI) y se sueldan en la parte inferior. Véase la figura 1.2 (a).

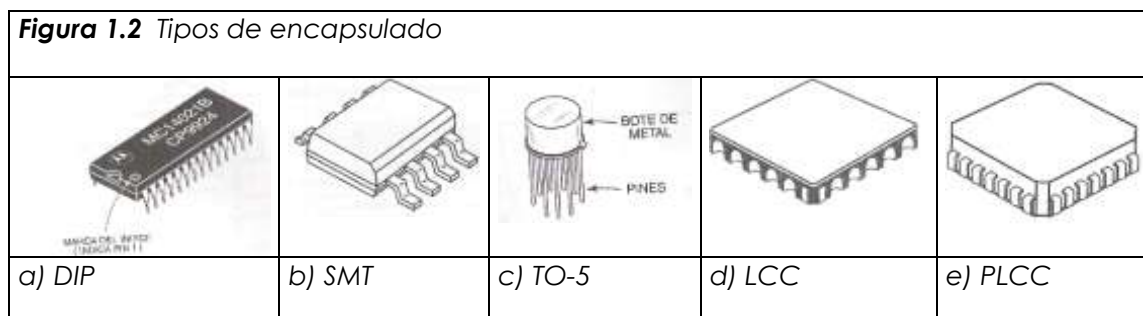
Encapsulado SMT. Se denomina *tecnología de montaje de superficie* (SMT) y consiste en encapsulados cuyas patillas no atraviesan la TCI por lo que se sueldan en la superficie. De acuerdo al número de terminales se clasifican en encapsulado de contorno pequeño SO (8, 14 y 16 terminales) y SOL (16, 18, 20, 24, y 28 terminales). Se fabrican tanto en plástico (más económico) como en cerámica (más robusto). Véase la figura 1.2 (b).

Encapsulado TO-5. Este tipo de encapsulado se fabrica de metal y es muy robusto, sin embargo su uso está limitado por el espacio disponible en la TCI. Véase la figura 1.2 (c).

Encapsulado LCC. Consiste en un CI de cerámica que no tiene terminales que sobresalgan para conectarlo a la TCI, por esta razón se denomina *portador de pastilla sin terminales* (LCC). La conexión LCC se hace tanto mecánica como eléctricamente mediante soldadura. La figura 1.2 (d) muestra la forma correcta de conectar un LCC sobre la TCI

Encapsulado PLCC. Este tipo de encapsulado fue introducido en 1980 como alternativa al LCC, consiste en terminales salientes doblados hacia arriba en forma de J invertida, los hay de 20, 28, 44, 52 y 84 terminales en encapsulado de plástico. Véase la figura 1.2 (e).

Figura 1.2 Tipos de encapsulado



1.3 EL SEMICONDUCTOR MATERIAL QUE REVOLUCIONÓ LA ELECTRÓNICA

Un **conductor** es un material que permite un flujo considerable de corriente cuando una fuente de voltaje se aplica a través de sus terminales, poseen de 1 a 2 electrones de valencia², ejemplos: Oro (Au), Plata (Ag), Cobre (Cu), Aluminio (Al), etc...

Un **aislante** o dieléctrico presenta un nivel muy inferior de conductividad cuando se encuentra bajo la presión de una fuente de voltaje. Tienen la banda de valencia casi completa (8 electrones en el caso de los gases nobles), en general, son los no metales.

Un **semiconductor**, es un material que posee un nivel de conductividad que se localiza entre los extremos de un dieléctrico y de un conductor. Son materiales de valencia 4, ejemplos: Boro (B), Silicio (Si), Germanio (Ge), Arsénico (As), Antimonio (Sb), etc...

La resistencia de un material se define como:

$$R := \rho \frac{l}{A} \quad (\Omega) \quad \rightarrow \quad (1.1)$$

Donde la resistividad de un trozo de material de sección A y longitud l es la constante de proporcionalidad ρ

$$\rho := R \cdot \frac{A}{l} \quad (\Omega\text{-cm}) \quad \rightarrow \quad (1.2)$$

Al inverso de la resistividad se le conoce como *conductividad*: $\sigma = 1/\rho$

La tabla 1.1 es una tabla comparativa de resistividades en distintos materiales, en la segunda columna se presentan los materiales semiconductores más ampliamente utilizados en el diseño de dispositivos electrónicos: *Silicio* (Si) y *Germanio* (Ge). Estos materiales poseen una estructura atómica como se ilustra en la figura 1.4. A temperatura ordinaria los átomos de Silicio se unen compartiendo pares de electrones mediante *enlaces covalentes*, cada átomo de silicio es circundado por 8 átomos vecinos (ver figura 1.5), pero además forman grupos simétricos denominados *monocristales* tal como se observa en la figura 1.3, estos monocristales en conjunto forman redes cristalinas. El mismo patrón es característico del Germanio (Ge).

Tabla 1.1 Resistividad (ρ) de materiales eléctricos representativos

Conductor	Semiconductor	Dieléctrico
Plata 1.62x10 ⁻⁶ Ω-cm	Germanio 50 Ω-cm	Vidrio 10 ¹⁰ a 10 ¹⁴ Ω-cm
Cobre 1.69x10 ⁻⁶ Ω-cm	Silicio 50x10 ³ Ω-cm	Mica 10 ¹² Ω-cm

² Los electrones de valencia son aquellos ubicados en la capa o nivel de energía más externo con respecto al núcleo atómico. Estos electrones son los responsables de las fuerzas electromagnéticas (enlaces) entre átomos.

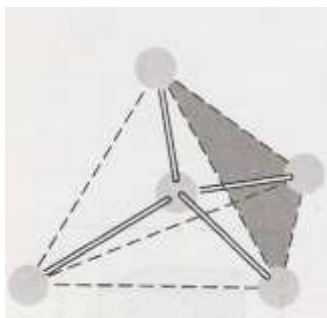


Figura 1.3 Estructura de monocristal del Germanio y silicio

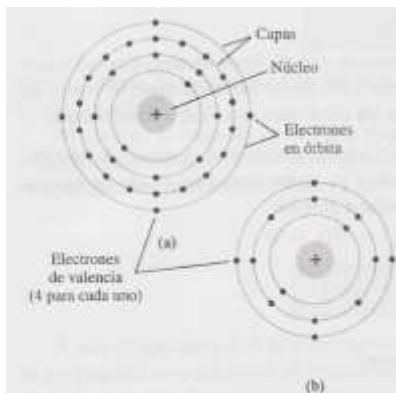


Figura 1.4 Estructura atómica:
(a) Germanio
(b) silicio

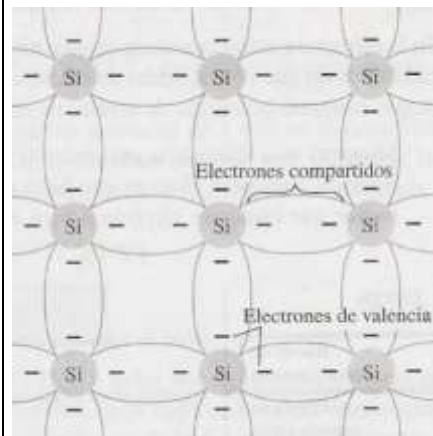


Figura 1.5 Enlace covalente para el átomo de silicio

Se llaman *materiales intrínsecos* a aquellos semiconductores que se han refinado cuidadosamente con el objetivo de reducir las impurezas hasta un nivel muy bajo.

Dopado de semiconductores

Dopaje es la acción de agregar impurezas a un material semiconductor con el objeto de aumentar su conductividad eléctrica.

Existen dos tipos de dopadores:

Dopadores aceptores. Son materiales trivalentes que dan como resultado *semiconductores tipo p*, en el cual los portadores mayoritarios son los huecos. Ejemplos: Boro (Bo), Galio (Ga), Indio (In).

Dopadores donadores. Son materiales pentavalentes que dan como resultado *semiconductores tipo n*, en el cual los portadores mayoritarios son los electrones. Ejemplos: Arsénico (As), Antimonio (Sb), Fósforo (P).

Se denomina *material extrínseco* a aquel semiconductor que se ha sometido a un proceso de dopaje. Son semiconductores extrínsecos los semiconductores tipo p y tipo n.

1.4 LA NATURALEZA CONDUCTIVA DEL SEMICONDUCTOR

Teoría de Bandas

De los principios de electricidad sabemos que un electrón se encuentra orbitando alrededor del núcleo debido a la acción de dos fuerzas contrarias en equilibrio, una fuerza eléctrica centrípeta (dirigida hacia el núcleo del átomo y dada por la ley de Coulomb: $F = qE = Z \cdot e^2 / r^2$) y una fuerza centrífuga (dirigida hacia fuera del núcleo $F' = m \cdot v^2 / r$), esto de acuerdo al modelo presentado por Niels Bohr en 1913.

Bohr fue capaz de predecir la energía asociada con un electrón en particular ubicado en el *nivel de energía n* (o *número cuántico principal*), el modelo matemático es:

$$E = \frac{2\pi^2 m Z^2 e^4}{n^2 h^2} \rightarrow (1.3)$$

Donde:

E = energía asociada con un electrón orbitando en el nivel de energía n

m = masa del electrón = 9.11×10^{-31} Kg.

Z = número atómico = número total de electrones = número total de protones del núcleo

e = carga del electrón = 1.6×10^{-19} C

n = número cuántico principal (1, 2, 3, 4, 5, 6 o 7)

π = constante $\pi \cong 3.1416$

h = constante de Planck = 6.63×10^{-34} J*seg

La teoría que explica el enlace de los átomos en los cristales metálicos fue propuesta por F. Bloch en 1928 y se basa en la mecánica cuántica. En esta *Teoría de Bandas*, todos los electrones presentes en un átomo en niveles energéticos totalmente llenos se consideran esencialmente localizados, es decir enlazados a los átomos que se asocian; por otra parte los electrones de valencia en los niveles energéticos sin llenar se consideran libres y se mueven en un campo potencial que se extiende a todos los átomos presentes en el cristal. Los orbitales de estos electrones libres en un átomo pueden superponerse con los de otros para originar orbitales moleculares delocalizados que producen un enlace entre todos los átomos presentes, y que se conocen con el nombre de *orbitales de conducción*.

La citada teoría (Teoría de Bandas) es la base para explicar el comportamiento de los materiales semiconductores. Según se observa en la figura 1.6, en la parte (a) pueden verse los niveles de energía de un átomo dado. En la parte (b) se comparan estas bandas para los tres tipos de materiales respecto a su clasificación eléctrica: dieléctricos, semiconductores y conductores. En esa parte es posible observar la *brecha E_g* que es necesario vencer para que los electrones de valencia brinquen a la banda de conducción, la energía necesaria para realizar esta acción se conoce como energía o *potencial de ionización*, los valores asociados para distintos semiconductores, puede leerse de esta misma figura, nótese que los valores están dados en eV, unidad energética a continuación definida:

$$1 \text{ eV} = 1.6 \times 10^{-19} \text{ J} \rightarrow (1.4)$$

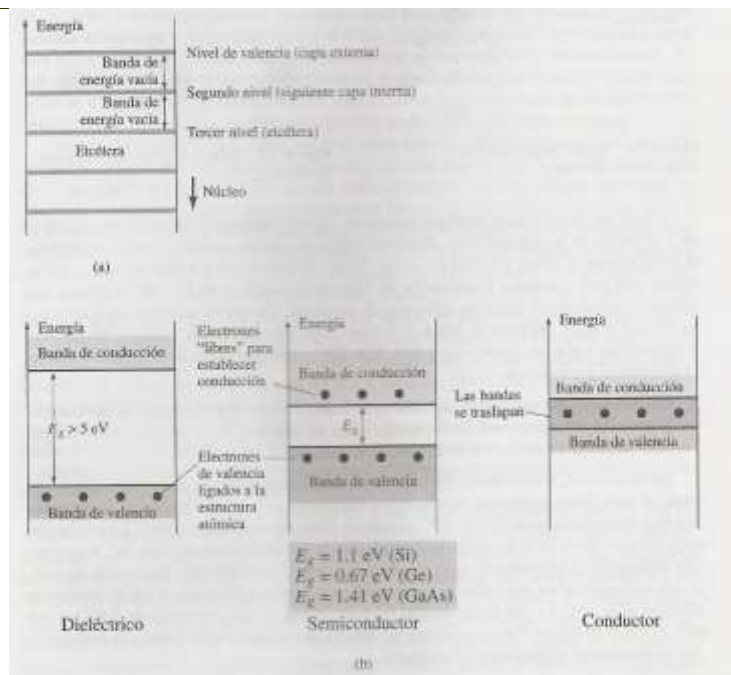
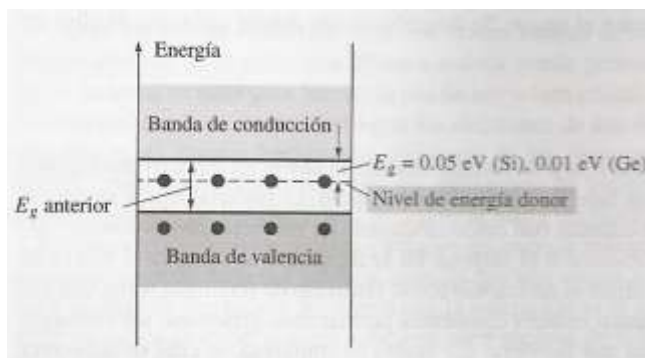


Figura 1.6 Niveles de energía. (a) niveles discretos en estructuras atómicas aisladas; (b) bandas de conducción y de valencia para un dieléctrico, un semiconductor y un conductor

El **efecto de aumentar la temperatura** en un material semiconductor ocasiona un incremento de energía en los materiales semiconductores ocasionando que los electrones de la banda de valencia adquieran energía suficiente para abandonar dicha banda y pasar a la banda de conducción.

El **efecto de dopar un material con impurezas** se puede observar en la figura 1.7. Observe que surge un nivel discreto de energía (llamado *nivel donor*) en la banda prohibida con un **E_g (energía de ionización)** mucho menor que el del material intrínseco.

Figura 1.7 Efecto de impurezas donadoras sobre la estructura de las bandas de energía.



Capítulo 2. EL DIODO

En 1904, Fleming inventó el diodo al cual denominó válvula y que consistía en un filamento caliente emisor de electrones situado dentro de un bulbo en vacío a una corta distancia de una placa. En función de la tensión positiva o negativa de la placa, se producía el paso de corriente en una dirección.

2.1 DIODO IDEAL

Se iniciará el estudio de los dispositivos electrónicos presentando el más sencillo de ellos: el diodo. El diodo ideal³ es un dispositivo de dos terminales ánodo (+) y cátodo (-), en la figura 2.1 se presentan tanto su símbolo como sus características.

Las características de un diodo ideal son las siguientes.

- Permite la conducción de corriente en una sola dirección.
- Representa un circuito cerrado en la región de conducción
- Representa un circuito abierto en la región de no conducción

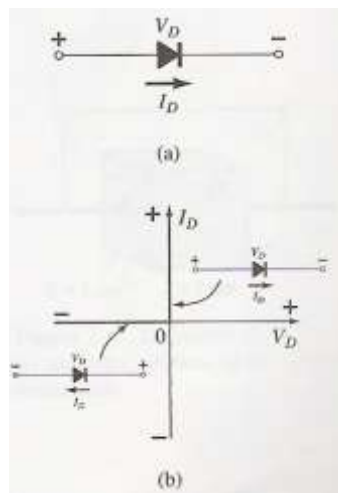


Figura 2.1
Diodo Ideal:
(a) símbolo;
(b) características

2.2 EL DIODO SEMICONDUCTOR. CARACTERÍSTICAS Y POLARIZACIÓN

Un diodo semiconductor se forma al unir dos semiconductores extrínsecos p y n del mismo material (Si o Ge). El punto de unión se denomina *región de agotamiento*, se conoce así debido a la carencia de portadores en esa región como resultado de la combinación de electrones y huecos en ese punto.

Polarización

Cuando las terminales de un material semiconductor extrínseco se encuentran sometidas a un diferencia de potencial (se dice que se encuentra en estado polarizado), entonces se establece un campo eléctrico en el interior del material lo que ocasiona que las partículas formadoras del material tipo p sea atraído hacia el potencial más negativo, mientras que las partículas del material tipo n son atraídas hacia la terminal con potencial más positivo, este hecho es un principio fundamental de la electricidad: *cargas distintas se atraen, cargas opuestas se repelen*.

³ El término *ideal* se refiere a dispositivos o sistemas que presentan características ideales, es decir perfectas en todo sentido.

Un fenómeno análogo sucede cuando un material no conductor se encuentra sometido a un campo eléctrico intenso, las moléculas se polarizan (+/-) y se alinean con respecto al campo potencial obedeciendo el principio antes enunciado.

Tres posibilidades de polarización se tienen para un diodo: sin polarización, polarización inversa, polarización directa.

2.2.1 SIN POLARIZACIÓN ($V_d = 0$)

En este caso no existe ninguna presión (potencial) que obligue a los portadores a fluir, por lo que no existe conducción eléctrica en ninguna dirección.

2.2.2 POLARIZACIÓN DIRECTA ($V_d > 0$)

Una fuente de voltaje en las terminales del diodo con polaridad positiva aplicada en la parte P del diodo y polaridad negativa en la parte N del diodo (ver figura 2.2) ocasiona que el diodo se active y pase al estado de conducción, al reducir la región de agotamiento.

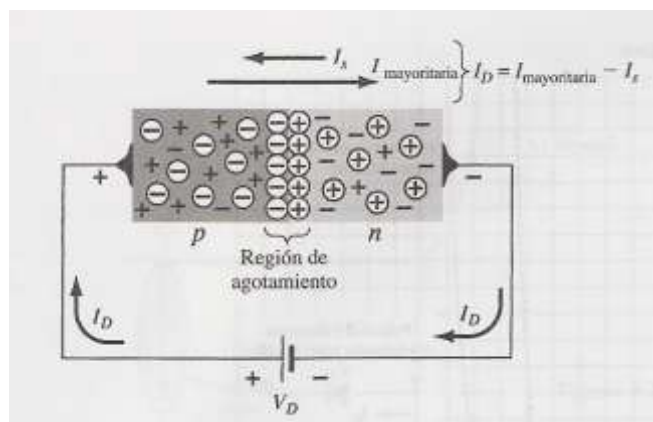


Figura 2.2 unión p-n bajo polarización directa

2.2.3 POLARIZACIÓN INVERSA ($V_d < 0$)

Cuando el diodo se conecta como se muestra en la figura 2.3 se halla bajo polarización inversa (p \rightarrow (-) y n \rightarrow (+)). En este caso una pequeña corriente despreciable del orden de 10^{-9} A para el Silicio y de 10^{-6} A para el Germanio circula en dirección de n hacia p, esta corriente se conoce como corriente de saturación inversa.

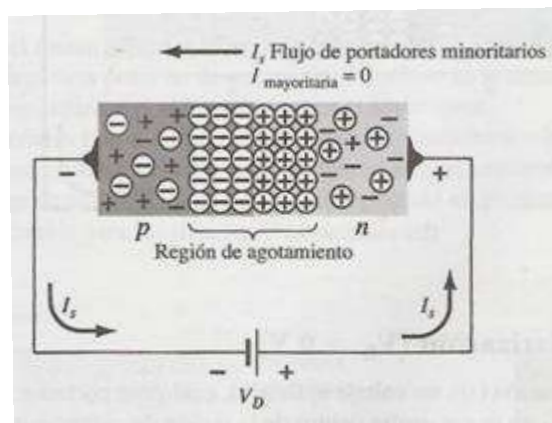


Figura 2.3
Unión p-n bajo polarización inversa

2.2.4 MODELO MATEMÁTICO DEL DIODO

El modelo matemático que representa el estado de conductividad del diodo es el siguiente:

$$I_D = I_S (e^{kV_D/Tk} - 1) \quad \rightarrow \quad (2.1)$$

Donde I_S = corriente inversa de saturación. Es la corriente que se forma cuando el diodo se polariza en inversa, esta corriente es mínima y permanece así mientras no se llegue a la región Zener, es decir el voltaje inverso no sobrepase el valor PIV (voltaje pico inverso) del diodo.

$k = 11,600/\eta$, $\eta=1$ para Ge y $\eta = 2$ para Si para niveles relativamente bajos de corriente del diodo (en o abajo del punto de inflexión de la curva) y $\eta=1$ tanto para Ge como el Si para niveles mayores de corriente del diodo (en la sección de rápido crecimiento de la curva característica)

$$Tk = T_c + 273^\circ$$

La ecuación 2.1 se encuentra graficada y comparada con la curva de un diodo real en la figura 2.4. Obsérvese el desplazamiento de la grafica real a la derecha respecto a la de la ecuación 2.1, esto se debe a la adición del voltaje debido a las resistencias de contacto y la resistencia interna del cuerpo del diodo.

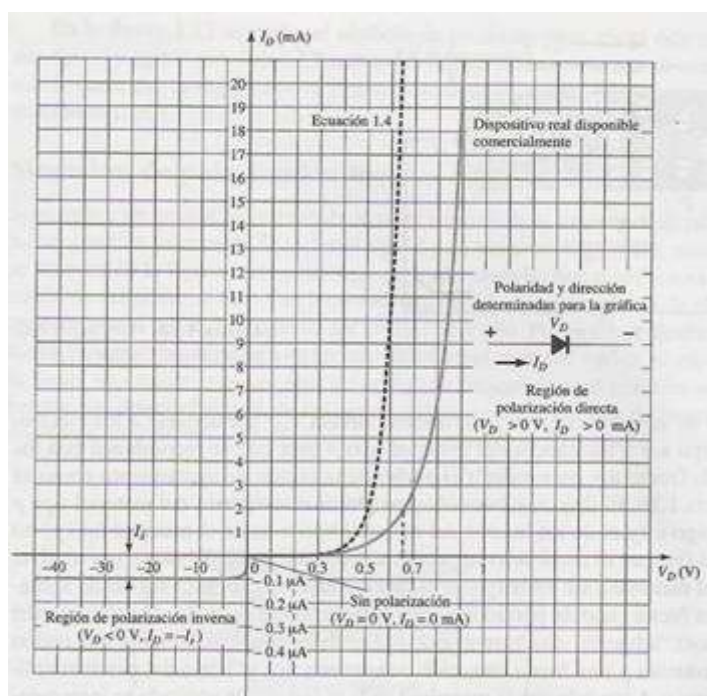


Figura 2.4 Características del diodo semiconductor de silicio

2.2.5 REGIÓN ZENER Y VOLTAJE PICO INVERSO

Como se ha mencionado, cuando el diodo se polariza en inversa, solo existe una corriente mínima I_S , sin embargo si el potencial negativo se sigue aumentando considerablemente se llega a un punto límite llamado *potencial Zener* (V_Z) en el cual la corriente aumenta drásticamente tal como se muestra en la figura 2.5. En los dispositivos comerciales el potencial máximo que puede aplicarse aun diodo antes de llegar a la región Zener se conoce como *Voltaje Pico Inverso* (PIV o PVR).

Observación. Cuando se requiere un PIV mayor al que ofrece una sola unidad, se deben conectar diodos en serie con las mismas características. La conexión en paralelo tiene por objetivo incrementar la capacidad para conducir corriente.

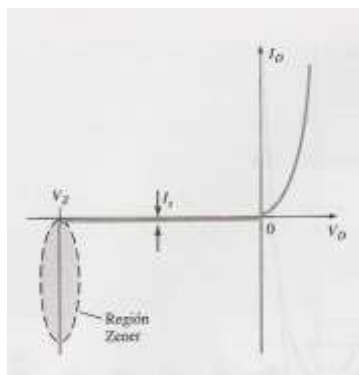


Figura 2.5 Región Zener

2.2.6 EFECTOS DE LA TEMPERATURA

La magnitud de la corriente de saturación inversa I_S se duplica por cada incremento en 10°C de temperatura, obsérvese la figura 2.6. Adviértase de la misma gráfica que en polarización directa el potencial de estado encendido (potencial de conducción) del diodo se reduce (como resultado del incremento de la temperatura).

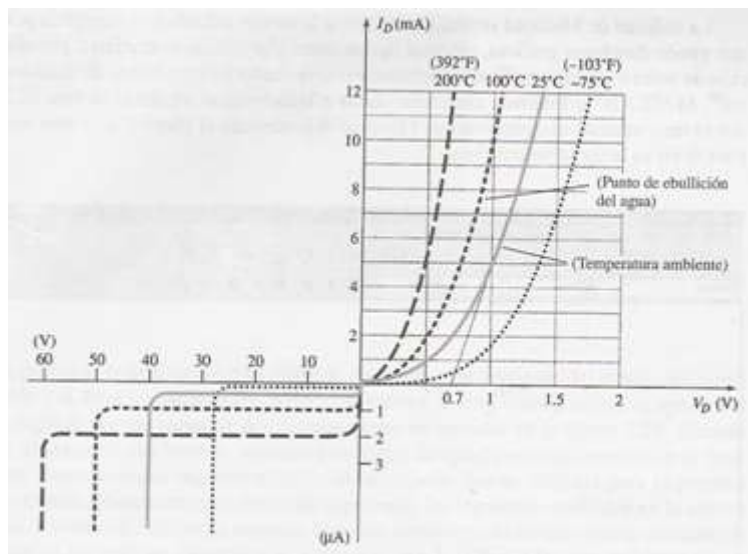


Figura 2.6 Variación en las características del diodo debido a los cambios de temperatura

2.2.7 COMPARACIÓN ENTRE DIODO DE SILICIO Y GERMANIO

El diodo de Si tiene un PIV, un índice de corrientes mayores así como un rango más amplio de temperaturas que el de Germanio.

Comparación entre diodos de Si y Ge		
Característica	Si	Ge
PIV típica	1000 V	400 V

Tmax	hasta 200 °C	menor a 100 °C
Vt	0.7 V	0.3 V

Siendo V_t el potencial mínimo necesario en las terminales del diodo para iniciar la conducción, cuando este se encuentra polarizado en directa y se denomina *potencial de conducción, de umbral o de disparo*.

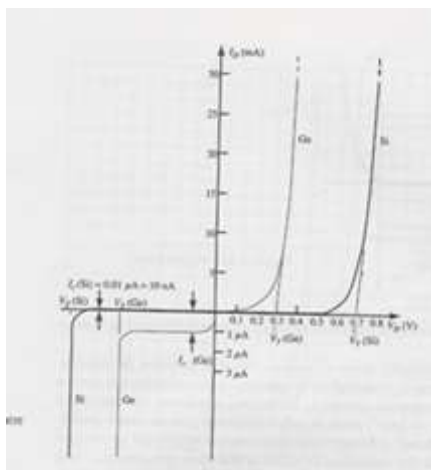


Figura 2.7 Comparación entre diodos semiconductores de Si y de Ge

2.3 NIVELES DE RESISTENCIA Y PUNTO DE OPERACIÓN DEL DIODO

Como es sabido la relación entre voltaje y corriente $R=V/I$ dada por la ley de Ohm se denomina resistencia, particularmente en un diodo el valor de esta depende del *punto de operación* (siempre y cuando este se sitúe en la **región de rápido crecimiento de la curva, es decir en las cercanías de $V_t=0.7$ volts para Si y 0.3 V para Ge**) y el tipo de *señal aplicada*.

Los valores o *niveles de resistencia* que se definen en los siguientes apartados corresponden a la resistencia en el punto de unión p-n del diodo.

2.3.1 RESISTENCIA ESTÁTICA. SEÑAL CD

Si una señal (V_d) en cd se aplica al diodo, entonces se obtiene una señal de respuesta I_d en cd (siempre que una carga 'impedancia' se halle conectada al circuito del diodo), tales magnitudes definen la *resistencia en cd o resistencia estática* de acuerdo a la ecuación 2.2, véase la figura 2.8.

$$R_d = \frac{V_d}{I_d} \quad \rightarrow \quad (2.2)$$

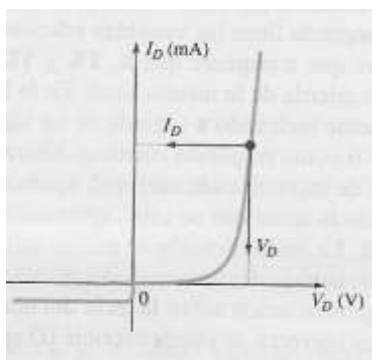


Figura 2.8
Determinación de la resistencia de cd de un diodo en un punto de operación en particular

Esta relación es válida para puntos situados en la región de crecimiento vertical de la curva, en el punto de inflexión y debajo de él la R_d será mayor.

2.3.2 RESISTENCIA DINÁMICA. SEÑAL AC

Cuando se aplica una señal senoidal, el cálculo de la R_d se lleva a cabo al considerar una línea tangente al punto Q tal como se observa en las figuras 2.9 y 2.10, en tal situación la *resistencia dinámica* se define por:

$$R_d = \frac{\Delta V_d}{\Delta I_d} \quad \rightarrow \quad (2.3)$$

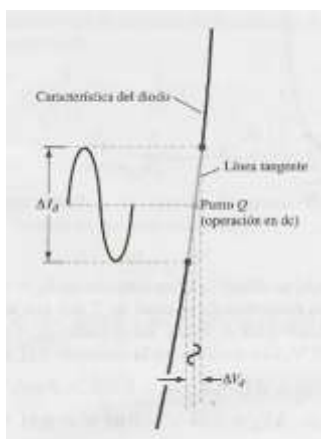


Figura 2.9 Definición de la resistencia dinámica o resistencia de ac.

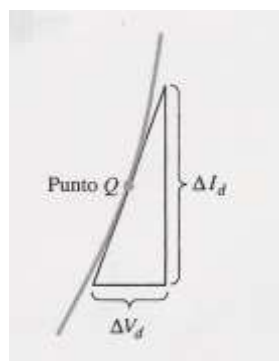


Figura 2.10
Determinación de la resistencia de ca para un punto Q.

La ecuación 2.3 es de raro empleo ya que formalmente se define a la pendiente de una curva en el punto Q, como la derivada en dicho punto, de esta forma es posible demostrar que la *resistencia dinámica* esta dada por:

$$r_d = \frac{26mV}{I_d} \quad \rightarrow \quad (2.4) \text{ tanto para el Si como el Ge.}$$

2.3.3 RESISTENCIA PROMEDIO. SEÑAL AC

Si la señal senoidal es de gran amplitud, entonces es necesario emplear los puntos extremos por los que oscila la respuesta de I_D en ca para la determinación de la *resistencia promedio en ca* (véase la figura 2.11 y su respectivo cálculo)

$$R_{av} = \frac{\Delta V_d}{\Delta I_d} \quad \rightarrow \quad (2.5) \text{ de punto a punto}$$

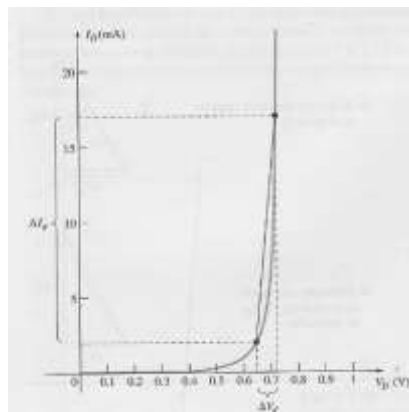


Figura 2.11
Determinación de la
resistencia de ca
promedio entre los
límites indicados

2.3.4 RESISTENCIA TOTAL DE UN DIODO

El valor de la resistencia total del diodo queda determinado al agregar a la *resistencia de la unión p-n* (antes estudiada) la *resistencia del cuerpo* del diodo y la resistencia presentada por la conexión entre el material semiconductor y el conductor metálico externo denominada *resistencia de contacto*, la suma de estas últimas se denota por r_B .

El valor de r_B varía entre 0.1 ohms para dispositivos de alta potencia, hasta 2 ohms para diodos de baja potencia de propósito general.

2.4 CIRCUITOS EQUIVALENTES PARA DIODOS

Un *circuito equivalente* es una combinación de elementos elegidos de forma apropiada para representar de la mejor manera las características terminales reales de un dispositivo, sistema o similar, para una región de operación en particular.

En lo sucesivo se empleará el calificativo *modelo del diodo* para referirse al *circuito equivalente del diodo*. En la siguiente tabla se resumen los modelos del diodo.

Tipo	Condiciones	Modelo	Características
Modelo de segmentos lineales			
Modelo simplificado	$R_{med} \gg r_{av}$		
Dispositivo ideal	$R_{med} \gg r_{av}$ $E_{med} \gg V_T$		

Tabla T1 Modelos de diodo

Obsérvese que la resistencia empleada en el modelo 1 es la resistencia promedio que se puede determinar generalmente a partir de un punto de operación que se describe en la hoja de especificaciones del dispositivo.

Por ejemplo para un diodo semiconductor de Si, si $I_f = 10 \text{ mA}$ (una corriente de conducción directa para el diodo), cuando $V_d = 0.8 \text{ V}$, se tiene que:

$$R_{av} = \frac{\Delta V_d}{\Delta I_d} = \frac{V_{df} - V_{do}}{I_{df} - I_{do}} = \frac{0.8\text{V} - 0.7\text{V}}{10\text{mA} - 0\text{mA}} = \frac{0.1\text{V}}{10\text{mA}} = 10\Omega$$

2.5 HOJAS DE ESPECIFICACIONES DE DIODOS

Estas son hojas de datos técnicos detallados de las características del diodo, los límites de potencia, voltaje, frecuencia, temperatura etc...

Puesto que:

$$P_{dmax} = V_d \cdot I_d \quad [\text{Watts}] \quad \rightarrow \quad (2.6)$$

Si se sustituye V_d por 0.7 para el silicio, se tiene que la potencia disipada por el diodo de silicio es:

$$P_{disipada} = (0.7 \text{ V}) \cdot I_d \quad [\text{Watts}] \quad \rightarrow \quad (2.7)$$

2.6 TIEMPO DE RECUPERACIÓN INVERSO

Se denota por T_r y es el tiempo requerido para que un diodo pase del estado de polarización directa al estado de polarización inversa cuando se efectúa tal cambio de polaridad en sus terminales.

$$T_r = T_s + T_t \quad \rightarrow \quad (2.8)$$

Siendo:

T_s = tiempo de almacenamiento. Es el tiempo que requieren los portadores minoritarios para regresar a su estado de portadores mayoritarios en el material opuesto, durante este intervalo, la corriente se invierte tal como se muestra en la figura 2.12.

T_T = tiempo de transición. Es el tiempo necesario para que la corriente inversa (I_{inv}) de la figura 2.12 se reduzca hasta un nivel mínimo.

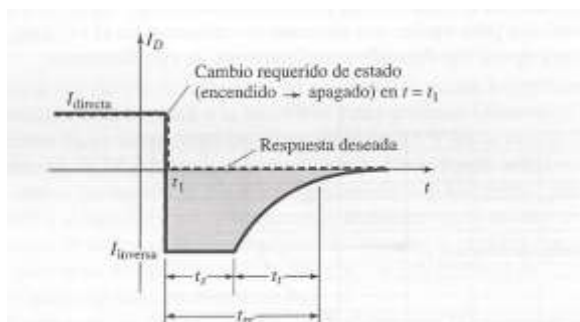


Figura 2.12 Definición del tiempo de recuperación inverso

2.7 EL DIODO ZENER

El diodo zener es un tipo de diodo que se diseña para operar en la *región zener*, en la figura 2.13 se muestra la polarización correcta de este diodo para que exista conducción, así como su símbolo, en la misma figura se muestra el diodo semiconductor para su comparación.

El circuito equivalente del diodo incorpora una resistencia dinámica r_z y una fuente V_z (véase figura 2.14(a)). El diodo zener ideal (cuyo modelo no incluye r_z) se muestra en 2.14(b), es posible hacer dicha aproximación si se considera que r_z es muchas veces menor que la resistencia de carga. En la Tabla siguiente se muestran las características eléctricas del diodo zener, e

Características eléctricas del diodo Zener (a 25 °C)							
Voltaje zener nominal V_z (V)	Corriente de prueba I_{zt} (mA)	Impedancia dinámica máxima Z_{zt} a I_{zt} (Ω)	Impedancia máxima en el punto de inflexión Z_{zk} a I_{zk} (Ω) (mA)	Corriente inversa máxima I_r a V_r (μ A)	Voltaje de prueba V_r (V)	Corriente reguladora máxima I_{zm} (mA)	Coefficiente típico de temperatura (%/°C)
10	12.5	8.5	700 0.25	10	7.2	32	+0.072

En la figura 2.15 se observa una gráfica de sus características de prueba, también en la figura 2.16 observan dos gráficas la parte (a) es referente al coeficiente de temperatura indicado en la última columna de la tabla anterior y definido por la ecuación 2.9, la parte (b) muestra la impedancia dinámica.

$$T_c = \frac{\Delta V_z}{V_z(T_1 - T_0)} * 100\% \quad (\%/^{\circ}\text{C}) \rightarrow \quad (2.9)$$

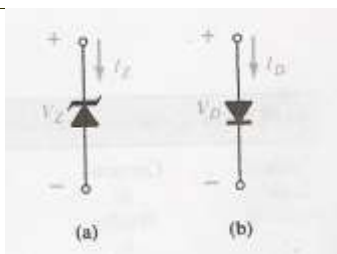


Figura 2.13 Dirección de la conducción (a) diodo Zener; (b) diodo semiconductor

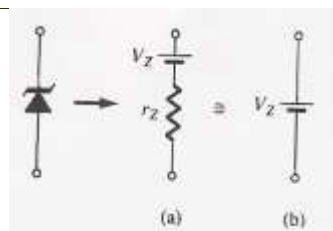


Figura 2.14 Circuito equivalente zener (a) completo; (b) aproximado

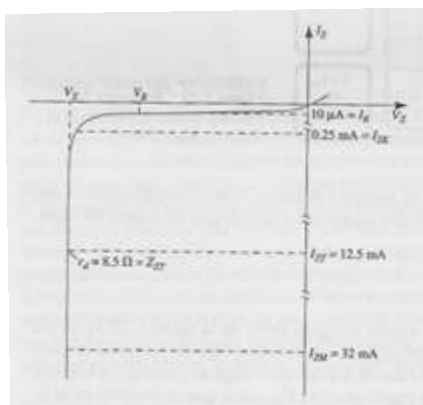


Figura 2.15 Características de prueba de Zener

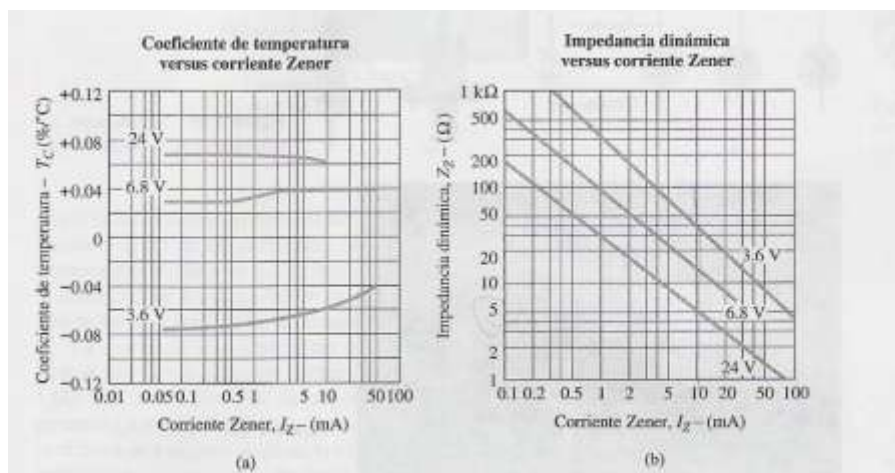


Figura 2.16 Características eléctricas de un diodo Zener 10 V, 500 mW

Observación. El diodo Zener es un modelo especial de diodo de unión, que utiliza silicio, en el que la tensión en paralelo a la unión es independiente de la corriente que la atraviesa. Debido a esta característica, los diodos Zener se utilizan como reguladores de tensión.

2.8 PRUEBAS DE DIODOS

El estado de un diodo (defectuoso o no) puede verificarse rápidamente mediante cada uno de los siguientes dispositivos:

Un multímetro con función de verificación de diodos

- Seleccione el símbolo del diodo en el multímetro
- Conéctese a las terminales tal como se indica en la figura 2.17
- Si la conexión es correcta y el diodo no está defectuoso la pantalla del multímetro marcará el voltaje terminal del diodo tal como 0.67 V.

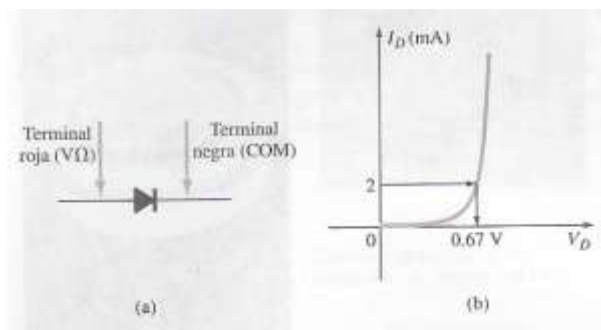


Figura 2.17 Verificación de un diodo en estado de polarización directa

Un ohmetro

- Realice las conexiones tal como se indican en la figura 2.18 (a) y (b)
- En la conexión (a) debe leerse una R muy baja y en la conexión (b) debe leerse una R muy alta, si esto es cierto, el diodo no está defectuoso.

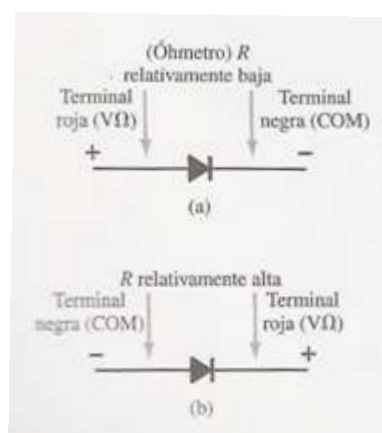


Figura 2.18 Verificación de un diodo mediante un ohmetro.

Un osciloscopio

A través de este aparato es posible observar la forma real de la onda a la salida del diodo.

* Refiérase al capítulo relativo al manejo del osciloscopio para iniciarse en el funcionamiento de este dispositivo.


Capítulo 3. ANÁLISIS Y CIRCUITOS CON DIODOS

En este capítulo estudiaremos el comportamiento del diodo tanto polarizado en cd como en ca, haciendo uso de las aproximaciones presentadas en el capítulo anterior. El uso de aproximaciones se justifica al considerar que en general los dispositivos electrónicos tienen tolerancias de error reales en sus características, que compensan los errores cometidos mediante el uso de aproximaciones.

3.1 ANÁLISIS GENERALIZADO POR MEDIO DE LA RECTA DE CARGA

El análisis mediante la recta de carga es un método gráfico que consiste en dibujar una línea recta sobre la gráfica de características de un dispositivo de tal manera que la intersección de esta línea y la curva representativa señalen un punto de operación cuando el dispositivo forma parte de una red con carga (resistencias de carga, impedancias de carga, etc.), en general la línea recta se obtiene de un análisis de la red de estudio, es decir a partir de la configuración del circuito.

3.1.1 DETERMINACIÓN DEL PUNTO DE OPERACIÓN DEL DIODO MEDIANTE LA RECTA DE CARGA

 **Ejemplo demostrativo.** Dado el circuito de la figura 3.1(a) y la correspondiente curva característica del diodo en la figura 3.1(b), dibújese la gráfica de la recta de carga.

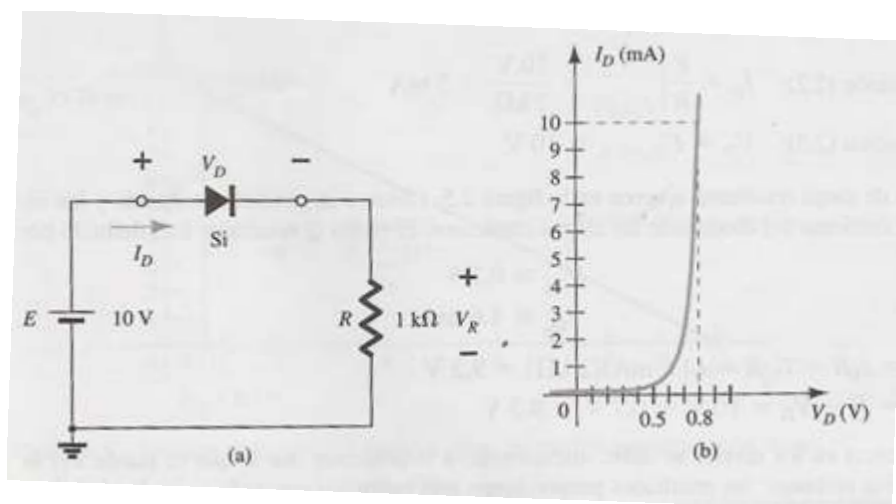


Figura 3.1 Configuración de diodo en serie: (a) circuito; (b) características

Solución. Aplicando LA LVK al circuito se tiene que:

$$E - V_D - V_R = 0$$

$$E = V_D + I_D \cdot R \quad \rightarrow \quad (3.1a)$$

La ec 3.1a es el modelo matemático del circuito mostrado en la figura 3.1a, para hallar el punto de operación Q, se hallan las intersecciones de la recta definida por la Ec 3.1a sobre los ejes coordenados; estos puntos son $(0, I_D)$ y $(V_D, 0)$, Es decir:

$$I_D = E / R \quad \rightarrow \quad (3.1b) \text{ cuando } V_D = 0$$

$$V_D = E \quad \rightarrow \quad (3.1c) \text{ cuando } I_D = 0$$

En la figura 3.2 se muestra la gráfica de la recta de carga sobre la curva característica, así como la identificación del punto de operación Q.

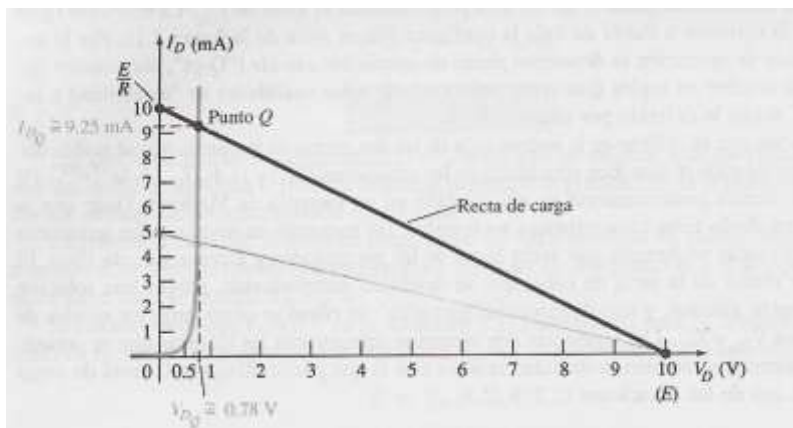


Figura 3.2 Dibujo de la recta de carga para encontrar el punto de operación

3.2 MODELO DEL DIODO PARA EFECTO DE ANÁLISIS

En general los componentes que debe incluir el modelo del diodo semiconductor con polarización de conducción son:

- Una fuente de voltaje de 0.7V para Si y 0.3V para Ge con polaridad en oposición a la fuente de FEM⁴
- Una resistencia R_{av} en serie

Observación1. Un diodo se encuentra en estado de encendido si la corriente establecida por las fuentes es tal que su dirección concuerda con la flecha del símbolo del diodo, y la fuente de FEM es al menos igual al potencial de conducción del diodo (0.3 para Ge y 0.7 para Si)

Observación2. Recuérdese que la fuente del diodo simplemente representa el voltaje que es necesario aplicar al diodo para que este pase al estado de conducción, pero además este voltaje está siempre presente en las terminales del diodo cuando la fuente de FEM está presente.

Cuando el diodo se encuentra en polarización de no conducción (a veces llamado polarización en inversa) simplemente reemplace el diodo con un circuito abierto.

La selección adecuada del modelo depende de la aplicación, refiérase a la Tabla T1 para estudiar los elementos de cada modelo en particular.

⁴ La palabra FEM significa Fuerza Electromotriz, y en este contexto se emplea para indicar las fuentes de voltaje independientes existentes en el circuito y que proporcionan el potencial necesario para polarizar los dispositivos o producir corriente eléctrica en las cargas (resistencias, impedancias, etc.)

3.3 CIRCUITOS CON DIODOS POLARIZADOS CON FUENTES DE CD

El análisis de circuitos con diodos es relativamente sencillo, si se tiene en cuenta la exposición hasta ahora realizada sabrá que el análisis se lleva a cabo al sustituir símbolo del diodo por su correspondiente modelo en el circuito y al aplicar una o más de las siguientes técnicas básicas de análisis de circuitos:

- Aplicación de la ley de Ohm en las cargas resistivas: $V = RI$
- Aplicación de LK y LCK en las mallas y nodos respectivamente.
- Reducción de fuentes independientes.
- Aplicación de los teoremas de Thévenin y Norton
- Aplicación del principio de superposición

Cuando una señal de una fuente de cd (voltaje cd) se aplica al diodo, se obtiene una señal continua a través del diodo, esto significa que la aplicación de una señal invariante con el tiempo a través del diodo produce una respuesta invariante, la señal se conserva.

3.3.1 COMPUERTAS LÓGICAS AND/OR CON DIODOS

Las **compuertas lógicas** son circuitos que se emplean para combinar niveles lógicos (unos y ceros) en formas específicas. En la **lógica positiva** un **nivel lógico alto** (o bien 1 binario) es representado por un voltaje alto (por ejemplo 2.0 a 5 V para una compuerta TTL⁵ o 3.5 a 5 V para una compuerta CMOS), el **nivel lógico bajo** es representado por un voltaje bajo (por ejemplo 0 a 0.4 V para una compuerta TTL o 0 a 1.5 para una compuerta CMOS⁶). En la **lógica negativa** un nivel de voltaje alto representa un 0 binario y un nivel bajo representa un 1 binario.

Para expresar la salida en términos de las entradas, se emplea un sistema denominado **álgebra booleana**. Las compuertas básicas son: AND, NAND, OR, NOR y NOT (INVERSOR). En la figuras 3.3 Y 3.4 se presentan los circuitos básicos de las compuertas lógicas OR y AND de dos terminales de entrada (A y B) contruidos mediante diodos y resistencias. Una **tabla de verdad** como la mostrada en la parte inferior representa las distintas combinaciones como resultado de aplicar los niveles V_A y V_B a las entradas de la compuerta para obtener el nivel V_C a la salida.

Tabla de verdad de las compuertas lógicas OR y AND			
Entradas		C= A OR B	C= A AND B
A	B		
0	0	0	0
0	1	1	0
1	0	1	0
1	1	1	1
Donde: 1= nivel alto (+5 volts por ejemplo); 0 = nivel bajo (0 volts por ejemplo)			

⁵ TTL es una familia de CI digitales que emplea la **Lógica Transistor-Transistor** en el diseño de los circuitos lógicos.

⁶ CMOS. Es una familia de CI digitales que emplea el transistor de efecto de campo **metal-óxido-semiconductor complementario** para el diseño de circuitos lógicos.

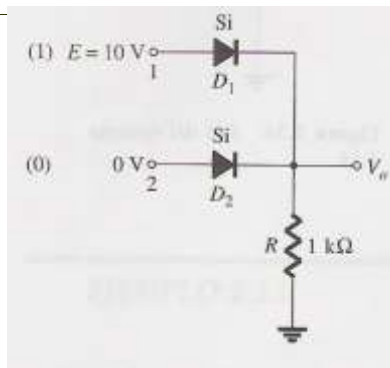


Figura 3.3 Compuerta OR de lógica positiva

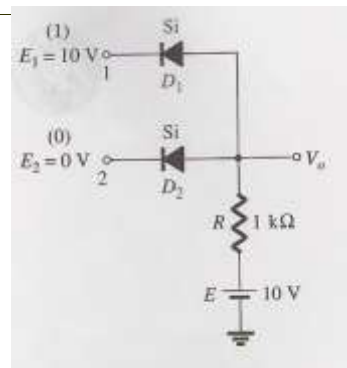


Figura 3.4 Compuerta AND de lógica positiva

El diseño de circuitos que involucren compuertas lógicas y/o sus derivados así como sus aplicaciones es un campo muy amplio de la electrónica que se conoce como **electrónica digital**.

3.4 CIRCUITOS CON DIODOS POLARIZADOS CON FUENTES DE CA

La aplicación de fuentes de señales variantes con el tiempo tales como: ondas senoidales, ondas triangulares, ondas cuadradas etc., en el diodo, produce respuestas que son señales alteradas de la señal original tal como se estudia a continuación.

3.4.1 RECTIFICADOR DE MEDIA ONDA

En la figura 3.5 se muestra un *rectificador de media onda* que consta de un diodo en serie con una resistencia R, cuya fuente de FEM es una entrada senoidal. Se llama rectificador debido a que la señal sinusoidal de entrada es rectificadas obteniéndose una señal tal como la mostrada en las figuras 3.6 y 3.7. La forma de onda de salida se explica sencillamente al observar que una fuente alterna cambia de polaridad cada medio ciclo, ocasionando que el diodo solo conduzca durante la mitad de periodo de onda T.

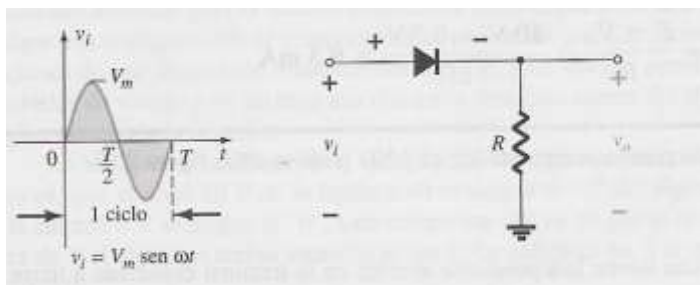


Figura 3.5 Rectificador de media onda

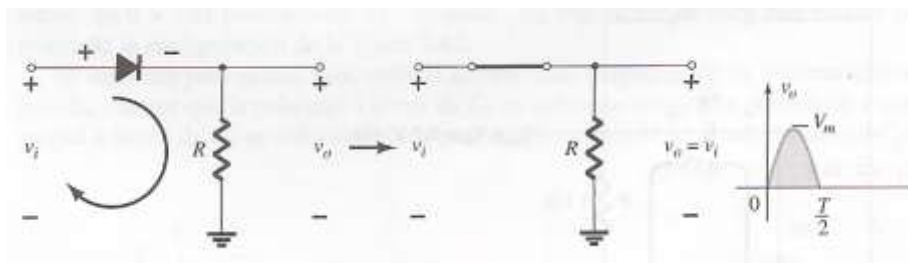


Figura 3.6 Región de conducción ($0 \rightarrow T/2$)

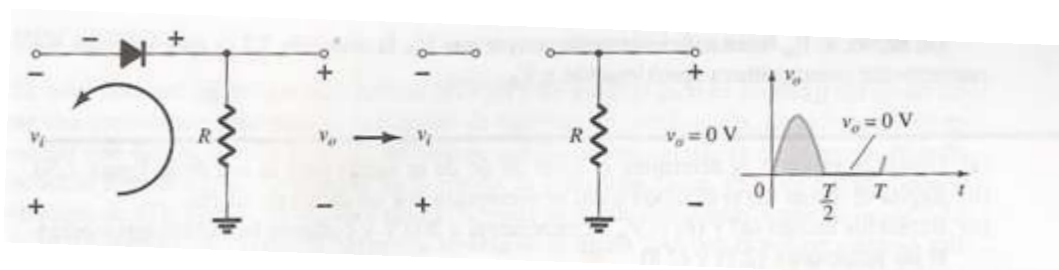


Figura 3.7 Región de no conducción ($T/2 \rightarrow T$)

En una onda senoidal pura el valor promedio (o valor de cd) es igual a cero, sin embargo para una media onda rectificada (refiérase a la figura 3.8), el valor promedio esta dado por

$$V_{dc} = V_m / \pi = 0.318 V_m \quad \rightarrow \quad (2.2a)$$

Siendo V_m el valor máximo (o valor pico)

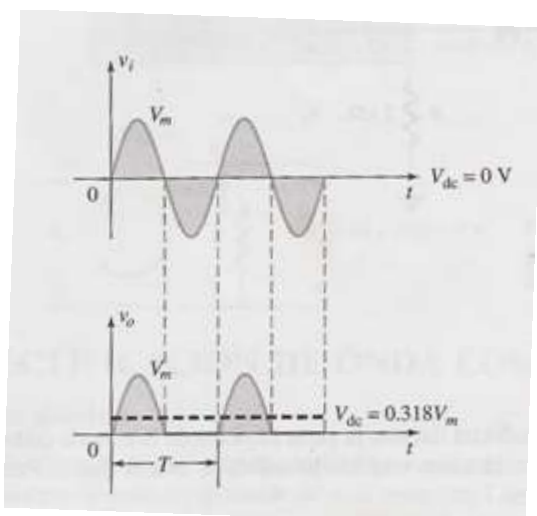


Figura 3.8 Efecto de V_t sobre la señal rectificada de media onda

Para el caso en el que se emplea la segunda aproximación del diodo el efecto de la fuente V_t se presenta en la figura 3.9 y para este caso se tiene que:

$$V_{dc} = 0.318(V_m - V_t) \quad \rightarrow \quad (2.2b)$$

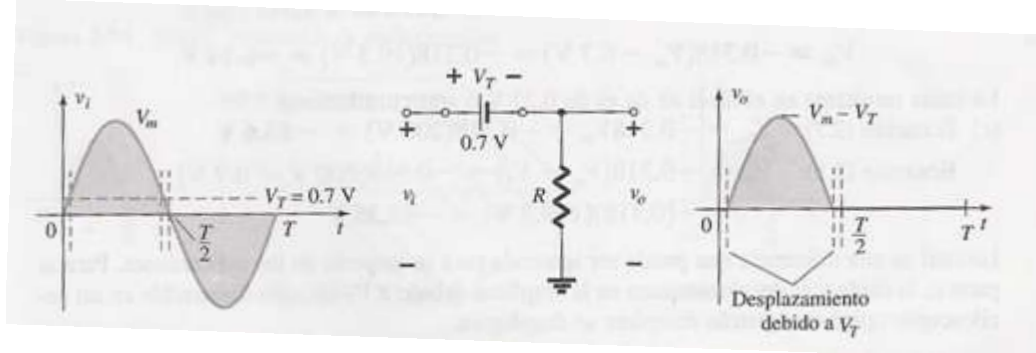


Figura 3.9 Efecto de V_T sobre la señal rectificadora de media onda

Valor PIV. Al diseñar un rectificador de media onda siempre debe observar que el valor nominal de pico inverso PIV del diodo sea al menos igual que el valor máxima de la onda senoidal, con la finalidad de que durante la polarización inversa el diodo no entre a la región zener; es decir:

Valor nominal PIV $\geq V_m \rightarrow$ (2.2c) para el rectificador de media onda

3.4.2 RECTIFICADOR DE ONDA COMPLETA

Es posible construir rectificadores de onda completa mediante un *punto de diodos* o bien a partir de un *transformador con derivación central*.

3.4.2.1 RECTIFICADOR CON PUNTO DE DIODOS

Un punto de diodos como el mostrado en la figura 3.10 es en sí mismo un rectificador de onda completa, en la figura 3.11 se observa la señal aplicada y la señal resultante, obsérvese de la figura 3.10 que la señal de salida se mide a través de la resistencia R como es lógico.

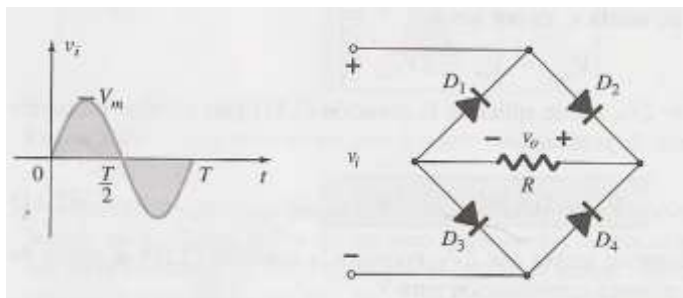


Figura 3.10 Puente rectificador de onda completa

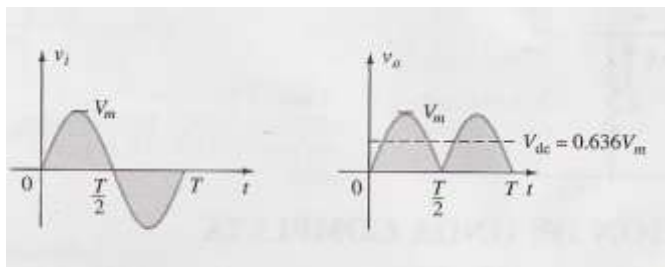


Figura 3.11 Formas de onda de entrada y de salida para un rectificador de onda completa.

Para un rectificador de onda completa se tiene que
 $V_{dc} = 0.636V_m \rightarrow (2.3a)$

O bien, si se considera el *potencial de conducción* del diodo
 $V_{dc} = 0.636(V_m - 2*V_t) \rightarrow (2.3b)$

Siendo $V_t = 0.7$ para Si y 0.3 para Ge

Valor PIV. En este caso el valor pico inverso para cada diodo del rectificador de onda completa con puente de diodos debe ser al menos igual al valor máximo de la onda de entrada:

$PIV \geq V_m \rightarrow (2.3c)$
 (Para el rectificador de onda completa con puente de diodos)

3.4.2.2 RECTIFICADOR CON TRANSFORMADOR DE DERIVACIÓN CENTRAL

El transformador

Un transformador como el mostrado en la figura 3.12 es una máquina estática diseñada exclusivamente para ser alimentada por fuentes de ca senoidales. El transformador tiene las siguientes características:

- Transfiere energía eléctrica de un circuito a otro sin cambio de frecuencia
- Lo hace bajo el principio de inducción electromagnética (Ley de Faraday)
- Tiene circuitos eléctricos aislados entre sí (sin conexión eléctrica entre las bobinas), que son eslabonados por un circuito magnético común (mediante un núcleo de hierro laminado).

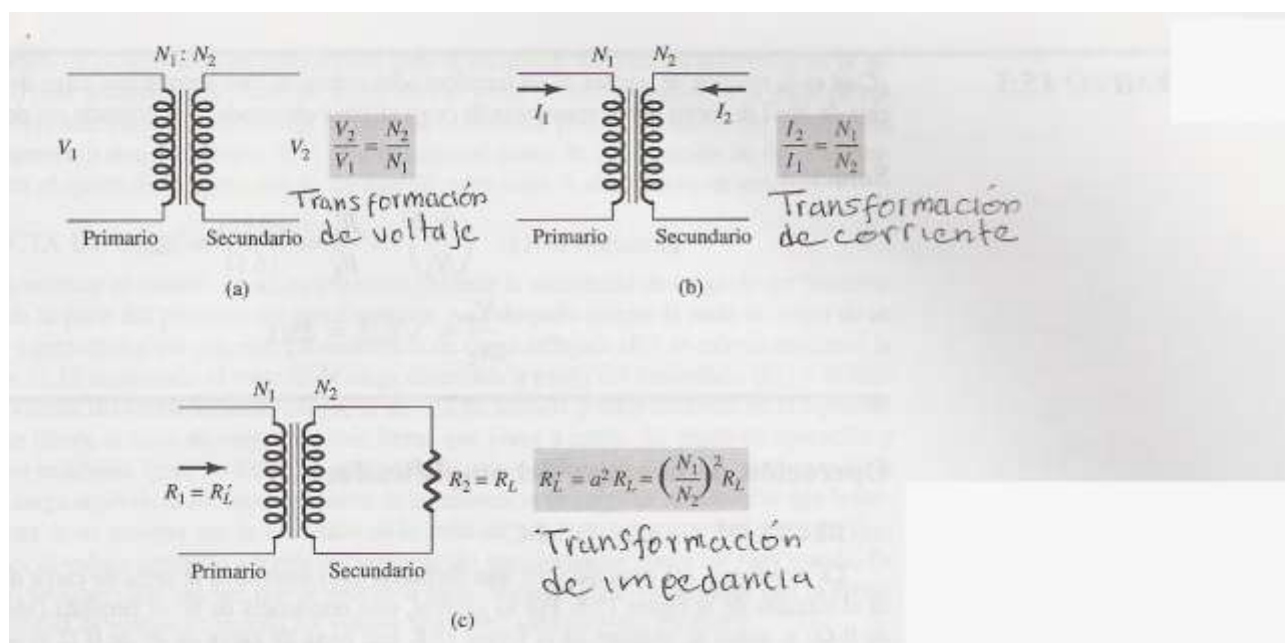


Figura 3.12 El transformador monofásico

Un transformador consta de dos bobinas devanadas en un núcleo (de hierro) común, la bobina primaria que se conecta a la fuente de alimentación senoidal recibe el nombre de *devanado primario* y la bobina que se conecta al circuito de salida recibe el nombre de *devanado secundario*. Al aplicar un voltaje V_1 en el devanado 1 se induce (de acuerdo a la ley de Faraday) un voltaje V_2 en el devanado 2. Las siguientes ecuaciones definen completamente el comportamiento de un transformador monofásico:

$$V_1 = a * V_2 \quad \rightarrow \quad a = N_1/N_2; \quad P_1 = P_2 \quad \rightarrow \quad V_1 * I_1 = V_2 * I_2$$

Es decir:

$$a = \frac{V_1}{V_2} = \frac{I_2}{I_1} = \frac{N_1}{N_2} \quad \rightarrow \quad (2.4a)$$

$$P_1 = P_2 \quad \rightarrow \quad (2.4b)$$

Donde:

a = relación de transformación (relación de vueltas)

N_1, N_2 = número de vueltas de los devanados 1 y 2

V_1, V_2 = voltajes en los devanados 1 y 2

I_1, I_2 = corrientes en los devanados 1 y 2

P_1, P_2 = potencias en los devanados 1 y 2

Si una carga R_L se conecta al secundario del transformador, entonces el valor de R_L observado (véase la figura 3.12) desde el primario esta dado por:

$$R'_L = a^2 * R_L \quad \rightarrow \quad (2.4c)$$

Cuando se utiliza un *transformador con derivación central* (o *transformador con tap central*; es un transformador que posee una salida central en el devanado secundario), es posible utilizar solamente dos diodos para diseñar un rectificador de onda completa, tal circuito se muestra en la figura 3.13.

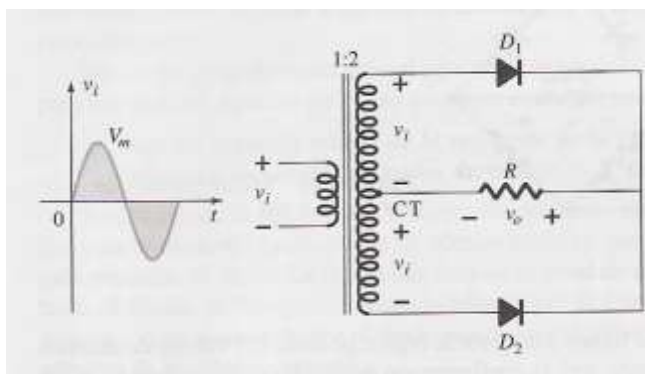


Figura 3.13 Rectificador de onda completa con transformador con derivación central

La rectificación se lleva a cabo como se muestra en las figuras 3.14 y 3.15, obsérvese que durante la mitad de onda positiva el diodo superior conduce y el diodo inferior no conduce; sucede lo contrario durante la otra mitad de onda

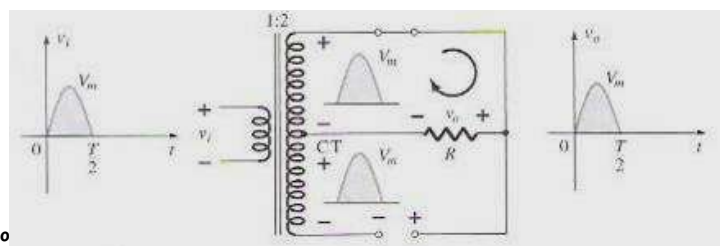


Figura 3.14
Condiciones de red para la región positiva de v_i

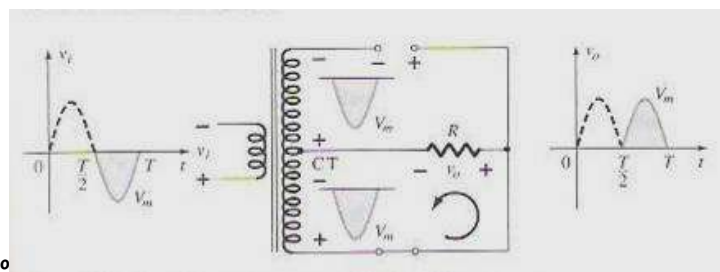


Figura 3.15
Condiciones de red para la región negativa de v_i

Valor PIV. En este caso el valor pico inverso para cada diodo del rectificador de onda completa con transformador con derivación central debe ser al menos dos veces el valor máximo de la onda de entrada:

$$\text{PIV} \geq 2V_m \quad \rightarrow \quad (2.4d)$$

(Para el rectificador de onda completa con transformador de *tap central*)

Capítulo 4. FUENTES DE ALIMENTACIÓN Y CI REGULADORES DE VOLTAJE

Una fuente de alimentación ideal es una fuente de voltaje continuo o como se denomina voltaje dc, tanto operando sin carga (en vacío) como operando con carga, la gráfica de la fuente de alimentación ideal debe ser una línea recta horizontal sin rizo.

4.1 COMPONENTES DE UNA FUENTE DE ALIMENTACIÓN

Una fuente de alimentación completa debe seguir el patrón mostrado en el diagrama de bloques de la figura 4.1.

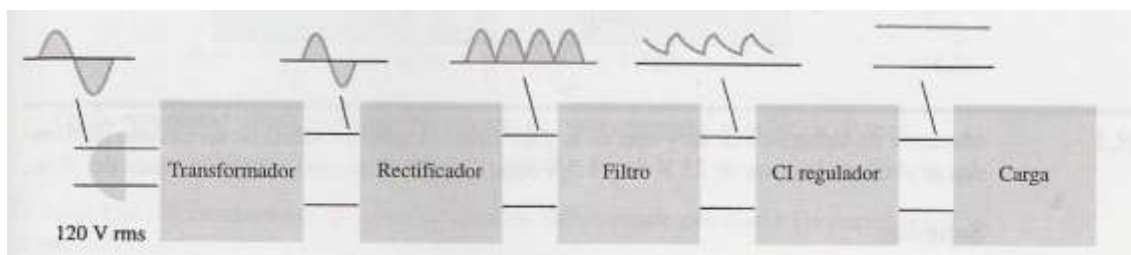


Figura 4.1 diagrama de bloques que muestra las partes de una fuente de alimentación.

A continuación se explica la función de cada uno de los elementos que integran la fuente de alimentación:

Transformador. Eleva o disminuye una señal de voltaje ac, los transformadores empleados en fuentes de alimentación para efectos electrónicos son generalmente *transformadores reductores*.

Rectificador. Rectifica la señal alterna que sale del transformador en una señal directa (que no alterna su polaridad) aunque esta señal es aún cambiante en magnitud, las fuentes de alimentación emplean rectificadores de onda completa contruidos a partir de diodos (véase el capítulo referente a diodos).

Filtro. Filtra la señal que sale del rectificador y que es cambiante en amplitud, a una señal "casi continua" que sin embargo posee una pequeña variación denominada *rizado*. Los filtros se construyen a partir de circuitos R-C.

CI regulador. Convierte la señal de "casi continua" a "continua completamente", es decir se alimentan de un voltaje cambiante en amplitud y devuelven un voltaje fijo a su salida. Los reguladores se pueden construir a partir de transistores, aunque los hay de circuito integrado (CI).

4.2 DEFINICIÓN DE RIZO Y REGULACIÓN DE VOLTAJE

La señal de entrada al filtro es una onda rectificada completa, pero no continua, la salida será la superposición de dos ondas una onda continua y una onda alterna tal como se ilustra en la figura 4.2. La señal en cd es detectada por un voltímetro de cd, mientras que para detectar solamente la señal de ca es necesario conectar un capacitor en serie para bloquear la señal de cd, entonces la lectura del voltímetro de ca será el valor rms de ca. Bajo esta consideración se define al **rizo** como:

$$\text{Rizo}(r) = \text{voltaje de rizo (rms)} / \text{voltaje cd} = V_r(\text{rms}) / V_{dc} * 100\% \rightarrow (4.1a)$$

En realidad el rizo es debido a la carga y descarga de los capacitores que forman parte de un filtro de capacitor.

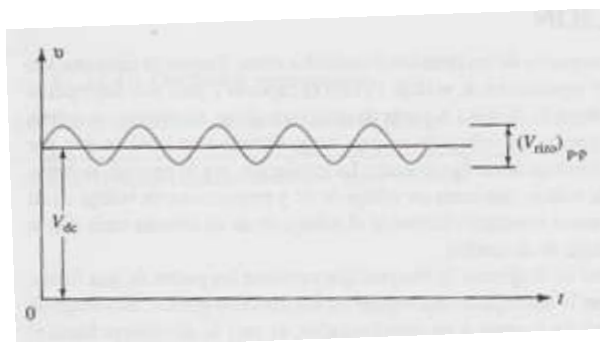


Figura 4.2 Forma de onda del filtro de voltaje que muestra los voltajes de cd y de rizo.

La **regulación** es una medida de la estabilidad del voltaje en vacío (cuando no hay carga conectada a la fuente) respecto al **voltaje de plena carga** (cuando hay carga conectada a la fuente de alimentación)

$$\text{Regulación de voltaje (\%V.R.)} = (V_{NL} - V_{FL}) / V_{FL} * 100\% \quad \rightarrow \quad (4.1b)$$

Donde: V_{NL} = Voltaje en vacío (sin carga)
 V_{FL} = Voltaje a plena carga

Una regulación de 0% significa que se tienen una fuente de voltaje perfecta.

4.2.1 CALCULO DEL RIZADO A LA SALIDA DE UN RECTIFICADOR

La señal de salida de un rectificador se puede descomponer también en dos ondas, una componente directa y una componente alterna, entonces al aplicar la ecuación 4.1a se obtiene el % de rizado.

Rizado del rectificador de media onda.

$$r = \frac{V_r(rms)}{V_{dc}} * 100\% = \frac{0.385V_m}{0.318V_m} * 100\% = 121\% \quad \rightarrow \quad (4.1c)$$

Donde: V_m = Voltaje máximo o voltaje de pico.

Rizado del rectificador de onda completa.

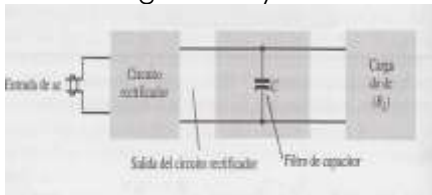
$$r = \frac{V_r(rms)}{V_{dc}} * 100\% = \frac{0.308V_m}{0.636V_m} * 100\% = 48\% \quad \rightarrow \quad (4.1d)$$

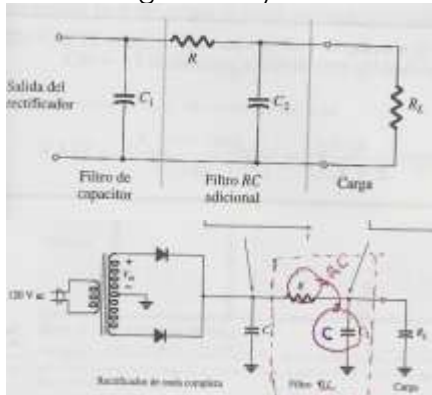
El rizado del rectificador de onda completa es mejor que el rizado del rectificador de media onda.

Nota. Los valores de $V_r(rms) = 0.385$ y $V_r = 0.308(rms)$ para los rectificadores de media onda y onda completa respectivamente se dejan a demostración del lector.

4.3 FILTRADO

La siguiente tabla resume los tipos de filtros más comunes, así como el cálculo del rizado y el circuito asociado.

Tipo de filtro	Circuito	Voltaje de rizo $V_r(rms)$	Voltaje de cd V_{dc}	Rizo
Filtro simple de capacitor	Figuras 4.3 y 4.4 	$V_r(rms) = \frac{I_{dc}}{4\sqrt{3} * fC}$ $V_r(rms) = \frac{2.4 * I_{dc}}{C}$ $V_r(rms) = \frac{2.4 * V_{dc}}{R_L * C}$	$V_{dc} = V_m - \frac{I_{dc}}{4fC}$ $V_{dc} = V_m - \frac{4.17I_{dc}}{C}$ $f=60 \text{ Hz}$	Considerando que $V_{dc} \approx V_m$ $r = \frac{2.4I_{dc}}{C * V_{dc}} * 100\%$ $r = \frac{2.4}{R_L * C} * 100\%$

Filtro R-C Este filtro consiste en realidad en un filtro RC conectadº a la salida del filtro simple de capacitor.	Figuras 4.5 y 4.6 	$V'(rms) = \frac{X_c}{R} * V_r(rms)$ $X_c = \frac{1}{2 * \pi * f * C}$	$V'_{dc} = \frac{R_L}{R + R_L} * V_{dc}$	$r = \frac{V'_r(rms)}{V'_{dc}}$
	Para un rectificador de onda completa $f=120 \text{ Hz}$, así:	$X_c = \frac{1.3}{C}$		

Notas:

- I_{dc} se expresa en mA
- V_{dc} se expresa en volts
- R_L se expresa en $k\Omega$
- C se expresa en μF
- X_c se expresa en $k\Omega$

Es posible conectar en serie varios filtros R-C para obtener un mejor rizado (cercano a cero), solo debe tenerse en cuenta que V_r representa el voltaje de rizado del filtro anterior así mismo sucede con V_{dc} .

4.4 REGULADORES DE VOLTAJE DE CI

Los reguladores de CI contienen los circuitos de la fuente de referencia: el *amplificador comparador*, el *dispositivo de control* y la *protección contra sobrecarga*. Los hay para voltaje fijo positivo (serie 7800) y voltaje fijo negativo (serie 7900), aunque también los hay de voltaje ajustable (LM317). Los reguladores de CI poseen tres terminales V_i (entrada), GND (tierra) y V_o (salida), las hojas de especificaciones listan los rangos de V_i para que se mantenga la salida V_o fija, también listan la cantidad de cambio en el voltaje de salida como resultado de un cambio en la corriente

de carga (*regulación de carga*) o debido a un cambio en el voltaje de entrada (*regulación de línea*).

4.4.1 REGULADORES DE VOLTAJE FIJO

La serie 7800 ofrece CI reguladores de voltajes fijos positivos desde +5 a +24 volts, mientras que la serie 7900 ofrece CI reguladores de voltaje fijo negativo desde -5 a -24 volts, en la siguiente tabla se listan los CI reguladores de ambas series, obsérvese que en la nomenclatura los últimos 2 dígitos indican el voltaje nominal de salida.

Reguladores de voltaje positivo. Serie 7800		
<i>Parte CI</i>	<i>Voltaje de salida (Vo) Volts</i>	<i>Voltaje mínimo de entrada (Vi) Volts</i>
7805	+5	7.3
7806	+6	8.3
7808	+8	10.5
7810	+10	12.5
7812	+12	14.6
7815	+15	17.7
7818	+18	21.0
7824	+24	27.1
<i>Valores nominales absolutos máximos para la serie 7800</i>		
Voltaje de entrada		40 V
Disipación continua total		2 W
Rango de temperatura de operación al aire libre		-65 a 150 °C
Reguladores de voltaje negativo. Serie 7900		
<i>Parte CI</i>	<i>Voltaje de salida (Vo) Volts</i>	<i>Voltaje mínimo de entrada (Vi) Volts</i>
7905	-5	-7.3
7906	-6	-8.4
7908	-8	-10.5
7909	-9	-11.5
7912	-12	-14.6
7915	-15	-17.7
7918	-18	-20.8
7924	-24	-27.1

En la figura 18.26 se muestra la forma apropiada de conectar un CI regulador, en este caso el 7812, obsérvese que se tienen dos filtro de capacitor (C1 y C2), el primero es el filtro común, mientras que C2 es un filtro para ruidos de alta frecuencia.

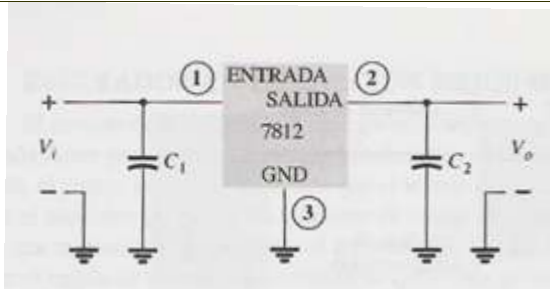


Figura 4.7 Conexión del regulador de voltaje 7812.

4.4.1.1 HOJA DE ESPECIFICACIONES DEL REGULADOR DE CI μ A7812C

A manera de ejemplo se muestra a continuación la hoja de especificaciones del regulador de CI μ A7812C de FAIRCHILD, en la parte inferior se da una breve explicación de los parámetros más importantes.

Datos de la hoja de especificaciones del CI μ A7812C				
Parámetro	Mínimo	Típico	Máximo	Unidades
Voltaje de salida	11.5	12	12.5	V
Regulación de entrada		3	12.0	mV
Rechazo de rizo	5.5	71		dB
Regulación de salida		4	100	mV
Resistencia de salida		0.018		Ω
Diferencia de voltaje		2.0		V
Corriente de salida de corto circuito		350		mA
Corriente de salida pico		2.2		A

Voltaje de salida. Es el rango de voltajes de salida que el fabricante determina para cada dispositivo de la misma serie en particular (para el 7812 significa que puede variar entre 12 y 12.5).

Regulación de salida. Expresa el cambio en la salida (voltaje) como consecuencia de cambios en la corriente de carga. Para el 7812 la regulación de salida típica es de 4 mV para cambios en la corriente de carga desde 0.25 hasta 0.75 Amperes.

Corriente de salida de corto circuito. Es la corriente demandada por el CI cuando sus terminales se hayan bajo corto circuito accidental o debido a defectos en el CI.

Diferencia de voltaje. Representa la diferencia de $V_i - V_o$, es decir como se muestra en la tabla superior, la entrada siempre debe ser mayor que la salida para que el CI opere como regulador con la regulación de voltaje especificada. En el caso del 7812 la entrada debe ser mínimo $12 + 2 = 14$ V, siendo $14 - 12 = 2$ la diferencia de voltaje.

Corriente de salida pico. El 7812 tiene una corriente nominal máxima de 1.5 A; sin embargo puede soportar hasta 2.2 A máximos durante un breve periodo.

4.4.2 REGULADORES DE VOLTAJE AJUSTABLE

Los reguladores ajustables de 3 terminales permiten ajustar el voltaje de salida por medio de una terminal denominada ADJ (ADJUSTMEN). En la siguiente tabla se muestran algunos de ellos.

Reguladores de tensión ajustable			
Parte IC	Rango de operación	Corriente máxima	Diferencia de voltaje
LM317	1.2 a 32 V	1.5 A	2.5
LM337	-32 a -1.2	1.5 A	2.5
LM338	1.2 a 32 V	5 A	2.7
LM350	1.2 a 33 V	3 A	2.5

Reguladores de salida doble (Positiva y negativa)			
RC4194	0 a +/- 32 V	0.15	3
RC4195	+/-15V	0.15	3

En la figura 4.8 se muestra la forma correcta de conectar un regulador LM317 para obtener una salida variable a través de los resistores R1 y R2. En este circuito el voltaje de salida Vo, esta dado por:

$$V_o = V_{ref} * (1 + \frac{R_1}{R_2}) + I_{adj} * R_2 \quad \rightarrow \quad (4.2)$$

Con valores típicos de:

$$V_{ref} = 1.25 \text{ V}$$

$$I_{adj} = 100 \text{ } \mu\text{A}$$

$$R_1 = 240 \text{ } \Omega$$

Entonces R2 se puede variar a través de un potenciómetro para obtener un nivel de Vo variable.

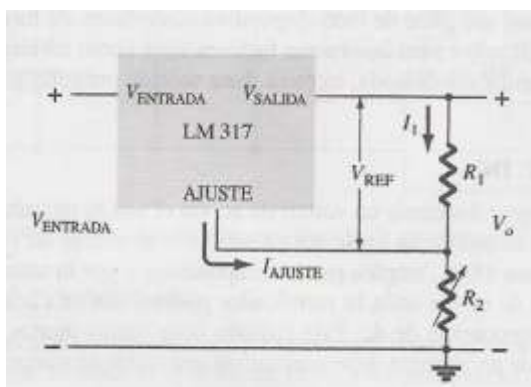


Figura 4.8 Conexión del regulador de voltaje ajustable LM317

Los CI RC194 y RC195 se denominan *reguladores de tensión duales* (*dual tracking regulators*) debido a que generan a la salida dos voltajes de igual magnitud; pero de polaridad contraria.

Capítulo 5. TRANSISTORES BIPOLARES DE UNION. BJT

De 1904 a 1947 en tubo de vacío (presentado por J. A. Fleming en 1904) fue el dispositivo electrónico mas utilizado. Por esa misma época en 1906 Lee De Forest, presento un bulbo de tres terminales (el *triodo*) que sin embargo no tuvo aplicación inmediata. No fue sino hasta 1947 (el 23 de diciembre) cuando Walter H. Brattain y John Bardeen demostraron la acción amplificadora del *transistor* en los laboratorios Bell Telephone.

5.1 CONSTRUCCIÓN DEL TRANSISTOR

El transistor es un dispositivo de tres terminales que se construye uniendo *tres capas de material semiconductor extrínseco*. En la figura 5.1 se muestran los dos tipos de transistor BJT existentes, el *transistor pnp* y el *transistor npn*, cada uno con una forma de polarización correcta⁷. Las terminales del transistor reciben los siguientes nombres: *emisor E*, *base B* y *colector C*, tal como se muestra en la figura. La capa del emisor se encuentra fuertemente dopada, la del colector ligeramente dopada, mientras que la de la base se encuentra muy poco dopada. La proporción de espesor total con respecto a la capa central (B) es 150:1, así mismo la proporción de dopado de las capas externas respecto a la capa central es cercana a 10:1.

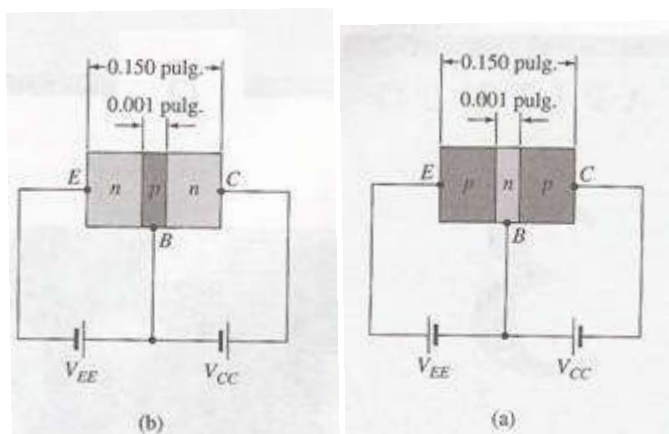


Figura 5.1 Tipos de transistores: (a) npn; (b) pnp

En este capítulo se estudia un tipo especial de transistor denominado *Transistor Bipolar de Unión BJT*, el término *Bipolar* refleja el hecho de que tanto electrones como huecos participan en el proceso de conducción.

5.2 OPERACIÓN DEL TRANSISTOR

La siguiente afirmación es la base para el entendimiento de las distintas configuraciones del transistor y debe comprenderse totalmente:

Regla de polarización del transistor. Si la unión pn de un transistor se encuentra en polarización directa (polarización de conducción); entonces la restante unión np debe encontrarse en polarización inversa.

⁷ Existen más formas posibles de configuración correctas que serán mostradas más adelante en este capítulo, la mostrada en la figura 3.2 se denomina *configuración base común*.

Refiérase a la figura 5.1 para su comprensión.

Cuando el diodo se polariza siguiendo la consideración anterior, entonces por la unión polarizada en directa existe gran conducción, puesto que la región de agotamiento es muy estrecha tal como lo indica la figura 5.2, a diferencia de lo ancho de la región de agotamiento de la unión polarizada en inversa. En la misma figura se puede apreciar las corrientes resultantes, la mayor parte de corriente se dirige de emisor a colector, mientras que una corriente mínima se dirige de emisor a base. Aplicando la LCK al transistor se tiene que:

$$I_E = I_C + I_B \quad \rightarrow \quad (5.1a)$$

Sin embargo y como es posible también apreciar de la figura 5.2, la corriente de colector, está formada por dos componentes:

$$I_C = I_{\text{Cmayoritario}} + I_{\text{minoritario}} \rightarrow \quad (5.1b)$$

A la componente de corriente minoritaria se le denomina *corriente de fuga* y es del orden de entre 10^{-6} y 10^{-9} por lo que generalmente se desprecia (esta corriente es sensible a la temperatura).

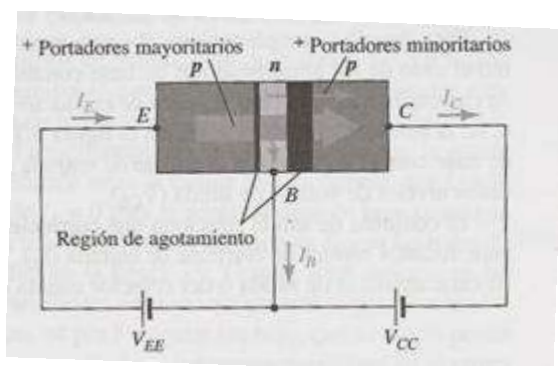


Figura 5.2 Flujo de portadores mayoritarios y minoritarios en un transistor pnp

5.3 CONFIGURACIONES DEL TRANSISTOR

Siguiendo la regla de polarización del transistor, son posibles tres configuraciones a continuación numeradas:

- Configuración base común
- Configuración emisor común
- Configuración colector común

El término común se deriva del hecho de que en cada configuración la terminal con el adjetivo "común", es común tanto a la entrada como a la salida.

5.3.1 CARACTERÍSTICAS GENERALES DEL TRANSISTOR BJT

Las siguientes ecuaciones definen completamente las características del transistor BJT y serán explicadas a lo largo del capítulo:

$$V_{BE} = 0.7V \quad \rightarrow \quad (5.2a)$$

$$I_E = (B+1) * I_B \cong I_C \quad \rightarrow \quad (5.2b)$$

$$I_C = BI_B \quad \rightarrow \quad (5.2c)$$

Ec5.2a. Cuando el transistor BJT se halla en estado *encendido* se produce una diferencia de potencial constante de 0.7 V entre las terminales base y emisor, es decir $V_{be} = 0.7$ V, para cualquier nivel de corriente del emisor demandada por la red externa (red de carga).

Alfa

En condiciones de cd alfa se define como

$$\alpha_{cd} = \frac{I_c}{I_e} \quad \rightarrow \quad (5.3a)$$

Bajo condiciones de ca, alfa se conoce como **factor de amplificación de base común de "corto circuito"** y se define como

$$\alpha_{ac} = \frac{\Delta I_c}{\Delta I_e} \quad \text{para } V_{cb} \text{ constante} \quad \rightarrow \quad (5.3b)$$

Los valores reales de *alfa* se encuentran en el rango de 0.90 a 0.998 y son muy parecidos tanto en cd como en ca para un transistor en particular.

Beta

En condiciones de cd beta se define como:

$$B_{cd} = \frac{I_c}{I_b} \quad \rightarrow \quad (5.4a)$$

En las hojas de especificaciones es común referirse a B_{cd} como hFE .

Bajo condiciones de ca, beta se conoce como **factor de amplificación de corriente directa en emisor común**, en las hojas de especificaciones se conoce como hfe y queda definida por:

$$B_{ac} = \frac{\Delta I_c}{\Delta I_b} \quad \text{para } V_{ce} \text{ constante} \quad \rightarrow \quad (5.4b)$$

Los valores reales de *beta* se encuentran en el rango de 50 a 450 siendo 200 el valor más comúnmente encontrado.

Simbología. La flecha dentro del símbolo del transistor define la dirección de la corriente del emisor como se puede apreciar en las figuras 5.3 (a) y (b).

5.3.2 CONFIGURACIÓN BASE COMÚN

La figura 5.3 muestra esta configuración, las curvas características del transistor bajo esta configuración, se muestran en las figuras 5.4 y 5.5. Las curvas de la figura 5.4 corresponden a las características de entrada o de excitación (V_{be} , I_e), mientras que las curvas de la figura 5.5 corresponden a las características de salida (V_{cb} , I_c).

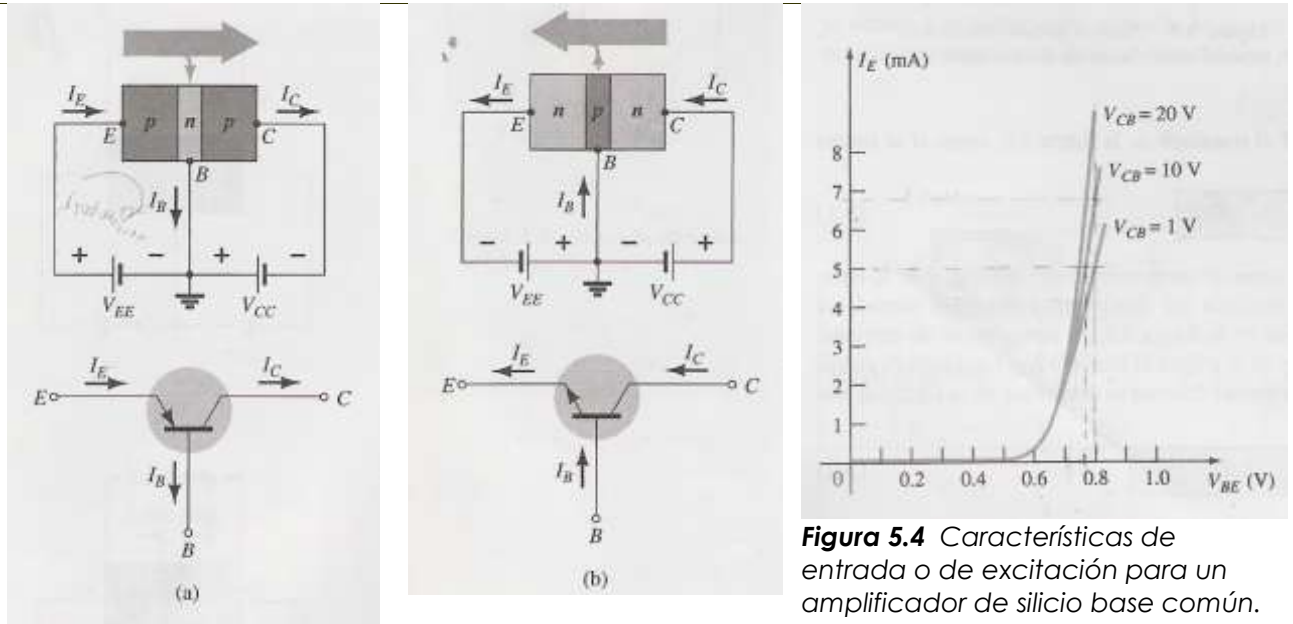


Figura 5.3 Notación y símbolos empleados en la configuración de base común: (a) transistor pnp; (b) transistor npn.

La gráfica 5.4 relaciona los valores de corriente del emisor (I_E) al variar los valores de voltaje base emisor (V_{BE}), para distintos valores fijos de voltaje colector base (V_{CB})

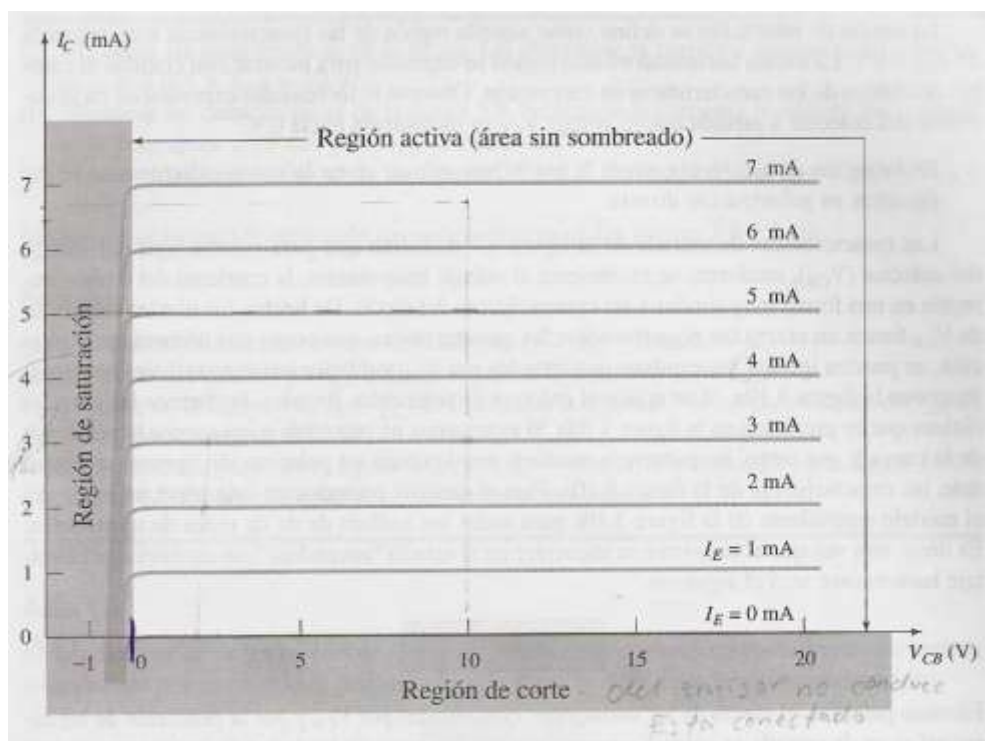


Figura 5.5 Características de salida o del colector para un amplificador de transistor de base común.

La gráfica 5.5 relaciona los valores de corriente de colector (I_C) al variar los valores de voltaje colector base (V_{CB}), para distintos valores fijos de corriente de emisor (I_E)

En esta curva se distinguen tres zonas:

- **Región de saturación.** Es aquella región que inicia donde $V_{CB} < 0$, es decir para valores negativos de V_{CB} . En esta región tanto la unión base-emisor como la unión colector-base se encuentran polarizadas en directa. Máxima corriente de colector.
- **Región de corte.** Es aquella región donde la corriente de colector es cero Amperes. En esta región tanto la unión base-emisor como la unión colector-base del transistor se encuentran polarizadas en inversa. Corriente de colector mínima.
- **Región activa.** Es la región de operación normal y es la utilizada para los amplificadores lineales (sin distorsión), además en esta región la unión base/emisor se encuentra polarizada de forma directa, mientras que la unión colector/base se encuentra polarizada de forma inversa. De la gráfica 5.5 se puede comprobar directamente que la ec 5.2b es cierta, es decir $I_E \cong I_C$.

5.3.3 CONFIGURACIÓN EMISOR COMÚN

La figura 5.6 muestra esta configuración, las curvas características del transistor bajo esta configuración, se muestran en las figuras 5.7 (a) y (b). Las curvas de la figura 5.7(b) corresponden a las características de entrada representada por una corriente de entrada (I_B) en función del voltaje de entrada (V_{BE}) para un rango de valores de voltaje de salida (V_{CE}). Mientras que las curvas de la figura 5.7(a) corresponden a las características de salida, una corriente de salida (I_C) en función del voltaje de salida (V_{CE}) para un rango fijo de corriente de entrada (I_B).

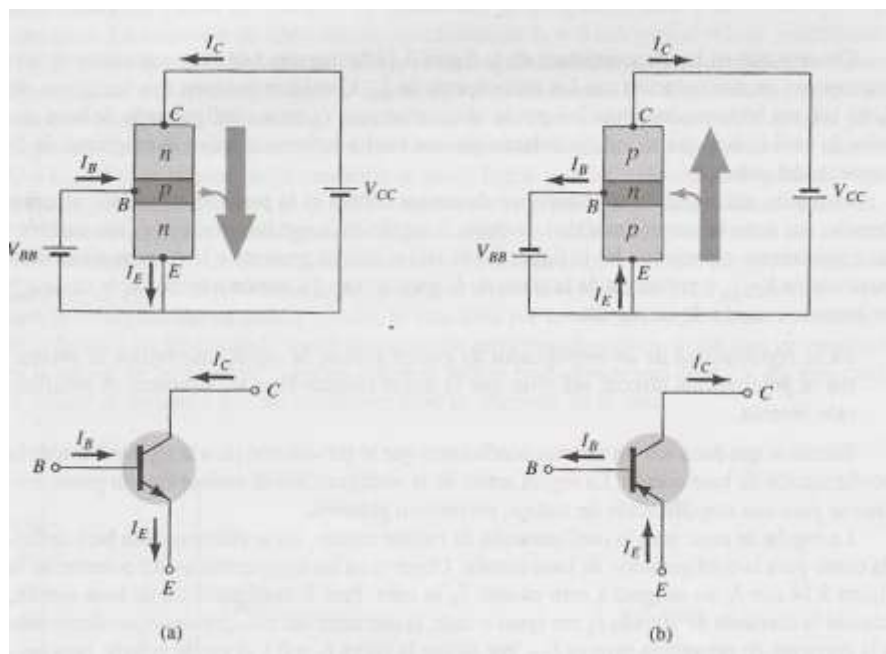


Figura 5.6 Notación y símbolos empleados con la configuración de emisor común: (a) transistor npn; (b) transistor pnp.

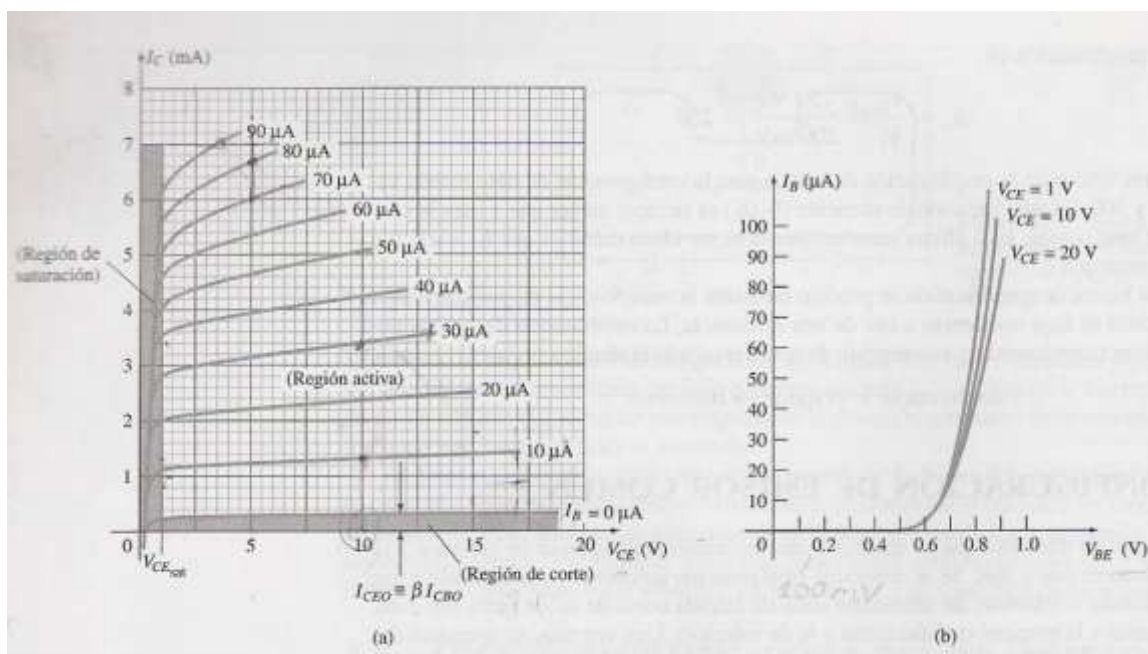


Figura 5.7 Características de un transistor de silicio en la configuración de emisor común: (a) características del colector; (b) características de la base.

En la *región activa de emisor común* se tiene la misma polarización para la base/emisor y colector/base que en la configuración base común.

5.3.4 CONFIGURACIÓN COLECTOR COMÚN

Esta configuración se muestra en la figura 5.8 y es utilizada principalmente para propósitos de acoplamiento de impedancias, ya que cuenta con una *alta impedancia de entrada* y una *baja impedancia de salida*, de forma contraria a las impedancias de las configuraciones de base común y emisor común.

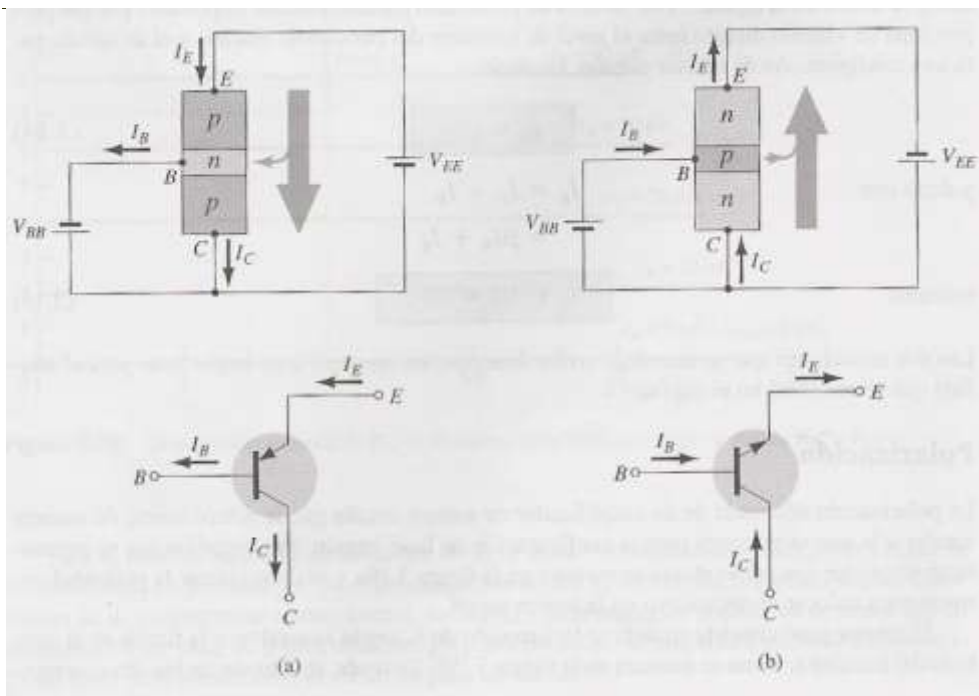


Figura 5.8 Símbolos y notación utilizados con la configuración de colector común (a) transistor pnp; (b) transistor npn

Para propósitos prácticos, las características de salida para la configuración de colector común, son las mismas que para la configuración emisor común. Para esta configuración las características de salida se grafican como I_E en función de V_{CE} para un rango de valores de I_B .

5.4 LA ACCIÓN AMPLIFICADORA DEL TRANSISTOR

La acción básica amplificadora del transistor se produce mediante la **transferencia** de una corriente I desde un circuito de baja **resistencia** a uno de alta **resistencia**. La diferencia en la resistencia (inherentes al transistor) se debe a la unión en polarización directa en la entrada (base-emisor) y a la unión en polarización inversa en la salida (base-colector) para el caso de las configuraciones base común y colector común.

La palabra transistor se deriva de este hecho:

Transferencia + **Resistor** \rightarrow **Transistor**

Ejemplo demostrativo. Hallar el voltaje el factor de amplificación (ganancia) para la configuración base común mostrada en la figura 5.9, sabiendo que: $R_i = 20 \Omega$, $R_o = 100 \text{ k}\Omega$ y $\alpha_{ac} = 1$.

Solución.

Sea $I_i = V_i/R_i = 200 \text{ mV}/20 = 10 \text{ mA}$

Puesto que $\alpha_{ac} = 1$

Se tiene que $I_c = I_e$, así $I_L = I_i = 10 \text{ mA} \rightarrow V_L = I_L * R = 10 \text{ mA} * 5 \text{ k}\Omega = 50 \text{ V}$

Entonces: $\text{Ganancia} = V_L/V_i = 50 \text{ V}/200 \text{ mV} = 250$

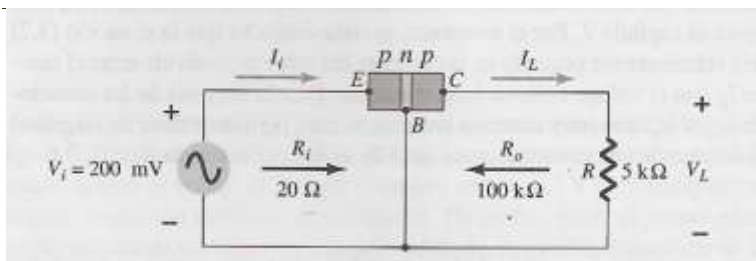


Figura 5.9 Acción básica de amplificación de voltaje del BJT para la configuración base común.

Capítulo 6. POLARIZACIÓN DE CD PARA BJT

Como se mostró en el capítulo anterior un transistor es un dispositivo amplificador. Sin embargo en realidad el nivel de potencia de la salida de ca mejorado en un transistor es resultado de una transferencia de energía proveniente de fuentes de cd aplicadas. En este capítulo se estudiará el comportamiento del transistor cuando es polarizado con fuentes de cd y se observará como las ecuaciones 3.3 a 3.5 son suficientes para el análisis del transistor BJT.

6.1 POLARIZACIÓN DEL BJT Y REGIONES DE OPERACIÓN

Los valores de corrientes y tensiones en cd en las terminales de un transistor se denomina punto de trabajo o *punto de operación* y se representa por Q (*Quiescent operating point*). En la figura 6.1 se muestran distintos puntos de operación, de los cuales al punto B es el mejor punto de operación.

Cuando el transistor BJT opera en la *región lineal* o *región activa* tiene características eléctricas lineales, que son aprovechadas para la amplificación (debido a que en esta región la distorsión es mínima). Para lograr este objetivo, se hace uso de fuentes de alimentación externas denominadas *fuentes de polarización*. Las fuentes de polarización cubren dos objetivos: proporcionan las corrientes y tensiones en cd necesarias para que el transistor opere en la región lineal y suministran energía al transistor de la que parte de ella va a ser convertida en potencia (amplificación).

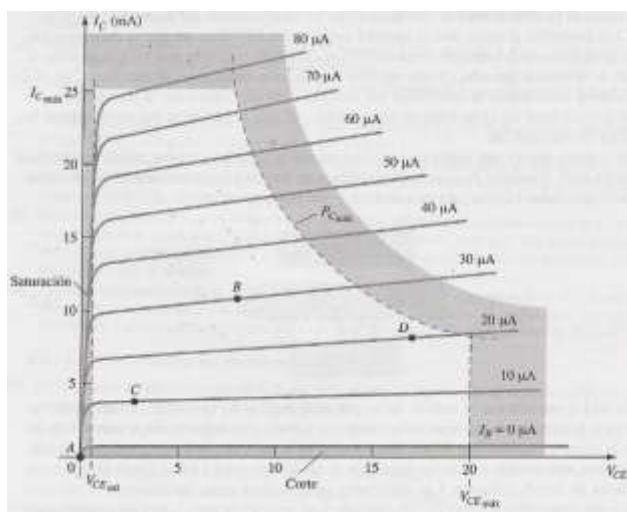


Figura 6.1 Distintos puntos de operación dentro de los límites de operación de un transistor

Para que el transistor BJT se encuentre operando dentro de la *región lineal*, deben cumplirse las siguientes condiciones:

- La unión base-emisor debe estar en polarización directa ($p \rightarrow +$), con un voltaje entre 0.6 y 0.7 volts.
- La unión base-colector debe estar en polarización inversa ($n \rightarrow +$) y dentro de los límites máximos del dispositivo.

A continuación se resumen las polarizaciones adecuadas para que el transistor BJT opere en las regiones indicadas

Región de operación	Polarización Base-emisor	Polarización Base-colector
Región lineal	Directa	Inversa
Región de corte	Inversa	Inversa
Región de saturación	Directa	Directa

6.2 EL BJT BAJO POLARIZACIÓN FIJA

El circuito mostrado en la figura 6.2, se denomina de polarización fija, el análisis de tal circuito se presentará mediante un ejemplo demostrativo.

Ejemplo demostrativo. Determinar lo siguiente para la configuración de polarización fija de la figura 4.7.

- (a) I_{BQ}
- (b) I_{CQ}
- (c) V_{CEQ}
- (d) V_B
- (e) V_C
- (f) V_{BC}

Solución.

Aplicando el principio de superposición es posible separar la parte de ca de la parte de cd, en este análisis se llevará acabo únicamente el análisis cd.

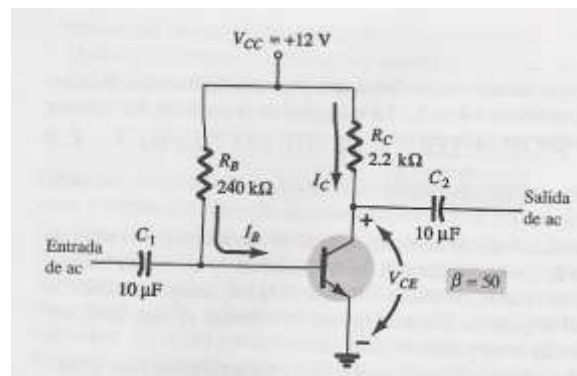


Figura 6.2 Circuito cd de polarización fija.

En cd los capacitores se reemplazan por su equivalente (circuito abierto) además la fuente Vcc se divide en dos fuentes tal como se muestra en la figura 6.3.

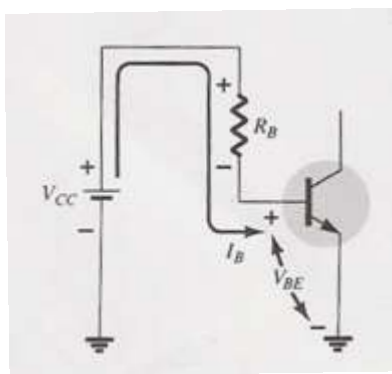


Figura 6.3 Malla base-emisor

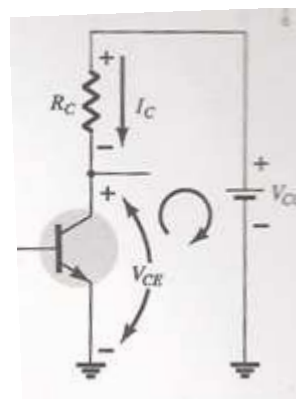


Figura 6.4 Malla colector-emisor

Luego se analizan separadamente las mallas base-emisor (figura 6.3) y colector-emisor (figura 6.4), aplicando LVK en cada caso. Así se tiene que:

$$(a) \quad I_{Bq} = \frac{V_{CC} - V_{BE}}{R_B} \rightarrow (6.1a)$$

$$= (12V - 0.7V) / 240k\Omega = 47.08\mu A$$

$$(b) \quad I_{Cq} = \beta * I_{Bq} \rightarrow (6.1b)$$

$$= 50 * 47.08\mu A = 2.35mA$$

$$(c) \quad V_{CEq} = V_{CC} - I_C * R_C \rightarrow (6.1c)$$

$$= 12V - 2.35mA * 2.2k\Omega$$

$$(d) \quad V_B = V_{BE} \Leftrightarrow V_E = 0 \rightarrow (6.1d)$$

$$= 0.7$$

$$(e) \quad V_C = V_{CE} \rightarrow (6.1f)$$

$$= 6.83V$$

$$(f) \quad V_{BC} = V_B - V_C \rightarrow (6.1g)$$

$$= 0.7V - 6.83V = -6.13V$$

6.2.1 DETERMINACIÓN DE LA CORRIENTE DE SATURACIÓN.

La corriente máxima para un diseño en particular que puede circular por el colector se denomina corriente de saturación, y está dada en el momento en que los puntos C y E se unen, es decir cuando $V_{CE}=0$, tal como se muestra en la figura 6.5 y su valor se determina por:

$$I_{C_{sat}} = \frac{V_{CC}}{R_C} \rightarrow (6.2)$$

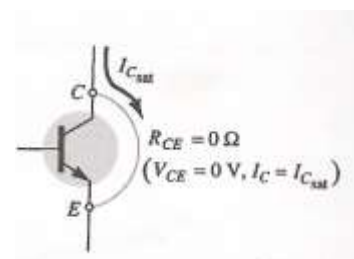


Figura 6.5 Determinación de la corriente de saturación.

Nota. No se debe confundir la corriente de saturación con la corriente máxima del colector que se presenta en las hojas de especificaciones para un BJT en particular.

6.2.2 ANÁLISIS POR MEDIO DE LA RECTA DE CARGA.

Como se ha expuesto en capítulos previos, el análisis mediante la recta de carga consiste en hacer cruzar una línea recta que representa las características de la red con las curvas características del dispositivo en cuestión.

En el caso del transistor con polarización fija, la ecuación representativa del circuito obtenida a partir de un análisis de la red (ver figura 6.6(a)) es:

$$V_{CE} = V_{CC} - I_C * R_C \quad \rightarrow \quad (6.3a)$$

Para la cual se pueden determinar dos puntos:

$$V_{CE} = V_{CC} \quad \text{para } I_C = 0 \quad \rightarrow \quad (6.3b)$$

$$I_C = \frac{V_{CC}}{R_C} \quad \text{para } V_{CE} = 0 \quad \rightarrow \quad (6.3c)$$

Entonces al dibujar estos puntos sobre la gráfica de la figura 6.6(b) (que representa las características del dispositivo) y unirlos mediante una línea recta, se obtiene el punto de operación Q mostrado en la figura 6.7, para un determinado valor de I_{BQ} .

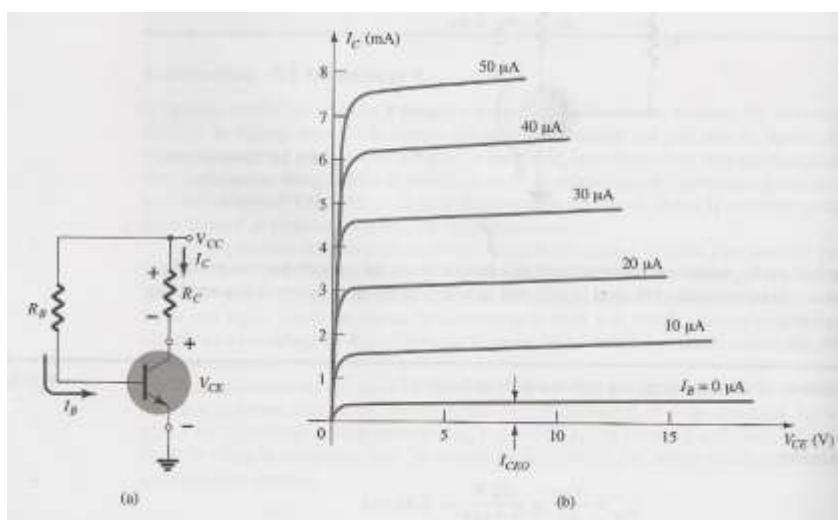


Figura 6.6 Análisis por medio de la recta de carga (a) red de polarización fija; (b) características del dispositivo BJT

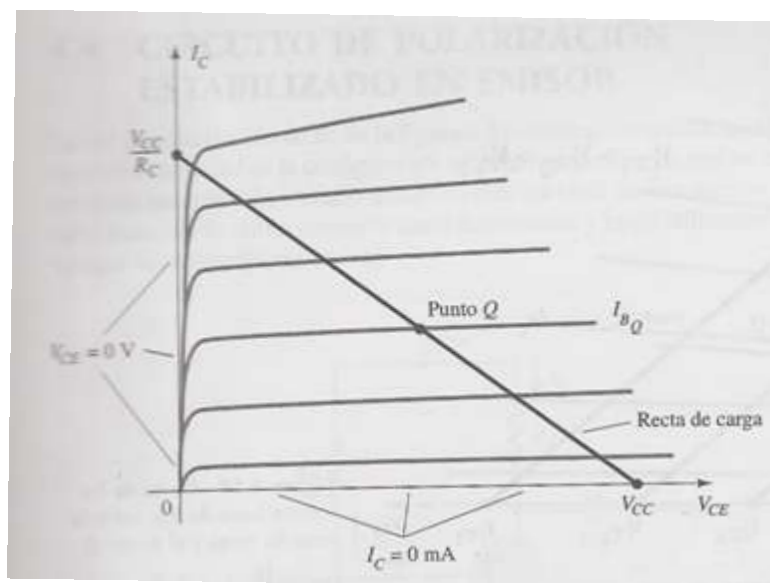


Figura 6.7 Trazado de la recta de carga sobre las curvas características del dispositivo para la determinación del punto de operación Q.

6.3 EL BJT BAJO POLARIZACIÓN ESTABILIZADA EN EMISOR

La incorporación del resistor en el emisor para la polarización cd para el BJT (ver figura 6.8), proporciona una mejora en la estabilidad, es decir, la corriente y los voltajes en polarización cd permanecerán cercanos a los niveles establecidos por el circuito a pesar de cambios en las condiciones exteriores como la temperatura y la constante beta del transistor.

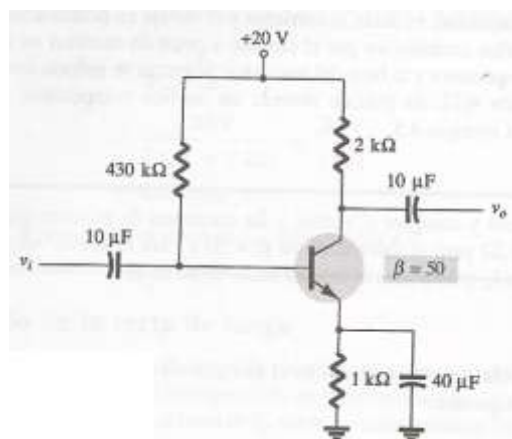


Figura 6.8 Circuito de polarización estabilizado en emisor.

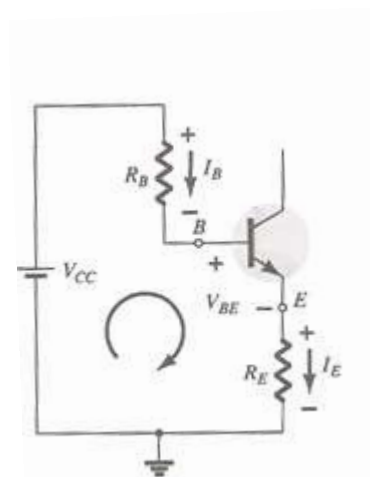



Figura 6.9 Malla base-emisor

 **Ejemplo demostrativo.** Determinar lo siguiente para la configuración de polarización estabilizada en emisor de la figura 6.8.

- (a) I_b
- (b) I_c
- (c) V_{ce}
- (d) V_c
- (e) V_e
- (f) V_b
- (g) V_{bc}

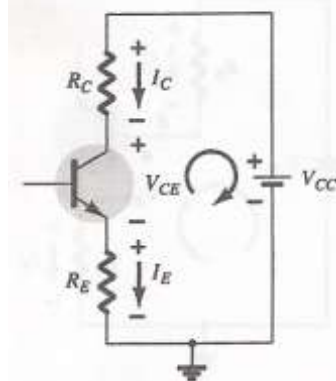


Figura 6.10 Malla colector-emisor

Solución. Aplicando los mismos criterios que para el circuito de polarización fija, el análisis se lleva a cabo separando el circuito en dos subcircuitos, el primero es la red mostrada en la figura 6.9 que representa la malla base-emisor, y el segundo es la red mostrada en la figura 6.10 que representa la malla colector-emisor.

Luego se analizan separadamente las mallas base-emisor (figura 6.9) y colector-emisor (figura 6.10), aplicando LVK en cada caso. Así se tiene que:

$$(a) \quad I_B = \frac{V_{CC} - V_{BE}}{R_B + (B+1) * R_E} \rightarrow (6.4a)$$

$$= (20V - 0.7V) / (430k\Omega + 51 * 1k\Omega) = 19.3 / 481k\Omega = 47.08\mu A$$

$$(b) \quad I_C = B * I_B \rightarrow (6.4b)$$

$$= 50 * 40.1\mu A = 2.01mA$$

$$(c) \quad V_{CE} = V_{CC} - I_C * (R_C + R_E) \rightarrow (6.4c)$$

$$= 20V - 2.01mA * (2k\Omega + 1k\Omega) = 20V - 6.03V = 13.97V$$

$$(d) \quad V_C = V_{CC} - I_C * R_C \rightarrow (6.4d)$$

$$= 20V - 2.01mA * 2k\Omega = 20V - 4.02V = 15.98V$$

$$(e) \quad V_E = V_C - V_{CE} \rightarrow (6.4e)$$

$$= 15.98V - 13.97V = 2.01V$$

Nota: También $V_E = I_E * R_E \cong I_C * R_E = 2.01mA * 1k\Omega = 2.01V$

$$(f) \quad V_B = V_{BE} + V_E \rightarrow (6.4f)$$

$$= 0.7V + 2.01V = 2.71V$$

$$(g) \quad V_{BC} = V_B - V_C \rightarrow (6.4g)$$

$$= 2.71V - 15.98V = -13.27V$$

Nótese que el signo menos indica polarización inversa.

6.3.1 DETERMINACIÓN DE LA CORRIENTE DE SATURACIÓN.

Aplicando un "corto circuito" entre las terminales colector-emisor como se muestra en la figura 6.11 se tiene que:

$$I_{C_{sat}} = \frac{V_{CC}}{R_C + R_E} \rightarrow (6.5)$$

6.3.2 ANÁLISIS POR MEDIO DE LA RECTA DE CARGA.

La ecuación de la malla colector-emisor que representa la polarización estabilizada den emisor es:

$$V_{CE} = V_{CC} - I_C * (R_C + R_E) \rightarrow (6.6a)$$

Para la cual se pueden determinar dos puntos:

$$V_{CE} = V_{CC} \quad \text{para } I_C = 0 \rightarrow (6.6b)$$

$$I_C = \frac{V_{CC}}{R_C + R_E} \quad \text{para } V_{CE} = 0 \rightarrow (6.6c)$$

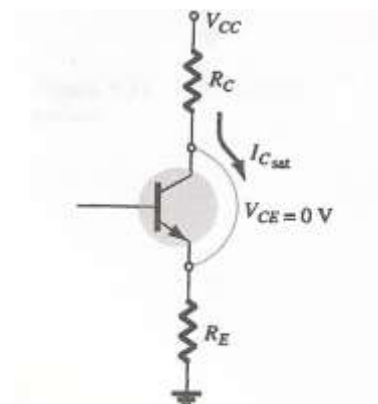


Figura 6.11 Determinación de la corriente de saturación para la polarización estabilizada en emisor.

Entonces al dibujar estos puntos sobre la gráfica que representa las características del dispositivo y unirlos mediante una línea recta, se obtiene el punto de operación Q mostrado en la figura 6.12, para un determinado valor de I_{BQ} .

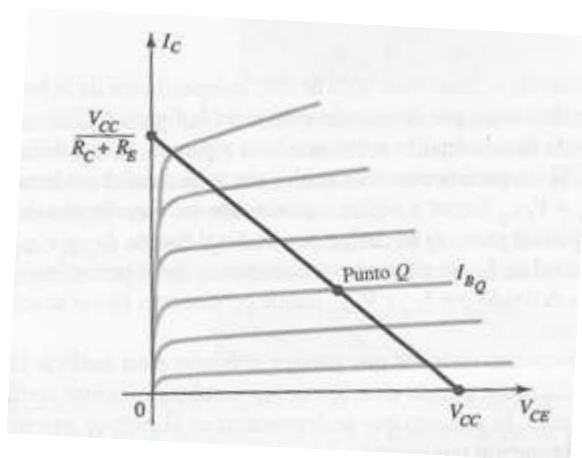


Figura 6.12 Trazado de la recta de carga sobre las curvas características del dispositivo para la determinación del punto de operación Q. Para la polarización estable en emisor.

6.4 EL BJT BAJO POLARIZACIÓN POR DIVISOR DE VOLTAJE

En la polarización por divisor de voltaje mostrada en la figura 6.13, los valores de I_{CQ} y V_{CE} , son independientes de la β del transistor, lo cual es deseable ya que β varía con la temperatura. El nivel de I_{BQ} se alterará con cambios en β , pero el punto de operación sobre las características definido por I_{CQ} y V_{CEQ} puede permanecer fijo si se emplean los parámetros apropiados del circuito, véase la figura 4.26

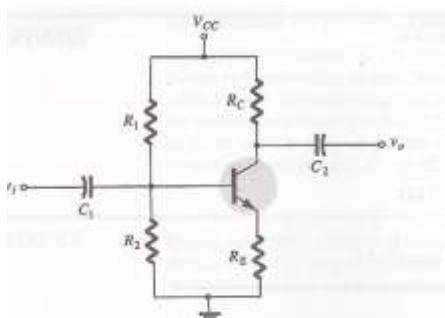


Figura 6.13 Configuración de polarización por divisor de voltaje.

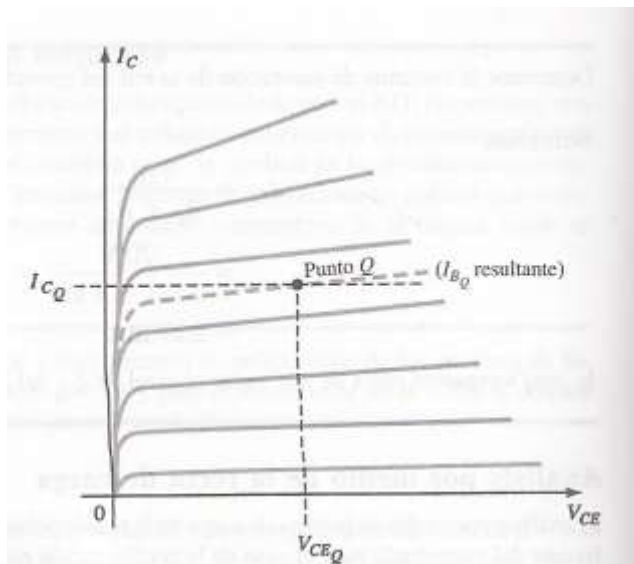


Figura 6.14 Definición del punto Q bajo la configuración de divisor de voltaje.

El análisis de la configuración por divisor de voltaje, se llevará a cabo mediante un ejemplo demostrativo.



Ejemplo demostrativo. Determinar lo siguiente para la configuración de polarización por divisor de voltaje de la figura 6.15.

- (a) I_C
- (b) V_{CE}

Solución. La parte de entrada del circuito se puede redibujar como se muestra en la figura 6.16, luego es posible hallar el equivalente de Thévenin como se ilustra en las figuras 6.17 y 6.18 dando por resultado el circuito de la figura 6.19.

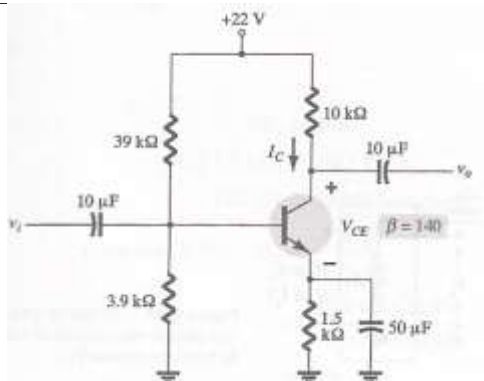


Figura 6.15 Circuito de polarización por divisor de voltaje.

El análisis de la red se puede llevar a cabo mediante dos métodos a continuación presentados.

1. Método exacto

$$\begin{aligned}
 (*1) \quad R_{Th} &= \frac{R_1 * R_2}{R_1 + R_2} \rightarrow (6.7a) \\
 &= (39k\Omega * 3.9k\Omega) / (39k\Omega + 3.9k\Omega) \\
 &= 3.55k\Omega
 \end{aligned}$$

$$\begin{aligned}
 (*2) \quad E_{Th} &= \frac{R_2 * V_{CC}}{R_1 + R_2} \rightarrow (6.7b) \\
 &= 3.9k\Omega * 22V / (39k\Omega + 3.9k\Omega) = 2V
 \end{aligned}$$

$$\begin{aligned}
 (a) \quad I_C &= \beta * I_B \rightarrow (6.7c) \\
 &= 140 * 6.05\mu A = 0.85\mu A
 \end{aligned}$$

$$\begin{aligned}
 (b) \quad V_{CE} &= V_{CC} - I_C * (R_C + R_E) \rightarrow (6.7d) \\
 &= 22V - 0.85mA * (10k\Omega + 1.5k\Omega) = 22V - 9.78V = 12.22V
 \end{aligned}$$

2. Método aproximado

Este método solo se es aplicable cuando la siguiente condición se cumple:

$$\beta R_E \geq 10 R_2 \rightarrow (6.8a)$$

Sustituyendo valores:
 $140 * 1.5k\Omega \geq 10 * 3.9k\Omega$
 $210 \geq 39$ (Verdadero)

Si tal condición se cumple, entonces el primer paso es calcular El voltaje de base (V_b), esto se logra, redibujando la parte de la entrada de la figura 6.15 como se muestra en la figura 6.20, donde R_i es la resistencia entre la base y la tierra para el transistor con un resistor en el emisor (R_E),

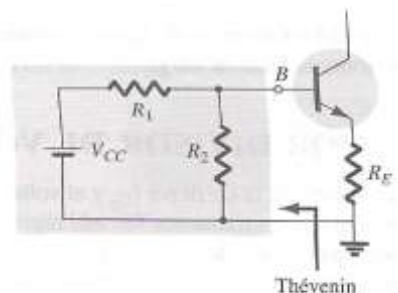


Figura 6.16 Redibujo de la parte de entrada.

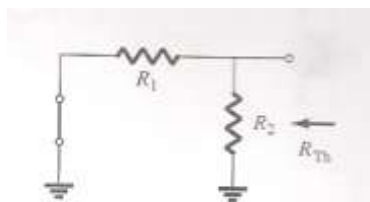


Figura 6.17 Determinación de R_{th} .

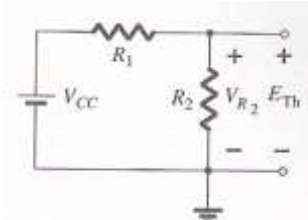


Figura 6.18 Determinación de E_{th} .

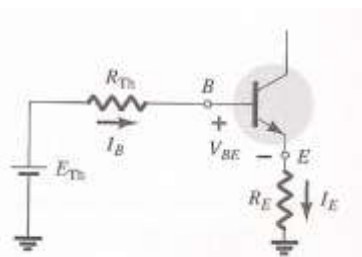


Figura 6.19 Inserción del circuito equivalente de Thévenin

y se relacionan por: $R_i = (B+1) \cdot R_e \cong B R_e$. Entonces aplicando la regla del divisor de voltaje, V_B se calcula de la misma forma que V_{th} , es decir:

$$(1^*) \quad V_B = \frac{R_2 \cdot V_{CC}}{R_1 + R_2} \rightarrow (6.8b)$$

$$= 3.9k\Omega \cdot 22V / (39k\Omega + 3.9k\Omega) = 2V$$

$$(2^*) \quad V_E = V_B - V_{BE} \rightarrow (6.8c)$$

$$= 2V - 0.7V = 1.3V$$

$$(a) \quad I_{CQ} \cong I_E = \frac{V_E}{R_E} \rightarrow (6.8d)$$

$$(b) \quad V_{CEQ} = V_{CC} - I_C \cdot (R_C + R_E)$$

$$= 22V - 0.867mA \cdot (10k\Omega + 1.5k\Omega) = 22V - 9.97V = 12.03V$$

Los resultados de I_{CQ} y V_{CQ} son muy próximos a los valores reales. Mientras mayor sea el nivel de R_i comparado con R_2 , más cercana se encontrará la solución aproximada a la exacta.

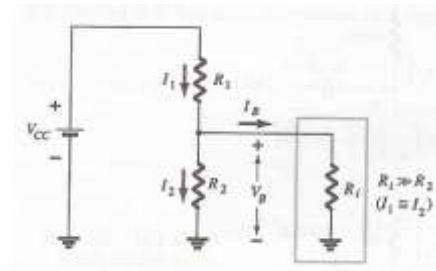


Figura 6.20 Circuito polarizado parcialmente para calcular el voltaje de base V_B aproximado..

6.4.1 DETERMINACIÓN DE LA CORRIENTE DE SATURACIÓN.

La ecuación para la corriente de saturación es la misma que para la configuración de polarización estabilizada en emisor, es decir:

$$I_{C_{sat}} = \frac{V_{CC}}{R_{CC} + R_E} \rightarrow (6.9)$$

6.4.2 ANÁLISIS POR MEDIO DE LA RECTA DE CARGA.

Nuevamente la ecuación que define el circuito de salida es igual a la de polarización de emisor estabilizado, por lo que:

$$V_{CE} = V_{CC} - I_C \cdot (R_C + R_E) \rightarrow (6.10a)$$

Para la cual se pueden determinar dos puntos:

$$V_{CE} = V_{CC} \quad \text{para } I_C = 0 \rightarrow (6.10b)$$

$$I_C = \frac{V_{CC}}{R_C + R_E} \quad \text{para } V_{CE} = 0 \rightarrow (6.10c)$$

6.5 EL BJT BAJO POLARIZACIÓN CON RETROALIMENTACIÓN DE VOLTAJE

Es posible obtener una buena estabilidad en la salida si el transistor se polariza como se muestra en la figura 6.21, de forma que exista retroalimentación del colector a la base por medio de la resistencia R_b .

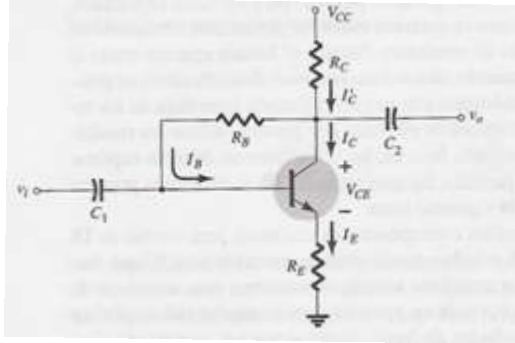


Figura 6.21
Configuración de polarización con retroalimentación de voltaje.

El análisis de la configuración con retroalimentación de voltaje, se llevará a cabo mediante un ejemplo demostrativo.

Ejemplo demostrativo. Determinar lo siguiente para la configuración de polarización con retroalimentación de voltaje de la figura 6.22(a).

- (c) I_{CQ}
- (d) V_{CEQ}

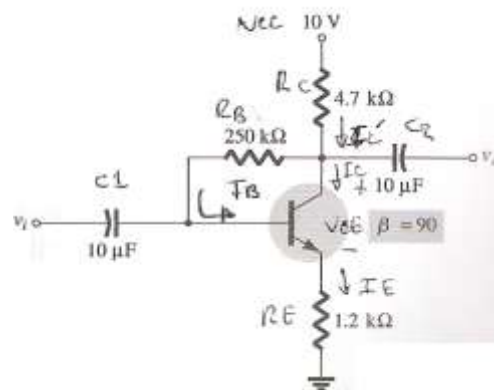


Figura 6.22
Circuito de polarización con retroalimentación de voltaje.

Solución. El análisis se llevará a cabo separando el circuito en dos subcircuitos, la malla base-emisor mostrada en la figura 6.23 y la malla colector-emisor mostrada en la figura 6.24.

Aplicando la LVK en cada malla, se llega a las siguientes ecuaciones:

$$(*1) \quad I_B = \frac{V_{CC} - V_{BE}}{R_B + B \cdot (R_C + R_E)}$$

$$\begin{aligned} &\rightarrow \\ (6.11a) \quad &= (10V - 0.7V) / (250k\Omega \\ &+ 90 \cdot (4.7k\Omega + 1.2k\Omega)) = 11.91\mu A \end{aligned}$$

$$(*2) \quad I_{CQ} = B \cdot I_B$$

$$\begin{aligned} &\rightarrow \\ (6.11b) \quad &= 90 \cdot 11.91\mu A = 1.07mA \end{aligned}$$

(b)

$$\begin{aligned} V_{CEQ} &= V_{CC} - I_C \cdot (R_C + R_E) \\ &\rightarrow (6.11c) \\ &= 10V - 1.07mA \cdot (4.7k\Omega + 1.2k\Omega) = 3.69V \end{aligned}$$

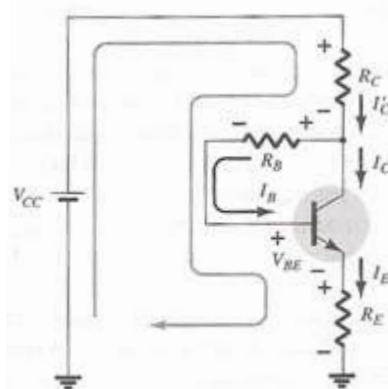


Figura 6.23 Malla base-emisor.

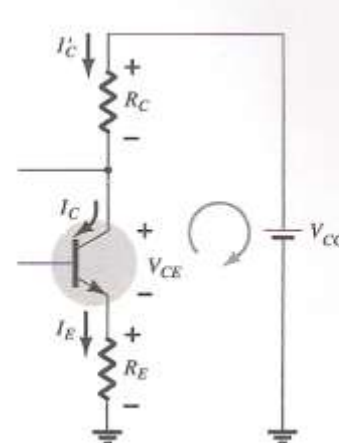


Figura 6.24 Malla colector-emisor.

6.5.1 DETERMINACIÓN DE LA CORRIENTE DE SATURACIÓN.

De la figura 6.21 se puede observar que: $I'_C = I_C + I_B$, sin embargo es posible hacer la aproximación $I'_C \approx I_C$ ya que el valor de I_B es mínimo, bajo esta condición se tiene que la ecuación para la corriente de saturación es la misma que para la configuración de polarización estabilizada en emisor, es decir:

$$I_{C_{sat}} = \frac{V_{CC}}{R_C + R_E} \quad \rightarrow \quad (6.12)$$

6.5.2 ANÁLISIS POR MEDIO DE LA RECTA DE CARGA.

Nuevamente la ecuación que define el circuito de salida es igual a la de polarización de emisor estabilizado.


6.6 MÉTODO GENERAL PARA EL ANÁLISIS DE DIVERSAS CONFIGURACIONES DEL BJT CON POLARIZACIÓN EN CD

Son posibles muchas más configuraciones de polarización en cd; sin embargo el método de análisis es generalmente el mismo y se resume en lo siguiente:

1. Separar el circuito en dos mallas, malla base-emisor y malla colector-emisor
2. Aplicar la LVK en la malla base-emisor y calcular la corriente de base
3. Calcular la corriente de colector
4. Aplicar la LVK en la malla colector-emisor y calcular el voltaje de colector

6.7 CONCEPTO DE DISEÑO DE CIRCUITOS CON DISPOSITIVOS LINEALES

En las redes anteriores, el análisis consistía en que dado un circuito completamente definido se deseaba conocer los niveles de corriente y voltaje en las terminales del dispositivo. El proceso de diseño consiste en que dados los niveles de corriente y/o voltaje, se desea determinar los elementos requeridos para establecer dichos niveles. En general este proceso requiere un claro entendimiento de las características del dispositivo así como un firme entendimiento de las leyes básicas del análisis de circuitos. Los valores así obtenidos para los elementos deberán aproximarse a los valores comerciales para el diseño real del circuito.

 **Ejemplo demostrativo.** A partir de las características del dispositivo de la figura 6.25(a), determinar V_{CC} , R_B y R_C para la configuración de polarización fija de la figura 6.25(b).

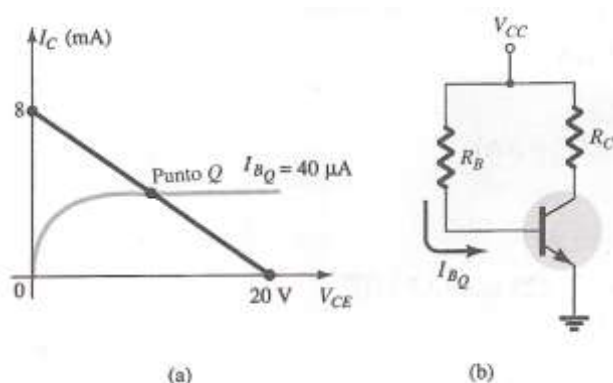


Figura 6.25 (a) Curva característica y punto de operación; (b) Circuito de polarización fija.

Solución. De las ecuaciones para la configuración fija, y a partir de la recta de carga de la figura 6.25(a), se tiene que:

$$V_{CC} = 20V$$

$$I_C = V_{CC}/R_C \text{ (para } V_{CE} = 0) \rightarrow R_C = V_{CC}/I_C = 20V/8mA = 2.5k\Omega$$

$$I_B = (V_{CC} - V_{BE})/R_B \rightarrow I_B = (V_{CC} - V_{BE})/I_B = (20V - 0.7V)/40\mu A = 482.5k\Omega$$

Los valores comerciales de resistencia son:

$$R_C = 2.4 k\Omega$$

$$R_B = 470 k\Omega$$

6.8 LA ESTABILIDAD EN LAS DISTINTAS CONFIGURACIONES DE POLARIZACIÓN

La **estabilidad** es una medida de la sensibilidad de la red ante la variación de alguno de sus **parámetros**. Para cualquier amplificador de transistor, la corriente de colector (I_C) es sensible a cada uno de los siguientes **parámetros**, los cuales a su vez son dependientes de la temperatura.

- B: Se incrementa con la temperatura

- $|V_{be}|$: Disminuye cerca de 7.5 mV por cada incremento de la temperatura de un grado Celsius ($^{\circ}\text{C}$)
- I_{co} (corriente de saturación inversa): Se duplica en su valor por cada incremento de 10°C en la temperatura.

Para cada uno de estos parámetros se definen los siguientes **factores de estabilidad** S :

$$S(I_{co}) = \frac{\Delta I_C}{\Delta I_{co}} \rightarrow (6.13a)$$

$$S(V_{BE}) = \frac{\Delta I_C}{\Delta V_{BE}} \rightarrow (6.13b)$$

$$S(B) = \frac{\Delta I_C}{\Delta B} \rightarrow (6.13c)$$

Mientras mayor sea el factor de sensibilidad para un parámetro, más sensible será la red ante variaciones en ese parámetro.

La siguiente tabla muestra la variación de los parámetros del transistor de silicio al variar la temperatura.

$T(^{\circ}\text{C})$	$I_{co} \text{ (nA)}$	$V_{be} \text{ (V)}$	B
-65	$0.2 \cdot 10^{-3}$	0.85	20
25	0.1	0.65	50
100	20	0.48	80
175	$3.3 \cdot 10^{-3}$	0.3	120

La siguiente tabla resume las ecuaciones que representan los factores de estabilidad para las configuraciones de polarización estudiadas anteriormente.

Configuración de polarización	Factores de estabilidad		
	$S(I_{co})$	$S(V_{BE})$	$S(B)$
Polarización fija	$S_o = (B + 1)$	$\frac{-B}{R_B}$	$\frac{I_{C1}}{B_1}$
Polarización en emisor	$S_o \left(\frac{1 + R_B / R_E}{S_o + R_B / R_E} \right)$	$\frac{-B}{R_B + S_o R_E}$	$\frac{I_{C1} (1 + R_B / R_E)}{B_1 (1 + B_2 + R_B / R_E)}$
Polarización por divisor de voltaje	$S_o \left(\frac{1 + R_{TH} / R_E}{S_o + R_{TH} / R_E} \right)$	$\frac{-B}{R_{TH} + S_o R_E}$	$\frac{I_{C1} (1 + R_{TH} / R_E)}{B_1 (1 + B_2 + R_{TH} / R_E)}$
Polarización por retroalimentación en colector	$S_o \left(\frac{1 + R_B / R_C}{S_o + R_B / R_C} \right)$	$\frac{-B}{R_B + S_o R_C}$	$\frac{I_{C1} (R_B + R_C)}{B_1 (R_B + R_C (1 + B_2))}$

Las relaciones R_B/R_E o R_{TH}/R_E deberán ser lo más pequeñas posibles bajo las debidas consideraciones de todos los aspectos de diseño, incluyendo la respuesta ac.

6.9 APLICACIONES PRÁCTICAS DEL BJT

Se presentan a continuación un conjunto de aplicaciones prácticas de las muchas que son posibles diseñar con transistores BJT.

6.9.1 FUENTE DE CORRIENTE CONSTANTE CON TRANSISTOR BJT. FCC

Una fuente ideal de corriente constante se presenta en la figura 6.26, allí se asume que Beta (β) permanece siempre constante. Su equivalente, una *fuentes práctica de corriente constante* se presenta en la figura 6.27, con este arreglo, la corriente de colector (I_C) permanecerá prácticamente constante para cualquier valor de la resistencia de carga. En este caso los parámetros R_1 , R_2 y R_E deben elegirse de forma apropiada para el valor deseado en I_C .

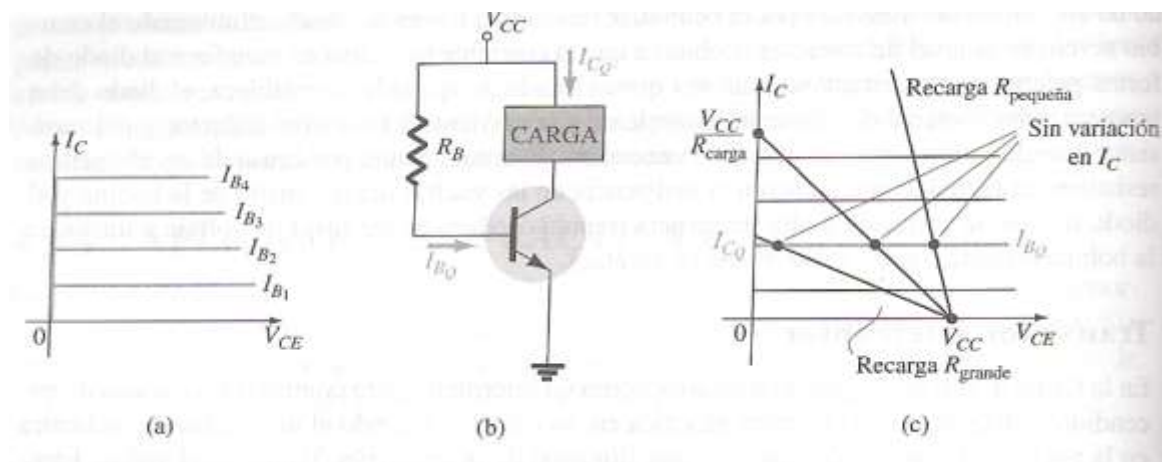


Figura 6.26 Construcción de una fuente de corriente constante, asumiendo características ideales del BJT: (a) características ideales; (b) red; (c) demostración de la causa por la que I_C permanece constante.

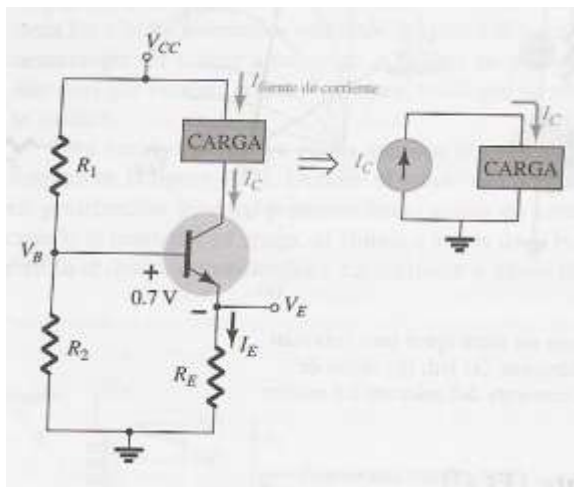


Figura 6.27 Red que establece una fuente de corriente prácticamente constante debido a su reducida sensibilidad ante cambios en beta.

6.9.2 COMPUERTAS LÓGICAS AND/OR CON TRANSISTORES BJT

En el capítulo correspondiente a circuitos con diodos se presentó el diseño de las compuertas AND y OR utilizando diodos y resistencias, a continuación se presentan las mismas compuertas; pero ahora a partir de transistores BJT.

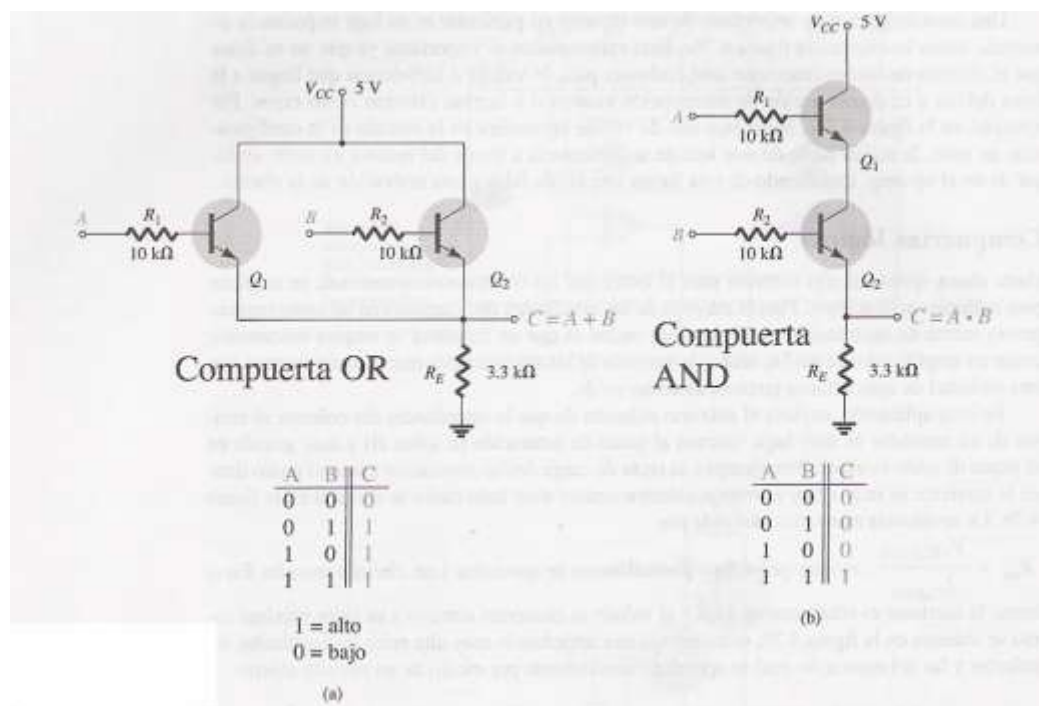
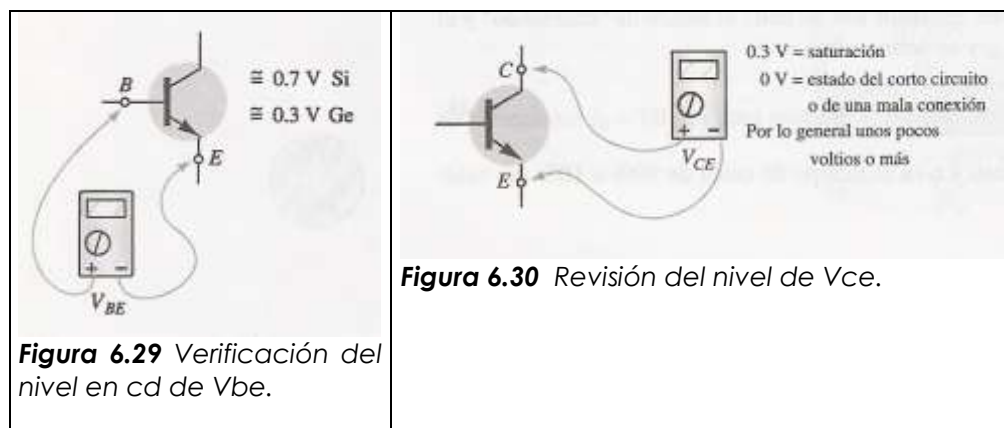


Figura 6.28 Compuertas lógicas BJT: (a) AND; (b) OR

6.10 TÉCNICAS PARA LA LOCALIZACIÓN DE FALLAS

Las siguientes mediciones básicas se deben llevar a cabo tal como se ilustra en las figuras correspondientes para detectar el estado (defectuoso o no) de un transistor BJT.

- ✓ Para un transistor en estado de "encendido", el voltaje V_{be} debe andar alrededor de 0.7 V. Figura 6.29.
- ✓ Para el transistor amplificador típico en la región activa, V_{ce} normalmente se encuentra de 25% a 75 del valor de la fuente de alimentación (V_{cc}). Figura 6.30



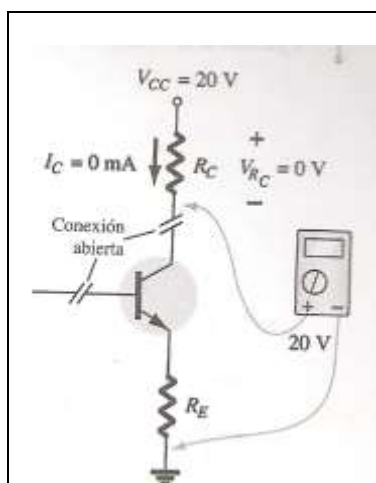


Figura 4.31 Efecto de una conexión deficiente o un dispositivo dañado.

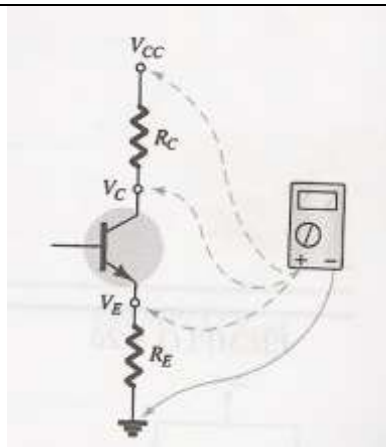


Figura 6.32 Revisión de los niveles de voltaje con respecto a tierra.

Capítulo 7. TRANSISTORES DE EFECTO DE CAMPO. FET

7.1 TABLA COMPARATIVA BJT v/s FET

En los capítulos anteriores se estudio el transistor bipolar de unión BJT, ahora se presentará un nuevo transistor: el *transistor de efecto de campo FET (Field Effect Transistor)*, a diferencia del BJT, el FET es un *transistor unipolar* (donde solo electrones o huecos participan en el proceso de conducción)

La siguiente es una tabla comparativa del transistor BJT y el transistor FET

Comparación entre transistores BJT y FET	
Transistor BJT	Transistor FET
Es un dispositivo controlador por corriente (ver figura 7.1a): la corriente de base controla la corriente de colector.	Es un dispositivo controlado por voltaje: el voltaje V_{gs} (ver figura 7.1b) controla la corriente I_d .
Existen dos tipos de transistores bipolares: <i>transistor npn</i> y <i>transistor pnp</i> .	Existen dos transistores de efecto de campo: <i>FET de canal-n</i> y <i>FET de canal-p</i> .
El transistor BJT es un dispositivo <i>bipolar</i> , esto es, la conducción está en función de dos tipos de portadores: electrones y huecos.	El transistor FET es un dispositivo <i>unipolar</i> , la conducción está en función de electrones (<i>FET de canal-n</i>) o bien de huecos (<i>FET de canal-p</i>).
La impedancia de entrada del BJT es mínima.	Tiene una alta impedancia de entrada, con niveles de 1 hasta cientos de megaohms, lo cual es una característica muy importante en el diseño de sistemas de amplificación lineal de ac.
El BJT tiene mayor sensibilidad en su salida a cambios en su variable de entrada, por tal razón los amplificadores de BJT tienen una <i>ganancia</i> de voltaje en ca mayor que los amplificadores de FET.	El FET tiene menor sensibilidad en su salida respecto a su variable de entrada.
Son inestables a cambios en la temperatura.	Los FETS son más estables a cambios en la temperatura que los BTJs, lo cual los hace particularmente útiles en el diseño de CI (<i>Circuitos Integrados</i>).

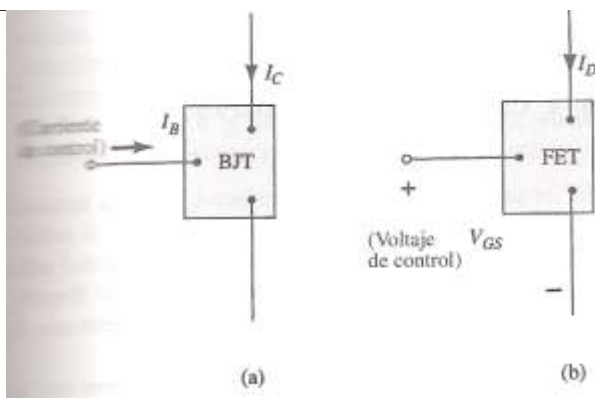


Figura 7.1
Amplificadores controlados (a) BJT: por corriente; (b) FET: por voltaje.

Los FETS se clasifican en **FETS de canal-n** y **FETS de canal-p** de acuerdo al tipo de material de la región central de este dispositivo.

Con respecto a su construcción y material de dopado, los FETS se clasifican en:

- El transistor de efecto de campo de unión, **JFET** (Junción Field Transistor)
- El transistor de efecto de campo metal-óxido semiconductor, **MOSFET** (Metal-Oxide Semiconductor Field-Effect Transistor). Que a su vez se divide en dos tipos
 - MOSFET de tipo decremental
 - MOSFET de tipo incremental

El MOSFET se ha convertido en uno de los dispositivos más utilizados en el diseño y construcción de circuitos integrados para computadoras digitales, en parte debido a su estabilidad térmica.

7.2 ESTUDIO DEL TRANSISTOR DE EFECTO DE CAMPO DE UNIÓN. JFET

7.2.1 CONSTRUCCIÓN Y CARACTERÍSTICAS DE LOS JFETS

La construcción básica de un transistor de efecto de campo de unión se presenta en la figura 7.2.

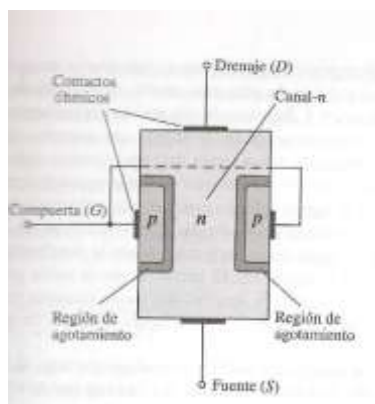


Figura 7.2 Transistor de efecto de campo de unión (JFET), tipo canal-n.

Principio de operación. La presión (potencial) de una fuente en S, ocasionará un flujo de electrones hacia D, este flujo es controlado por la compuerta G (válvula). Obsérvese de la figura

que los dos materiales tipo p se encuentran conectados entre sí y también con la terminal de la compuerta G.

7.2.2 CURVAS CARACTERÍSTICAS DEL JFET

El voltaje de la compuerta a la fuente denotado por V_{GS} es el voltaje de control para el JFET. Para el transistor **BJT**, las curvas características de I_C (corriente del colector = corriente del emisor) son funciones de V_{CE} para diferentes niveles de I_B (corriente base o corriente de control). En el caso del transistor **JFET**, las curvas I_D (corriente de drenaje = corriente de la fuente) son función del voltaje V_{DS} (voltaje de la fuente al drenaje) para diferentes niveles de V_{GS} (voltaje de control o voltaje de compuerta).



El siguiente análisis corresponde a un JFET de canal-n. Nuestro objetivo es conocer el comportamiento del transistor para distintos niveles de V_{GS} .

$V_{GS}=0$ y $V_{DS}>0$. En esta condición de polarización presentada en la figura 7.3 y graficada en la figura 7.4 (en realidad esta es una gráfica de la resistencia del canal-n del JFET: $R = V_{DS}/I_D$) se observa un incremento continuo de I_D (corriente de drenaje) para valores cada vez más positivos de V_P . Sin embargo en el punto en que $V_{GS}=0$ y $V_{DS}=V_P$, se observa que I_{DSS} permanece constante para cualquier valor de $V_{DS}>V_P$ y se dice que se ha alcanzado el **nivel de saturación**. Al valor de V_P que ocasiona este comportamiento se le denomina **voltaje de estrechamiento**, este nombre se asocia con el estrechamiento del canal-n, como se muestra en la figura 7.5. Adviértase que la corriente no decae a cero amperes, si no que solamente permanece constante, pero no solo eso, sino que además es la corriente máxima y se denomina **corriente de drenaje máxima** (I_{DSS}).

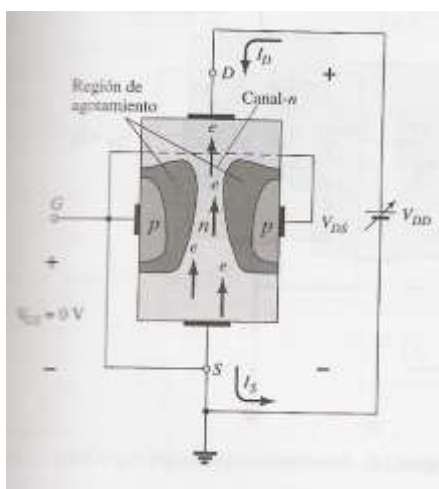


Figura 7.3 JFET con $V_{GS} = 0$ y $V_{DS} > 0$

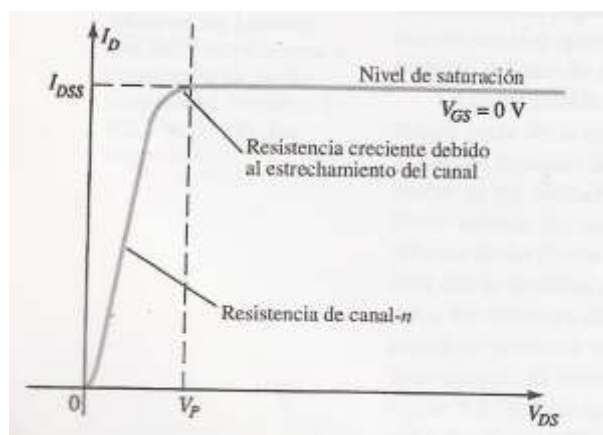


Figura 7.4 I_D en función de V_{DS} cuando $V_{GS} = 0$

$V_{GS}<0$. En la figura 7.6 se presenta una curva característica del JFET para tres niveles distintos de V_{GS} (0, -1 y -2 V), como se observa, voltajes mayores de la compuerta permiten mayores corrientes a través del canal para incrementos correspondientes de voltaje en la fuente (V_{DS}), hasta un límite conocido como **nivel de corriente de saturación** para un nivel de V_{GS} fijo.

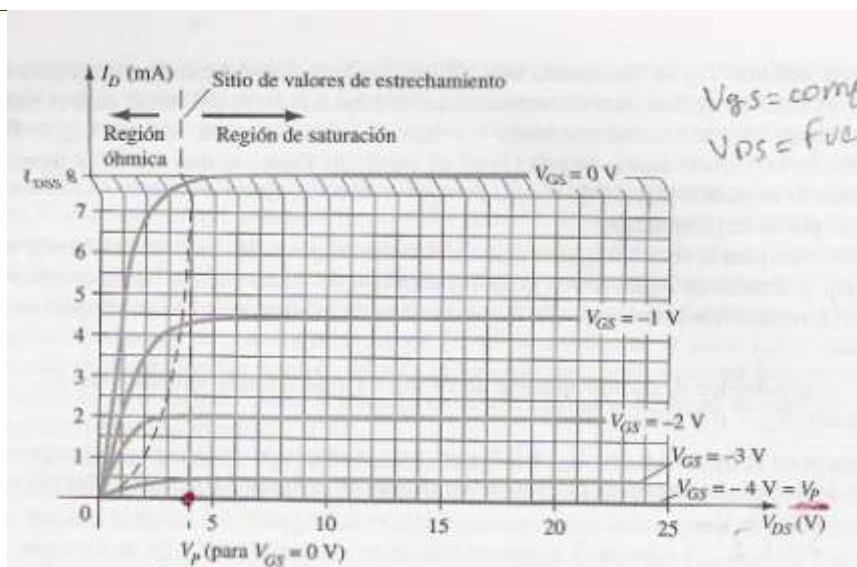


Figura 7.6 Características de un JFET de canal-n con $I_{DSS} = 8 \text{ mA}$ y $V_p = -4 \text{ V}$

De la misma gráfica (7.6) es posible comprobar que: cuando $V_{gs} = -V_p$, el nivel de corriente de saturación será muy próximo a cero, es decir en este punto el JFET no conduce y se dice que se encuentra en estado de apagado.

La zona de la gráfica a la derecha del sitio de valores de estrechamiento se conoce como *región de corriente constante*, de saturación o de *amplificación lineal* y es la región empleada normalmente en los amplificadores lineales (amplificadores con mínima distorsión de la señal aplicada).

7.2.3 USO DEL JFET COMO RESISTOR CONTROLADO POR VOLTAJE

La región a la izquierda del sitio de estrechamiento en la figura 7.6 es conocida como *región óhmica* o de *resistencia controlada por voltaje*. Es en esta región donde el JFET puede ser utilizado como un resistor variable cuya resistencia sea controlada por el voltaje de la compuerta a la fuente (V_{gs}). A medida que V_{gs} se hace más negativo, la pendiente de la curva se hace más horizontal correspondiendo a un nivel de resistencia creciente. En esta región la resistencia variable se puede calcular como:

$$r_d = \frac{r_0}{(1 - V_{gs}/V_p)^2} \quad \rightarrow \quad (7.1)$$

Donde:

r_0 es la resistencia cuando $V_{gs}=0$

r_d es la resistencia en un nivel particular de V_{gs}

7.2.4 SÍMBOLOS DE JFET

La figura 7.7 muestra los símbolos gráficos representativos del JFET de canal-n (fig. 7.7a) y del JFET de canal-p (fig. 7.7b)

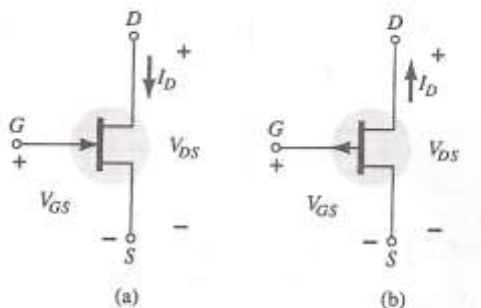


Figura 7.7 símbolos del JFET: (a) de canal-n; (b) de canal-p

7.2.5 CARACTERÍSTICAS DE TRANSFERENCIA

Para el transistor BJT la corriente de salida I_c y la corriente de control de entrada I_b se relacionan entre sí utilizando el factor *beta*, considerada como una constante, es decir:

$$I_c = \beta I_b \quad \rightarrow \quad (7.2)$$

Esta es una ecuación lineal. Sin embargo este comportamiento lineal no ocurre con el JFET, La relación entre la corriente I_d (variable de salida) y el voltaje de de la compuerta V_{gs} (variable de entrada) se encuentra definida por la **ecuación de Shockley**:

$$I_d = I_{dss} \left(1 - \frac{V_{gs}}{V_p}\right)^2 \quad \rightarrow \quad (7.3)$$

Donde I_{dss} y V_p son constantes para cada JFET en particular, obsérvese que I_d es solo función de V_{gs} .

Un método gráfico para encontrar un valor particular de I_d en función de V_{gs} y V_{ds} involucra la intersección de dos curvas, la primera es una **curva de transferencia** definida por la ecuación 5.3 y la segunda es una *curva de la ecuación de la red*.

Determinación gráfica de la curva de transferencia. La graficación de la curva de transferencia se puede realizar directamente a partir de la ecuación 5.3 o bien a partir de una curva de características del JFET como la mostrada en la figura 7.6.

En la figura 7.8 se ha obtenido la curva de transferencia de un JFET a partir de la curva de la figura 7.6, obsérvese que se anotan en el eje horizontal negativo los valores de V_{gs} y luego se hacen corresponder con valores de I_d sobre el eje vertical positivo, entonces al unir estos puntos se obtiene la gráfica de transferencia.

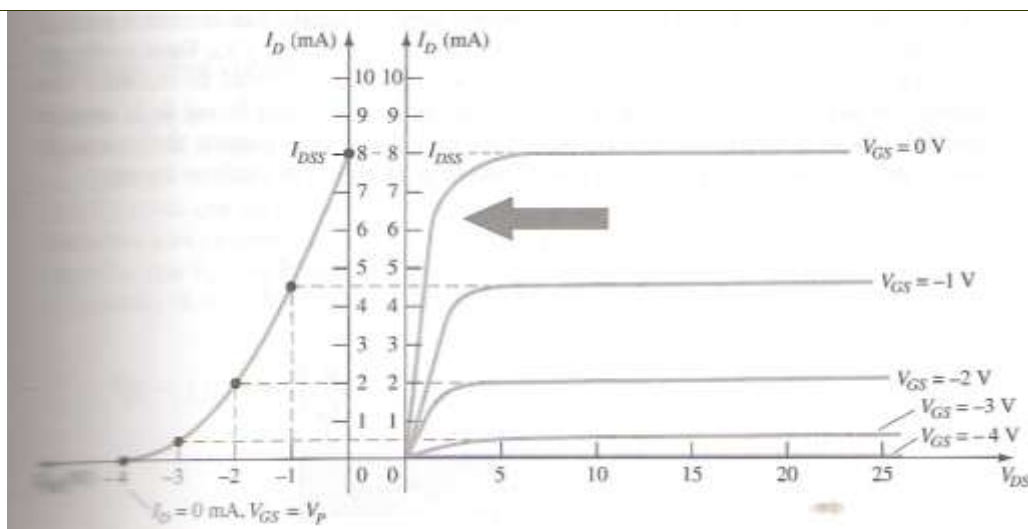


Figura 7.8 Obtención de la curva de transferencia para las características de drenaje

Determinación matemática de la curva de transferencia. Mediante un análisis de la ecuación Shockley se han obtenido los puntos anotados en la Tabla T2. Estos puntos son válidos para todo JFET y son suficientes para el trazado de la curva de transferencia.

Tabla T2. Vgs en función de Id mediante la ecuación de Shockley

Vgs [V]	Id [mA]
0	Idss
0.3 Vp	Idss/2
0.5 Vp	Idss/4
Vp	0

7.2.6 RESUMEN DE ECUACIONES BÁSICAS Y COMPARATIVAS DEL JFET Y EL BJT

A continuación se presenta un conjunto de ecuaciones comparativas del JFET y el BJT. Háganse corresponder las primeras con la configuración mostrada en la figura 7.9(a) y 7.9(b) respectivamente.

JFET	BJT
$I_d = I_{dss} \left(1 - \frac{V_{gs}}{V_p}\right)^2$	$I_c = \beta I_b$
$I_d = I_s$	$I_c = I_e$
$I_g = 0$	$V_{BE} = 0.7V$

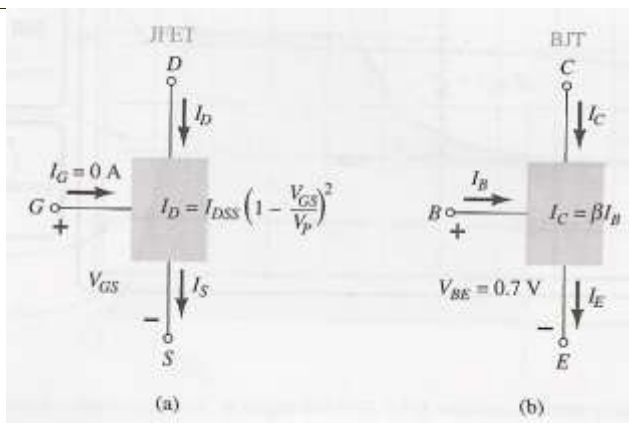


Figura 7.9 (a) JFET versus (b) BJT

Consideraciones para el análisis. Recuerde que $V_{be}=0.7$ V es la base para iniciar con un análisis de BJT, para un JFET debe iniciar considerando que $I_g = 0$ (corriente de compuerta), también para un BJT, I_b es el primer parámetro que debe determinarse, en el caso de un JFET es normalmente V_{gs} .

7.3 EL MOSFET TIPO DECREMENTAL

Los transistores MOSFET o Metal-Oxido-Semiconductor (MOS) son dispositivos de efecto de campo que utilizan un campo eléctrico para crear un canal de conducción. Son dispositivos más importantes que los JFET ya que la mayor parte de los circuitos integrados digitales se construyen con la tecnología MOS. Existen dos tipos de MOS: MOSFET de canal N o **NMOS** y MOSFET de canal P o **PMOS**. A su vez estos transistores pueden ser incrementales o de acumulación (*enhancement*) o bien decrementales o de deplexión (*deplexión*). En la actualidad el MOSFET de tipo decremental esta en desuso, sin embargo se estudiará en esta sección ya que se observará que es un dispositivo que obedece a la ecuación de Shockley. La figura siguiente muestra los símbolos utilizados para representar MOSFETs de tipo decremental.

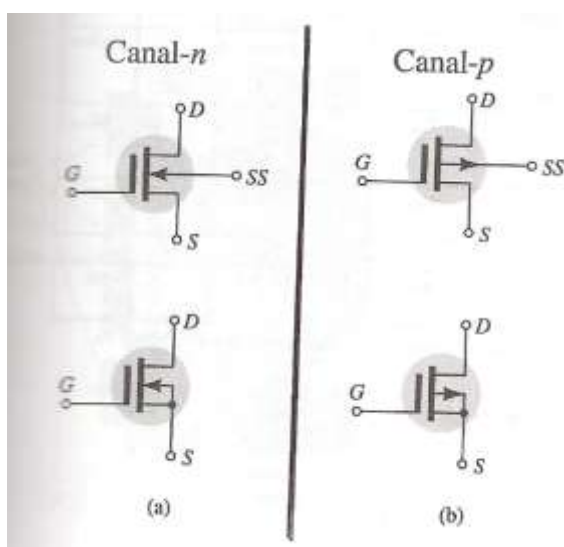


Figura 7.10 Símbolos del MOSFET decremental. (a) Canal-n y (b) canal-p. En la figura superior la terminal del sustrato esta libre; en la figura inferior la terminal del sustrato está conectada a la fuente.

7.3.1 CONSTRUCCIÓN BÁSICA DEL NMOS DECREMENTAL

La figura 7.11 muestra la construcción básica de un MOSFET de tipo decremental de canal-n. El sustrato es la base sobre la que se construye el dispositivo y es de material de silicio tipo *p*, las terminales D y S están unidas al canal *n* por medio de regiones dopadas-*n*; sin embargo la terminal G se encuentra aislada del canal-*n* por medio de una capa delgada de *dióxido de silicio* el cual actúa como dieléctrico, algunos MOSFET ofrecen una cuarta terminal conectada al sustrato (etiquetada como SS en la figura) lo que resulta en un transistor de 4 terminales, en algunos otros esta terminal se conecta internamente a la fuente.

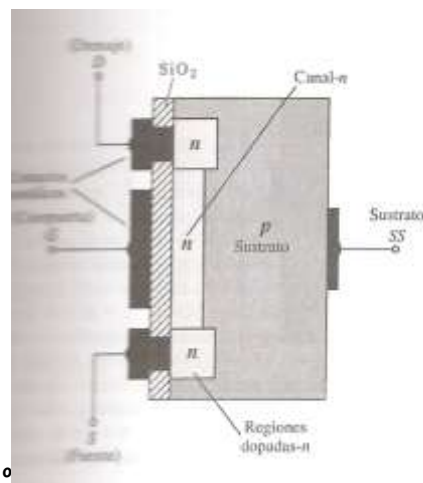



Figura 7.11 Construcción del MOSFET de tipo decremental de canal-n.

7.3.2 OPERACIÓN BÁSICA Y CARACTERÍSTICAS DE TRANSFERENCIA PARA EL NMOS DECREMENTAL

El término *decremental* en el NMOS tipo decremental se debe al hecho de que al aplicar un voltaje negativo ($V_{gs} < 0$) entre la compuerta (G) y la fuente (S), se obtiene un respectivo decremento de los electrones de conducción en el canal-*n* como resultado de la repulsión de estos por la compuerta (polarizada negativa) y la atracción de huecos (+) desde el sustrato hasta el canal-*n*, hasta el punto en el que el voltaje $V_{gs} = -V_p$ (nivel de estrechamiento) momento en el cual la corriente de drenaje es igual a cero ($I_d=0$).

La gráfica de las características de transferencia de un MOSFET tipo decremental de canal-*n* se compone de dos regiones, la primera es la **región decremental** y se encuentra entre el nivel de corte ($V_p, 0$) y el nivel de saturación ($0, I_{dss}$), la segunda la **región incremental** inicia cuando los valores de V_{gs} se hacen positivos con el respectivo incremento de la corriente de drenaje (I_d).

 **Ejemplo demostrativo.** Trace las características de transferencia para un MOSFET de tipo decremental de canal-*n* con $I_{dss} = 10 \text{ mA}$ y $V_p = -4 \text{ V}$.

Solución. A partir de los puntos de Shockley que se han presentado anteriormente se tiene la siguiente correspondencia:

En $V_{gs} = 0 \text{ V}$	→	$I_d = I_{dss} = 10 \text{ mA}$
En $V_{gs} = V_p = -4 \text{ V}$	→	$I_d = 0 \text{ mA}$
En $V_{gs} = V_p/2 = -2 \text{ V}$	→	$I_d = I_{dss}/4 = 2.5 \text{ mA}$

En $I_{DSS}/2 = 5 \text{ mA}$ \rightarrow $V_{GS} = 0.3V_P = -1.2 \text{ V}$

Tales puntos están situados en la región decremental de la curva de transferencia (como puede observarse a partir de los valores negativos de V_{GS}), para hallar el trazo de la gráfica en la región incremental se emplea la ecuación de Shockley, eligiendo un valor apropiado para V_{GS} de forma tal que la curva no se prolongue demasiado. Con este criterio si se hace que $V_{GS} = +1$ se tiene que:

$$I_D = I_{DSS}(1 - V_{GS}/V_P)^2 = 10 \text{ mA} [1 - (1\text{V}/-4\text{V})]^2 = 15.63 \text{ mA}$$

El resultado es la gráfica de transferencia que se muestra a continuación.

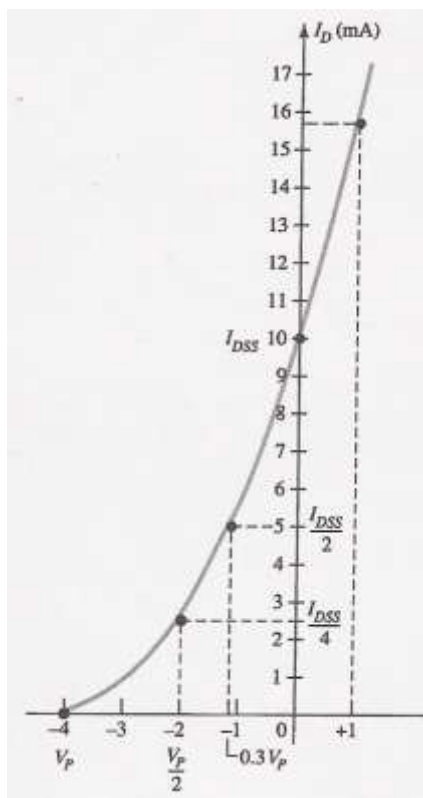


Figura 7.12
Características de transferencia de un MOSFET de tipo decremental de canal-n.

7.3.3 MOSFET DE TIPO DECREMENTAL DE CANAL-P

En la figura 7.13 se muestra en (a) la construcción básica del MOSFET decremental canal-p, en (b) la gráfica de transferencia ($V_{GS} - I_D$) y en (c) las características de drenaje ($V_{DS} - I_D$). La ecuación de Shockley sigue siendo aplicable y sólo se requiere aplicar el signo apropiado de V_{GS} y V_P en la ecuación.

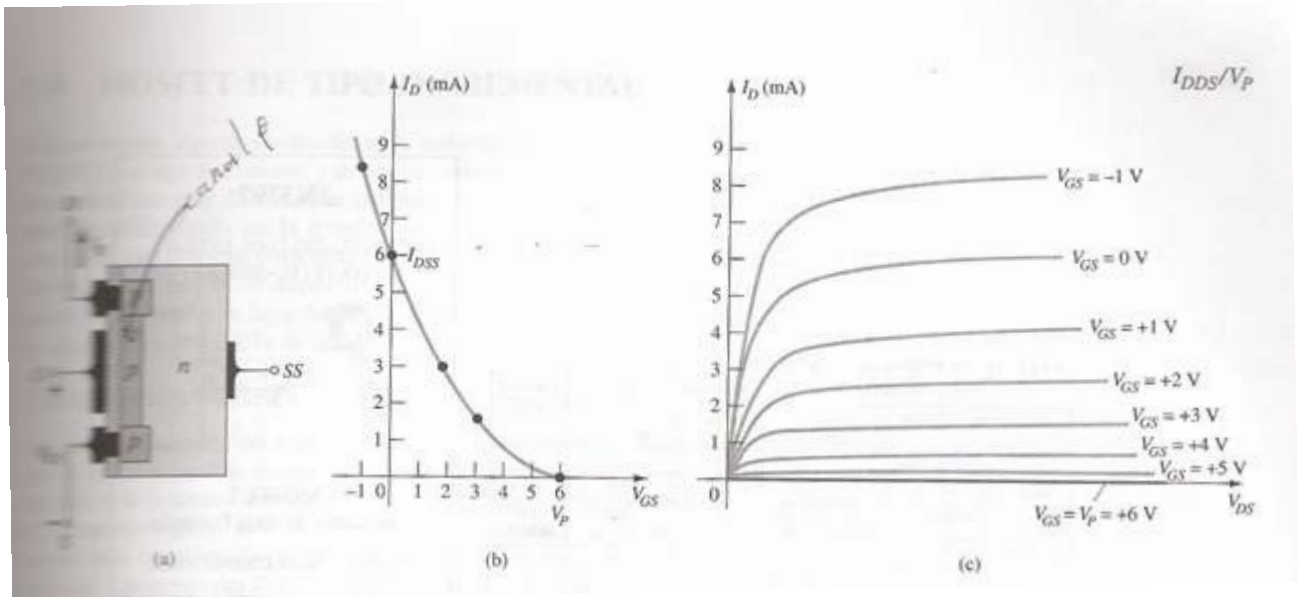


Figura 7.13 MOSFET tipo decremental de canal-p. (a) Construcción básica; (b) grafica de transferencia y (c) características de drenaje.

7.4 EL MOSFET TIPO INCREMENTAL

Para el MOSFET de tipo incremental, la curva de transferencia no está definida por la ecuación de Shockley, y la corriente de drenaje permanece en corte ($I_d=0$) hasta que el voltaje compuerta-fuente positivo alcanza una magnitud específica (V_t).

La figura siguiente muestra los símbolos utilizados para representar MOSFETs de tipo incremental.

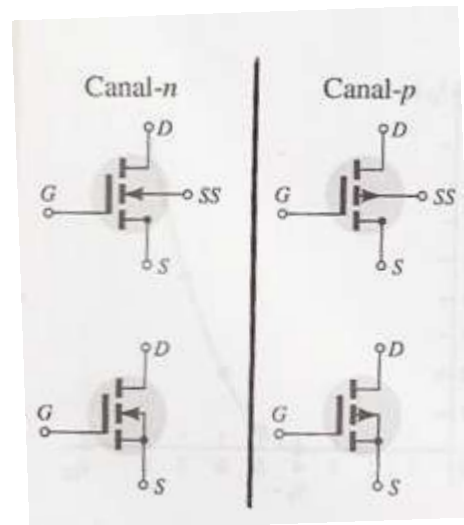


Figura 7.14 Símbolos del MOSFET incremental. (a) Canal-n y (b) canal-p. En la figura superior la terminal del sustrato está libre; en la figura inferior la terminal del sustrato está conectada a la fuente.

7.4.1 CONSTRUCCIÓN BÁSICA

La construcción básica del MOSFET de tipo incremental de canal-n se muestra en la figura 7.15, obsérvese la ausencia del canal-n, que en el caso del MOSFET decremental unía las regiones

dopadas-n de la fuente (S) y el drenaje (D), esta es la principal diferencia en la construcción de ambos tipos de MOSFET.

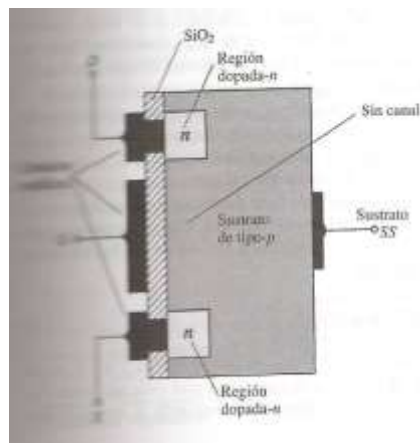


Figura 7.15
Construcción del MOSFET de tipo incremental de canal-n.

7.4.2 OPERACIÓN BÁSICA Y CARACTERÍSTICAS PARA EL MOSFET INCREMENTAL

Como se ha hecho observar anteriormente, el MOSFET incremental de canal-n en estado desenergizado, no cuenta propiamente con un canal-n; sin embargo cuando este se polariza de tal manera que $V_{GS} > 0$, los huecos (+) del sustrato (S) serán repelidos hacia el extremo opuesto, formándose un canal-n que unirá las regiones dopadas-n del drenaje (D) y la fuente (S)

La gráfica de características de transferencia del MOSFET tipo incremental de canal-n se muestra en la figura 7.16, allí se observa como la corriente de drenaje permanece igual a cero ($I_D = 0$) hasta el momento en que el voltaje de compuerta fuente positivo alcanza un nivel conocido como voltaje de umbral V_t , después de este punto se sigue un rápido incremento en la corriente de drenaje (I_D) con el correspondiente avance de V_{GS} hacia valores cada vez más positivos, obsérvese también de la gráfica que este MOSFET opera únicamente en la región incremental.

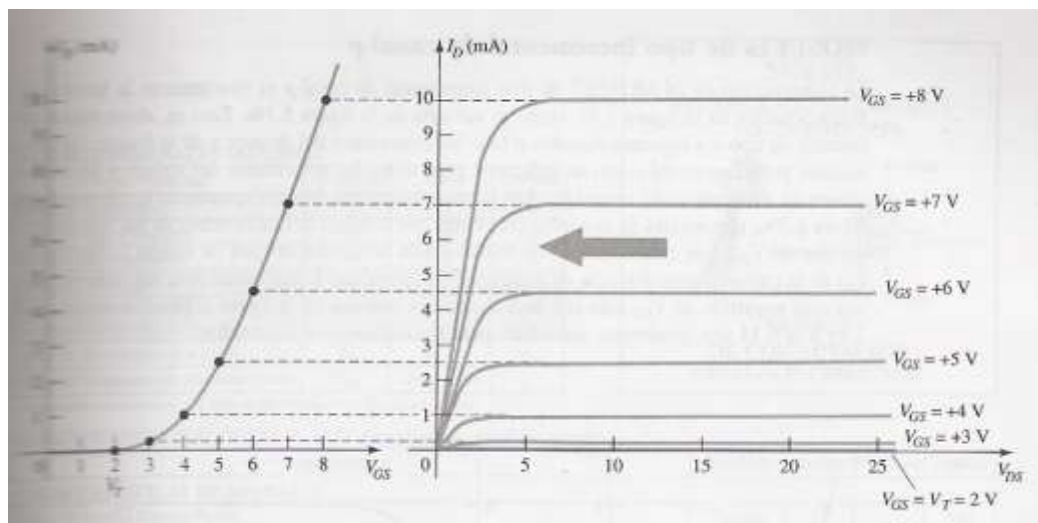


Figura 7.16 Gráfica de características de transferencia de un MOSFET de tipo incremental de canal-n a partir de las características de drenaje.

Para niveles de $V_{GS} > V_T$, la corriente del drenaje está relacionada con el voltaje compuerta-fuente aplicado mediante la siguiente relación no lineal:

$$I_D = k(V_{GS} - V_T)^2 \quad \rightarrow \quad (7.4a)$$

Donde: k = es una constante que a su vez está en función de la fabricación del dispositivo y se puede encontrar a partir de la siguiente relación (derivada de la anterior)

$$k = \frac{I_{Dq}}{(V_{GSq} - V_T)^2} \quad \rightarrow \quad (7.4b)$$

Donde: I_D y V_{GS} , son los valores cualesquiera (siempre que $V_{GS} > V_T$) que definen un punto en la gráfica de transferencia.

7.4.3 MOSFET DE TIPO INCREMENTAL DE CANAL-P

En la figura 7.17 se muestra en (a) la construcción básica del MOSFET incremental canal-p, en (b) la gráfica de transferencia ($V_{GS} - I_D$) y en (c) las características de drenaje ($V_{DS} - I_D$). Las ecuaciones definidas para el MOSFET tipo incremental canal-n siguen siendo aplicables.

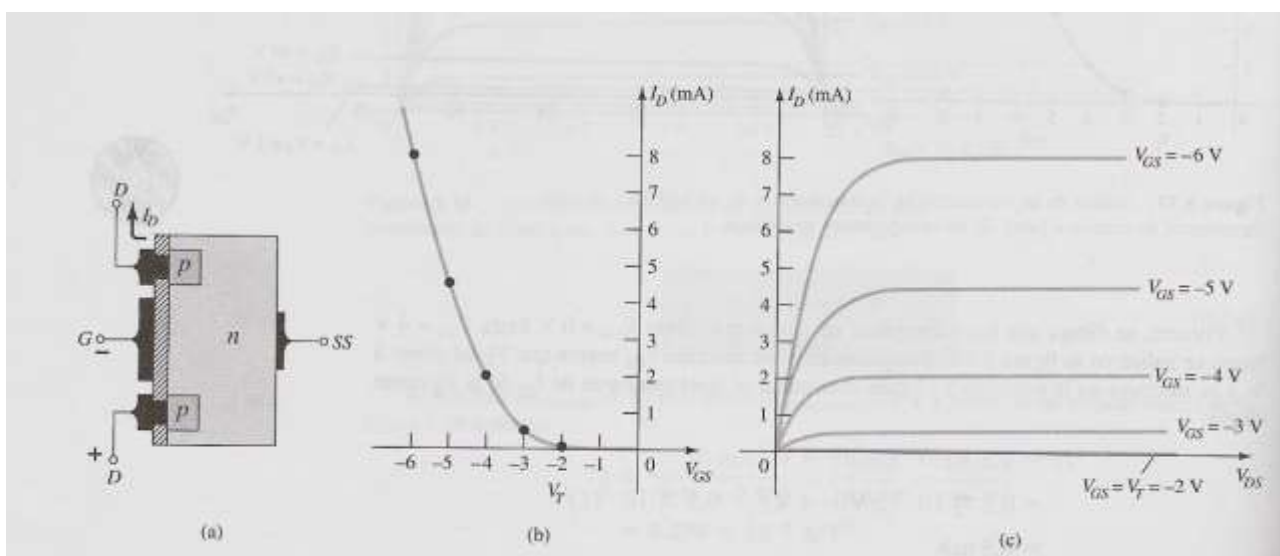


Figura 7.17 MOSFET tipo incremental de canal-p. (a) Construcción básica; (b) grafica de transferencia y (c) características de drenaje.

7.5 RECOMENDACIONES DE PROTECCIÓN PARA UN MOSFET



La delgada capa de SiO_2 que se encuentra situada entre la compuerta y el canal de un MOSFET tiene el efecto positivo de ofrecer una característica de alta impedancia de entrada; pero tiene el inconveniente de requerir un alto grado de cuidado en su manejo, con el objetivo de no provocar potenciales peligrosos que puedan dañarla. Por ello cuando se transporte debe

hacerse dentro de *papel aluminio* (para mantener en corto circuito las terminales) o bien mediante un *anillo* (de forma que las terminales se encuentren todas a cero volts de potencial).



Cuando un dispositivo es retirado del circuito energizado (alimentado), se producen *transitorios* (cambios bruscos en el voltaje o la corriente) en la red que pueden dañar los dispositivos delicados como los MOSFET, es por ello haga costumbre siempre desenergizar el circuito antes de retirar un dispositivo.



La configuración mostrada en la figura 7.18 protege al MOSFET contra potenciales por encima del *voltaje compuerta-fuente máximo*, esto se logra a través de los diodos Zener conectados como se indica. Una desventaja de la protección a través de diodos Zener consiste en que la resistencia de apagado de un diodo Zener es menor que la impedancia de entrada establecida por la capa de SiO_2 , reduciendo así la resistencia de entrada, que sin embargo sigue siendo suficientemente alta para la mayoría de las aplicaciones.

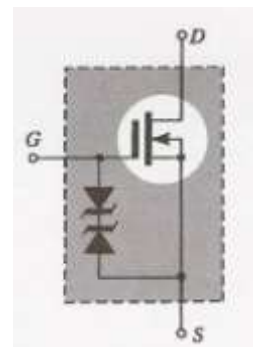


Figura 7.18
MOSFET
protegido
por zeners

7.6 EL FET VERTICAL DE ÓXIDO-SILICIO. VMOS

Una de las desventajas del MOSFET típico son los bajos niveles de manejo de potencia (por lo general menos de 1 W) en comparación con los transistores BJT. Tal insuficiencia se supera al cambiar la forma del FET de una planar (figura 7.11) a otra en forma de V (figura 7.19). A este FET se le llama VMOS (*Vertical Metal-Oxide-Silicon*)

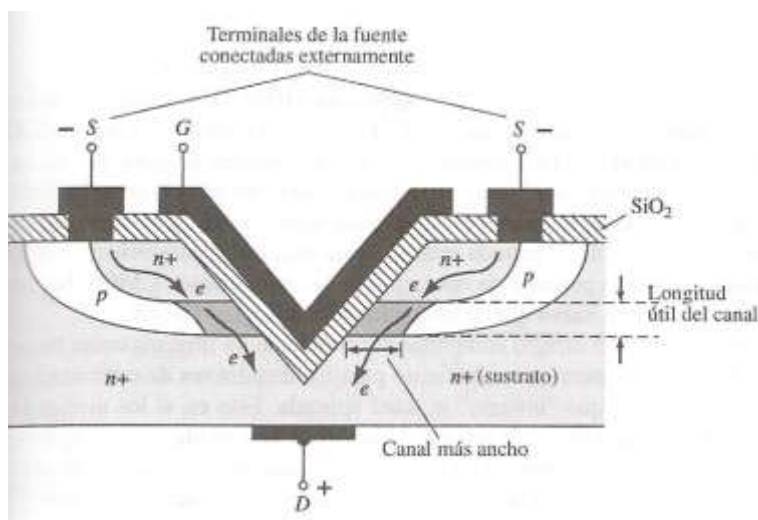


Figura 7.19 Construcción de un VMOS (*Vertical Metal-Oxide-Silicon*).

Características principales del VMOS.

- Comparados con los MOSFET planares disponibles comercialmente, los FET VMOS posee niveles reducidos de resistencia en el canal y mayores valores nominales, de corriente y de potencia
- Poseen un coeficiente positivo de temperatura que actuará en contra de una posible avalancha térmica.

- Los niveles reducidos de almacenamiento de carga dan por resultado *tiempos de conmutación* más rápidos para la construcción de VMOS en comparación de los niveles altos de conmutación para la construcción planar convencional. En efecto el tiempo de conmutación de un VMOs es $\frac{1}{2}$ del tiempo de conmutación de un BJT.

7.7 ARREGLO COMPLEMENTARIO DE MOSFET. CMOS

Es posible tener un circuito lógico muy efectivo al construir un MOSFET de canal-p y de canal-n sobre el mismo sustrato, como se muestra en la figura 5.45. Observe a la izquierda el canal p inducido y a la derecha el canal n inducido para los dispositivos de canal-p y canal-n respectivamente. A esta configuración se le conoce como **arreglo complementario de MOSFET**, y se abrevia **CMOS**; tal configuración tiene extensas aplicaciones en lógica de computadoras.

La impedancia de entrada relativamente alta, las rápidas velocidades de conmutación, y los bajos niveles de potencia de operación de la configuración CMOS dan por resultado una disciplina totalmente nueva que se denomina **diseño lógico CMOS**.

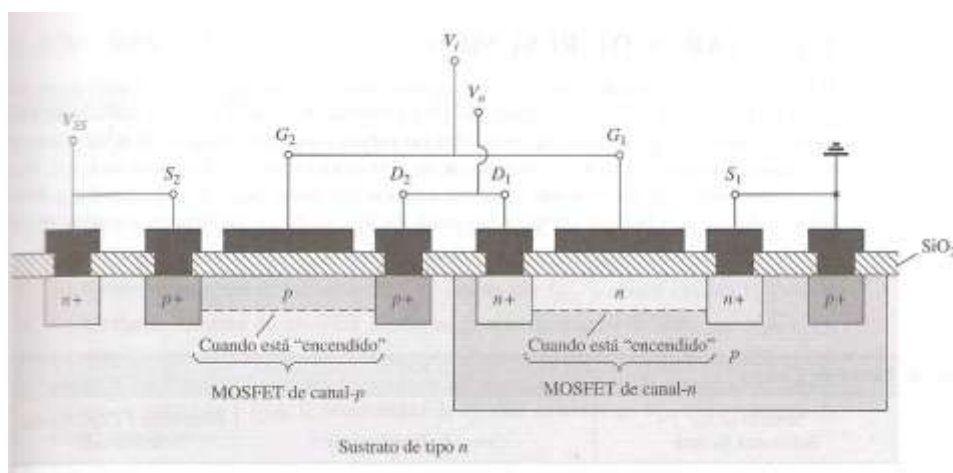


Figura 7.20 CMOS en conexión de inversor lógico.

Capítulo 8. POLARIZACIÓN DEL FET

En el capítulo anterior se realizó un estudio comparativo entre transistores BJT y FET, también se estudiaron los tipos dos tipos de FETs: JFET y MOSFET, se presentaron sus curvas características y las ecuaciones que las definen. En el presente capítulo se estudiarán circuitos con FETs aplicando las ecuaciones del capítulo previo. Los circuitos a estudiar corresponden a las diferentes configuraciones que ya se han presentado en el estudio de polarización de BJTs. Como es sabido, el análisis puede realizarse matemáticamente o bien gráficamente con muy poca diferencia en la exactitud de los resultados, se optará por realizar el análisis gráfico ya que este representa un significativo ahorro de tiempo y es ventajosamente más ilustrativo. Recuerdese que cuenta con un sistema de dos ecuaciones, la primera (no lineal) representa las características del dispositivo, mientras que la segunda (lineal) representa la configuración de la red y que el método matemático consiste en hallar una solución simultánea de las ecuaciones, mientras que el gráfico consiste en hallar la intersección de las curvas representativas de cada ecuación, tal intersección representa la solución y es el punto de operación, de trabajo o de estabilidad Q.

8.1 RESUMEN DE ECUACIONES PARA EL ANÁLISIS DE FETs

La siguiente tabla muestra las ecuaciones que definen las características de los transistores FETs con el objeto de que se consulten en los problemas de análisis.

Resumen de ecuaciones características de transistores FETs	
Ecuación	Se aplicable a:
$I_G \cong 0A$	Todos los transistores FET.
$I_D = I_S$	Todos los transistores FET.
$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$	Los transistores JFET y MOSFET tipo decremental (Ecuación de Shockley).
$I_D = k(V_{GS} - V_T)^2$	Transistores MOSFET de tipo incremental.
$k = \frac{I_{Dq}}{(V_{GSq} - V_T)^2}$	Nota: (V_{GSq} , I_{Dq}) definen un punto cualquiera en la gráfica de transferencia

En la tabla siguiente se resumen las ecuaciones de red para cada una de las configuraciones allí mostradas, la determinación de tales ecuaciones se realiza aplicando correctamente las leyes de voltaje de Kirchoff a las mallas de la red.

Tabla R1.
Configuraciones de polarización del FET

Tipo	Configuración	Ecuaciones aplicables	Solución gráfica
JFET con polarización fija		$V_{GS_0} = -V_{GG}$ $V_{DS} = V_{DD} - I_D R_D$	
JFET con autopolariación		$V_{GS} = -I_D R_S$ $V_{DS} = V_{DD} - I_D (R_D + R_S)$	
JFET con polarización por divisor de voltaje		$V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$ $V_{GS} = V_G - I_D R_S$ $V_{DS} = V_{DD} - I_D (R_D + R_S)$	
JFET de compuerta común		$V_{GS} = V_{SS} - I_D R_S$ $V_{DS} = V_{DD} + V_{SS} - I_D (R_D + R_S)$	
JFET ($V_{GS_Q} = 0$ V)		$V_{GS_Q} = 0$ V $I_{D_Q} = I_{DSS}$	
JFET ($R_D = 0 \Omega$)		$V_{GS} = -I_D R_S$ $V_D = V_{DD}$ $V_S = I_D R_S$ $V_{DS} = V_{DD} - I_S R_S$	
MOSFET de tipo decremental con polarización fija		$V_{GS_Q} = +V_{GG}$ $V_{DS} = V_{DD} - I_D R_D$	
MOSFET de tipo decremental con polarización por divisor de voltaje		$V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$ $V_{GS} = V_G - I_S R_S$ $V_{DS} = V_{DD} - I_D (R_D + R_S)$	
MOSFET de tipo incremental con configuración por retroalimentación		$V_{GS} = V_{DS}$ $V_{GS} = V_{DD} - I_D R_D$	
MOSFET de tipo incremental con polarización por divisor de voltaje		$V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$ $V_{GS} = V_G - I_D R_S$	

8.2 ANÁLISIS DEL JFET POLARIZADO EN CD

El análisis de polarización de cd para el JFET para distintas configuraciones de red, se mostrara mediante ejemplos demostrativos. El procedimiento genérico para el análisis del JFET es el siguiente:

1. Trazar la curva de transferencia mediante los puntos clave de la ecuación de Shockley numerados en la Tabla T2.
2. Elegir la ecuación de la recta de carga de la tabla r1, de acuerdo a la configuración de la red.
3. Trazar la recta de carga sobre la curva de transferencia.
4. Hallar el punto de operación Q.
5. Determinar los otros parámetros de la red, mediante las ecuaciones correspondientes de acuerdo a la tabla r1.



Ejemplo demostrativo. Para la configuración de polarización fija mostrada en la figura 8.1 determine lo siguiente:

- a) V_{GSq}
- b) I_{Dq}
- c) V_{DS}
- d) V_D
- e) V_G
- f) V_S

Solución.

Método matemático.

- (a) $V_{GSq} = -V_{GS} = -2V$
- (b) $I_{Dq} = I_{DSS}(1 - V_{GS}/V_P)^2 = 10mA(1 - -2V/-8V)^2 = 5.625$
- (c) $V_{DS} = V_{DD} - I_D R_D = 16V - 5.625mA * (2k\Omega) = 4.75V$
- (d) $V_D = V_{DS} = 4.75V$
- (e) $V_G = V_{GS} = -2V$
- (f) $V_S = 0V$

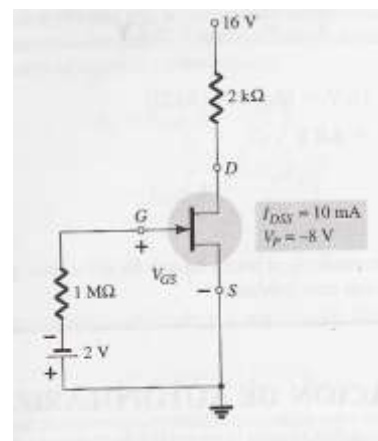


Figura 8.1 Configuración de polarización fija del JFET.

Método gráfico. Primero se dibuja la gráfica de Shockley a partir de los puntos clave de la ecuación de Shockley (numerados en la Tabla T2), sobre esta gráfica se dibuja una línea recta $V_{GS} = -V_{GG} = -2V$. La gráfica y la línea recta se muestran en la figura 8.2. Entonces los valores buscados se encuentran fácilmente al observar la gráfica.

- (a) $V_{GSq} = -V_{GS} = -2V$
- (b) $I_{Dq} = 5.6$
- (c) $V_{DS} = V_{DD} - I_D R_D = 16V - 5.6mA * (2k\Omega) = 4.8V$
- (d) $V_D = V_{DS} = 4.8V$
- (e) $V_G = V_{GS} = -2V$
- (f) $V_S = 0V$

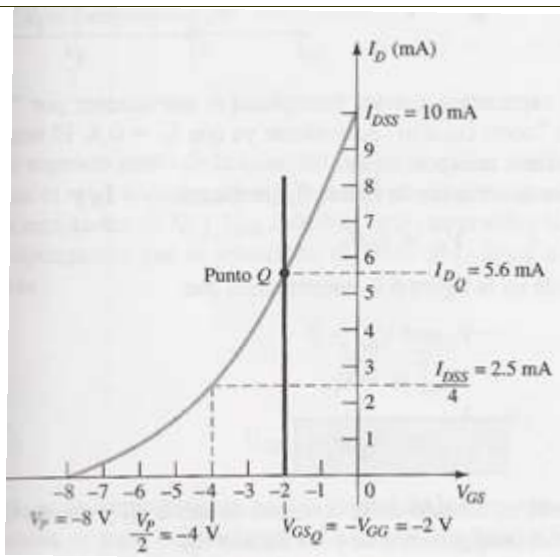


Figura 8.2 Análisis del JFET bajo configuración de polarización fija mediante la recta de carga.



Ejemplo demostrativo. Para la configuración de autopolarización mostrada en la figura 8.3 calcule lo siguiente:

- g) V_{GSq}
- h) I_{Dq}
- i) V_{DS}
- j) V_S
- k) V_G
- l) V_D

Solución. Primero se dibuja la gráfica de Shockley a partir de los puntos clave de la ecuación de Shockley (numerados en la Tabla T2), sobre esta gráfica se dibuja una línea recta definida por la ecuación $V_{GS} = -I_D R_S$, la cual tiene un pendiente $-R_S$. Para su trazado basta encontrar dos puntos, el primero es (0,0) y el segundo se puede elegir arbitrariamente, tal como $(-I_D R_S, I_D = I_{DSS}/2)$, luego se trazan las gráficas y su intersección define el punto de operación Q, tal como se muestra en la figura 6.15.

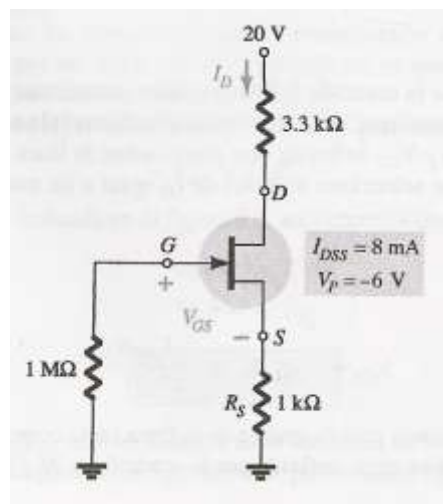


Figura 8.3 Configuración de autopolarización del JFET.

- (a) $V_{GSq} = -V_{GS} = -2.6 \text{ V}$ (de la gráfica)
- (b) $I_{Dq} = 2.6 \text{ mA}$ (de la gráfica)
- (c) $V_{DS} = V_{DD} - I_D (R_S + R_D) = 20 \text{ V} - 2.6 \text{ mA} \cdot (1 \text{ k}\Omega + 3.3 \text{ k}\Omega) = 8.82 \text{ V}$
- (d) $V_S = I_D R_S = 2.6 \text{ mA} \cdot (1 \text{ k}\Omega) = 2.6 \text{ V}$
- (e) $V_G = 0 \text{ V}$
- (f) $V_D = V_{DS} + V_S = 8.82 \text{ V} + 2.6 \text{ V} = 11.42 \text{ V}$, o bien
 $V_D = V_{DD} - I_D R_D = 20 \text{ V} - 2.6 \text{ mA} \cdot (3.3 \text{ k}\Omega) = 11.42 \text{ V}$

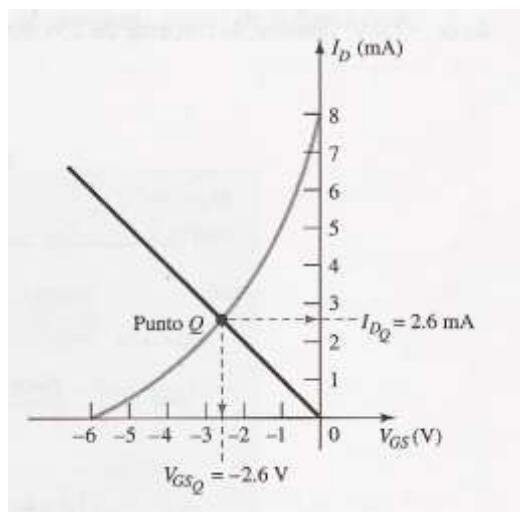


Figura 6.15
Análisis del JFET
bajo
configuración
de
autopolarización
mediante la
recta de carga.

En particular es posible demostrar que para la configuración de autopolarización, niveles crecientes de R_S acercan la recta de carga al eje I_D (eje vertical).

Ejemplo demostrativo. Para la configuración por divisor de voltaje mostrada en la figura 8.5 determine lo siguiente:

- V_{GSQ}
- I_{DQ}
- V_D
- V_S
- V_{DS}
- V_{DG}

Solución. Primero se dibuja la gráfica de Shockley a partir de los puntos clave de la ecuación de Shockley (numerados en la Tabla T2), la gráfica se muestra en la figura 8.6. Luego se halla la ecuación de la recta de carga, la cual está definida por:

$$V_G = \frac{R_2 V_{DD}}{R_1 + R_2} = \frac{270k\Omega * 16V}{2.1M\Omega + 0.27M\Omega} = 1.82V$$

$$V_{GS} = V_G - I_D R_S = 1.82V - I_D (1.5k\Omega)$$

La segunda ecuación es la correspondiente a la recta de carga y es de la forma $y = mx + b$ (pendiente-ordenada al origen). Para su trazado se pueden hallar cualesquiera dos puntos, por ejemplo:

- | | |
|--------------------|--|
| Si $I_D = 0$ mA: | $V_{GS} = +1.82$ |
| Si $V_{GS} = 0$ V: | $I_D = V_G / R_S = 1.82V / 1.5k\Omega = 1.21$ mA |

La recta de carga se muestra en la figura 8.6, entonces el punto de operación es la intersección entre las dos curvas, es decir:

- $V_{GS} = -1.8$ V

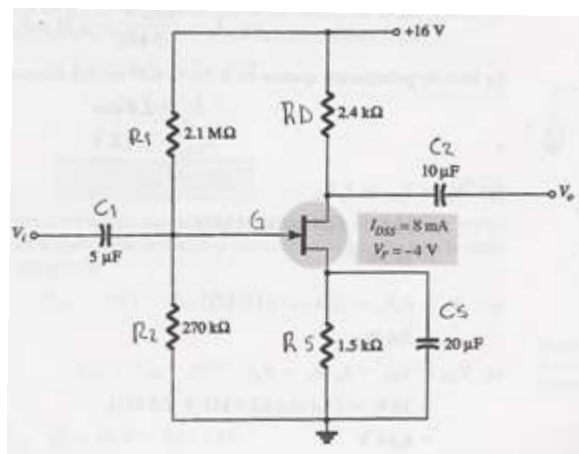


Figura 8.5 Configuración por divisor de voltaje del JFET.

- (b) $I_{DQ} = 2.4 \text{ mA}$
- (c) $V_D = V_{DD} - I_D R_D = 16\text{V} - 2.4\text{mA} \cdot 2.4\text{k}\Omega = 10.24\text{V}$
- (d) $V_S = I_D R_S = 2.4\text{mA} \cdot 1.5\text{k}\Omega = 3.6\text{V}$
- (e) $V_{DS} = V_{DD} - I_D (R_D + R_S) = 16\text{V} - 2.4\text{mA} \cdot (2.4\text{k}\Omega + 1.5\text{k}\Omega) = 6.64\text{V}$, o bien
 $V_{DS} = V_D - V_S = 10.24\text{V} - 3.6\text{V} = 6.64\text{V}$
- (f) $V_{DG} = V_D - V_G = 10.24\text{V} - 1.82\text{V} = 8.42\text{V}$

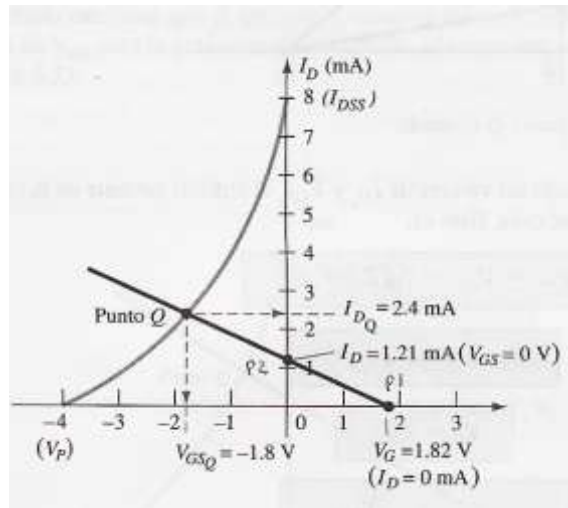


Figura 8.6 Análisis del JFET bajo configuración por divisor de voltaje mediante la recta de carga.

 **Ejemplo demostrativo.** Para la configuración de compuerta común mostrada en la figura 8.7 determine lo siguiente:

- a) V_{GSQ}
- b) I_{DQ}
- c) V_D
- d) V_G
- e) V_S
- f) V_{DS}

Solución. Primero se dibuja la gráfica de Shockley a partir de los puntos clave de la ecuación de Shockley (numerados en la Tabla T2), la gráfica se muestra en la figura 8.8. Luego se halla la ecuación de la recta de carga, la cual está definida por:

$$V_{GS} = -I_D R_S$$

Que es la ecuación del aline a recta de la forma $y = mx$. Para su trazado se pueden hallar cualesquiera dos puntos, por ejemplo:

- Si $I_D = 0 \text{ mA}$: $V_{GS} = 0$
- Si $I_D = 6 \text{ mA}$: $V_{GS} = -6\text{mA} \cdot 680\Omega = -4.08\text{V}$

La recta de carga se muestra en la figura 8.8, entonces el punto de operación es la intersección entre las dos curvas, es decir:

- (a) $V_{GS} \cong -2.6 \text{ V}$

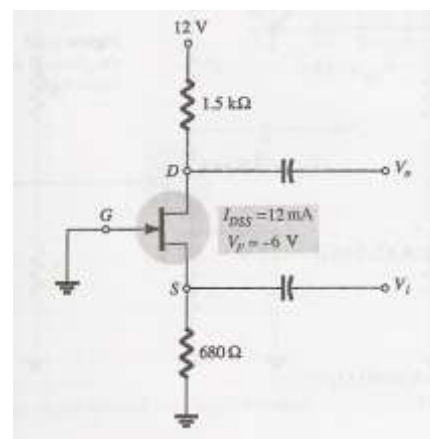


Figura 8.7 Configuración de compuerta común del JFET.

- (b) $I_{DQ} \cong 3.8 \text{ mA}$
- (c) $V_D = V_{DD} - I_D R_D = 12\text{V} - 3.8\text{mA} \cdot 1.5\text{k}\Omega = 6.3\text{V}$
- (d) $V_G = 0\text{V}$
- (e) $V_S = I_D R_S = 3.8\text{mA} \cdot 680\Omega = 2.58\text{V}$
- (f) $V_{DS} = V_D - V_S = 6.3\text{V} - 2.58\text{V} = 3.72\text{V}$

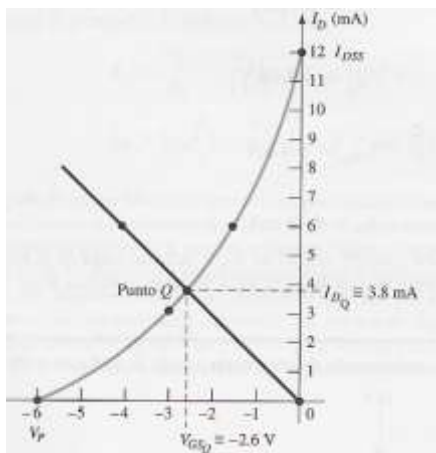


Figura 8.8 Análisis del JFET bajo configuración de compuerta común mediante la recta de carga.

8.3 ANÁLISIS DEL MOSFET TIPO DECREMENTAL POLARIZADO EN CD

El análisis en cd del MOSFET de tipo decremental es muy parecido al análisis del JFET en cd, debido a la semejanza de sus curvas de transferencia, la principal diferencia está en la forma de graficar la ecuación de Shockley para valores positivos de V_{GS} . Ya que como se ha estudiado, el MOSFET decremental permite valores positivos de V_{GS} así como niveles de I_D que exceden a I_{DSS} .

Ejemplo demostrativo. Para la configuración de autopolarización del MOSFET tipo decremental canal-n mostrada en la figura 8.9, determinar los valores de:

- a) V_{GSQ}
- b) I_{DQ}
- c) V_D

Solución. Se traza la curva de transferencia en la región negativa a partir de los puntos clave de la ecuación de Shockley numerados de la Tabla T2. Para la determinación de la parte positiva, se da un valor arbitrario de V_{GS} en este caso $V_{GS}=+2$, este valor se sustituye en la ecuación de Shockley resultando:

$$I_D = I_{DSS}(1 - V_{GS}/V_P)^2 = 8\text{mA} [1 - (2\text{V}/-8\text{V})]^2 = 12.5 \text{ mA}$$

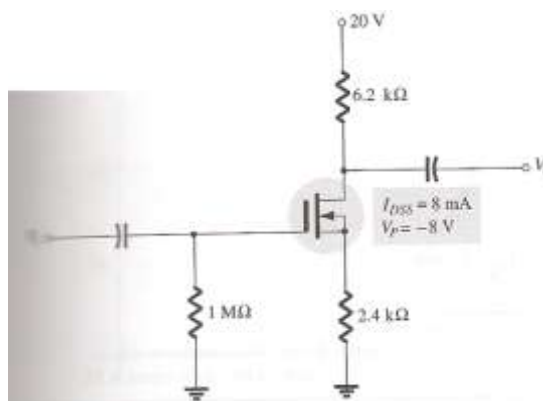


Figura 8.9 MOSFET tipo decremental de canal-n en configuración de autopolarización.

La gráfica de transferencia se muestra en la figura 6.34. La ecuación de autopolarización es:

$$V_{GS} = I_D R_S$$

Luego:

$$\begin{aligned} \text{Si } I_D &= 0 \text{ mA:} & V_{GS} &= 0 \\ \text{Si } V_{GS} &= -6 \text{ V:} & I_D &= V_{GS} / R_S = -6 \text{ V} / 2.4 \text{ k}\Omega = 2.5 \text{ mA} \end{aligned}$$

La recta de carga se muestra en la figura 8.10, entonces el punto de operación es la intersección entre las dos curvas, es decir:

- (a) $V_{GS} = -4.3 \text{ V}$
- (b) $I_{DQ} = 1.7 \text{ mA}$
- (e) $V_D = V_{DD} - I_D R_D = 20 \text{ V} - 1.7 \text{ mA} \cdot 6.2 \text{ k}\Omega = 9.46 \text{ V}$

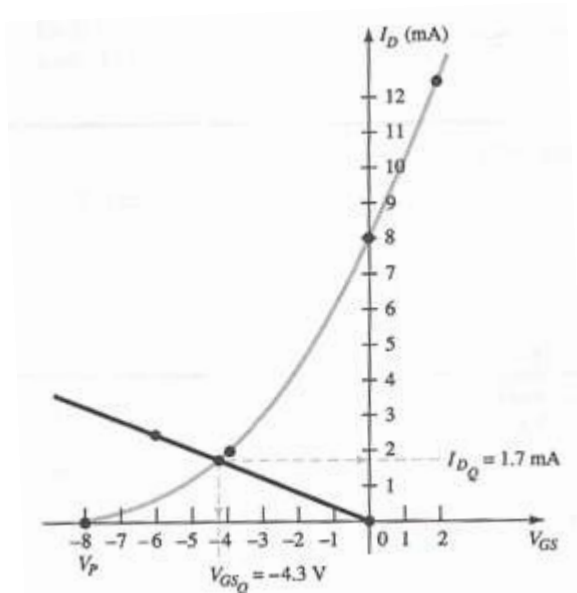


Figura 8.10 Análisis del MOSFET tipo decremental de canal-n, con configuración por autopolarización, mediante la recta de carga.

Ejemplo demostrativo. Para la configuración por divisor de voltaje del MOSFET tipo decremental canal-n mostrada en la figura 8.11, determinar los valores de:

- d) V_{GSQ}
- e) I_{DQ}
- f) V_{DS}

Solución. Se traza la curva de transferencia en la región negativa a partir de los puntos clave de la ecuación de Shockley numerados de la Tabla T2. Para la determinación de la parte positiva, se da un valor arbitrario de V_{GS} tal como $V_{GS} = +1$, este valor se sustituye en la ecuación de Shockley resultando:

$$I_D = I_{DSS} [1 - V_{GS} / V_P]^2 = 6 \text{ mA} [1 - (1 \text{ V} / -3 \text{ V})]^2 = 10.67 \text{ mA}$$

La gráfica de transferencia se muestra en la figura 6.31. Para hallar la ecuación de la recta de carga, se utilizan las ecuaciones de divisor de voltaje, resultando:

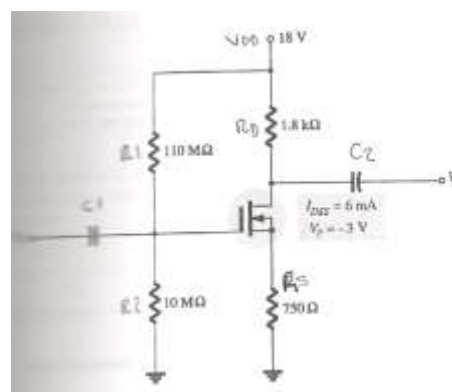


Figura 8.11 MOSFET tipo decremental de canal-n, en polarización por divisor de voltaje.

$$V_G = \frac{R_2 V_{DD}}{R_1 + R_2} = \frac{10M\Omega * 18V}{10M\Omega + 110M\Omega} = 1.5V$$

$$V_{GS} = V_G - I_D R_{VS} = 1.5V - I_D (750\Omega)$$

La segunda ecuación es la correspondiente a la recta de carga. Para su trazado se pueden hallar cualesquiera dos puntos, por ejemplo:

$$\text{Si } I_D = 0 \text{ mA:} \quad V_{GS} = V_G = 1.5$$

$$\text{Si } V_{GS} = 0V: \quad I_D = V_G / R_S = 1.5V / 750\Omega = 2 \text{ mA}$$

La recta de carga se muestra en la figura 8.12, entonces el punto de operación es la intersección entre las dos curvas, es decir:

$$(a) \quad V_{GS} = -0.8 \text{ V}$$

$$(b) \quad I_{DQ} = 3.1 \text{ mA}$$

$$(e) \quad V_{DS} = V_{DD} - I_D (R_D + R_S) = 18V - 3.1\text{mA} * (1.8k\Omega + 750\Omega) \cong 10.1V$$

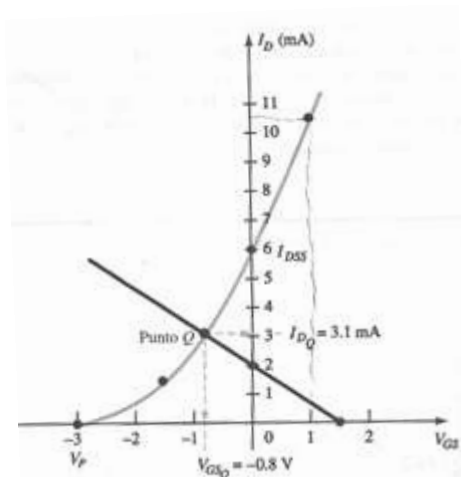


Figura 8.12 Análisis del MOSFET tipo decremental de canal-n, con configuración por divisor de voltaje, mediante la recta de carga.

En particular es posible demostrar que para la configuración de divisor de voltaje para el MOSFET decremental canal-n, niveles crecientes de R_S acercan la recta de carga al eje V_{GS} (eje horizontal).

8.4 DISEÑO DE AMPLIFICADORES CON FETS

En el proceso de diseño de amplificadores con FETS generalmente se buscan valores de elementos resistivos que proporcionen niveles de voltajes o corrientes fijos, en tal caso el empleo de la Ley de Ohm es de gran ayuda ($R_{\text{reconocida}} = V_R / I_R$).

Ejemplo demostrativo. Para la red de la figura 8.13, se tienen los valores de V_{DQ} y de I_{DQ} . Determinar los valores requeridos de R_S y de R_D . Aproximarlos a los valores comerciales más cercanos.

Solución. Aplicando la ley de ohm se tiene que:

$$R_D = \frac{V_{RD}}{I_{DQ}} = \frac{V_{DD} - V_{DQ}}{I_{DQ}} = \frac{20V - 12V}{2.5mA} = 3.2k\Omega$$

Luego se dibuja la curva de transferencia a partir de los puntos clave definidos por la ecuación de Shockley (ya que el transistor es un JFET), tal como se muestra en la figura 8.14.

Luego el valor correspondiente de V_{GSQ} para $I_{DQ}=2.5\text{ mA}$ es $V_{GSQ}=-1\text{ V}$ (de acuerdo a la gráfica), entonces R_S está dada por:

$$R_S = \frac{-V_{GSQ}}{I_{DQ}} = \frac{-(-1V)}{2.5mA} = 0.4k\Omega$$

Los valores comerciales de las resistencias son:

$R_D = 3.3k\Omega$

$R_S = 0.39\text{ k}\Omega$

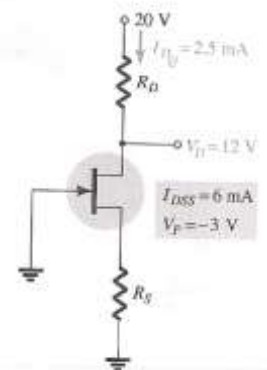


Figura 8.13 JFET con valores fijos de V_{DQ} y de I_{DQ} .

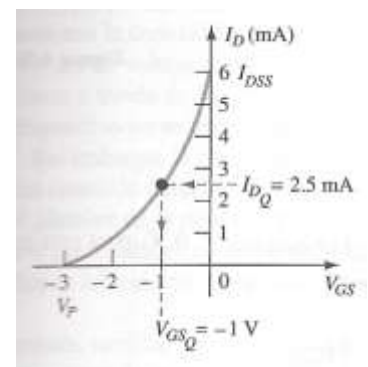


Figura 8.14 Curva de transferencia.

Ejemplo demostrativo. Para la configuración de polarización por divisor de voltaje del MOSFET de la figura 8.15, se tienen los valores fijos de $V_D = 12\text{ V}$ y de $V_{GSQ} = -2\text{ V}$. Determinar el valor de R_S . Aproxímelo a su valor comercial más cercano.

Solución. Aplicando las ecuaciones de la tabla R1 se tiene que:

$$V_G = \frac{47k\Omega * 16V}{47k\Omega + 91k\Omega} = 5.44V$$

$$I_D = \frac{V_{DD} - V_D}{R_D} = \frac{16V - 12V}{1.8k\Omega} = 2.22mA$$

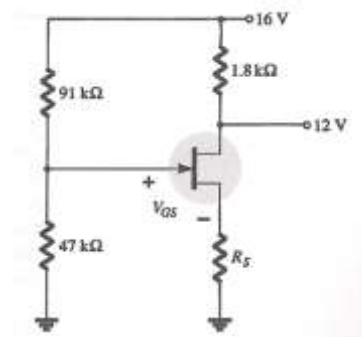


Figura 8.15 MOSFET con valores fijos de V_D y de V_{GSQ} .

Luego se escribe la ecuación para V_{GS} y se resuelve para R_S .

$$V_{GS} = V_G - I_D R_S$$

$$R_S = \frac{V_G - V_{GS}}{I_D} = \frac{5.44V - (-2V)}{2.22mA} = 3.35k\Omega$$

El valor comercial de la resistencia es: $R_S = 3.3 k\Omega$

Capítulo 9. INTRODUCCIÓN A LOS AMPLIFICADORES CON TRANSISTORES. MODELOS DE PEQUEÑA SEÑAL

Hasta ahora se ha realizado el estudio de transistores cuando se polarizan en corriente directa (cd), en este capítulo se analizan circuitos con transistores que operan con señales de corriente alterna senoidal (ac). La naturaleza del análisis queda determinada por la magnitud de la señal ca aplicada a la red de transistores, por lo que existen técnicas de *análisis de pequeña y gran señal*. En cualquier caso, la red de transistores se representa por un modelo que es un circuito equivalente en el dominio de ac, en el caso de pequeña señal existen dos modelos: el modelo r_e y el modelo *equivalente híbrido*. El análisis completo incluye tanto las técnicas de polarización de cd como las técnicas de análisis de ca.

9.1 CIRCUITOS AMPLIFICADORES CON TRANSISTORES

Una de las aplicaciones más importantes de los transistores es el diseño de circuitos amplificadores. Un **circuito amplificador** es aquel que recibe una señal de entrada y produce una señal amplificada a su salida, esto significa que la potencia de salida es mayor que la potencia de entrada. En realidad los transistores amplifican señales de ca transfiriendo energía de fuentes de cd, es decir existe un *intercambio* de potencia de cd al dominio de ca que permite establecer una potencia mayor a la salida. Esto cumple totalmente con el principio de conservación de la energía, y se define a la **eficiencia de conversión** como:

$$\eta = \frac{P_o(ac)}{P_i(dc)} \rightarrow (9.1)$$

9.1.1 MODELO EQUIVALENTE DE TRANSISTORES BIPOLARES PARA ANÁLISIS DE AC

Para Efecto de análisis de pequeña señal de ca senoidal, las redes que involucran transistores BJT se deben modelar de acuerdo a las siguientes reglas:

1. Hacer todas las *fuentes de cd iguales a cero* y reemplazarlas por un corto circuito equivalente.
2. Reemplazar todos los *capacitores por un corto circuito* equivalente.
3. Obtener un equivalente de todos los resistores en paralelo.
4. Redibujar la red de una forma más lógica y conveniente.



Ejemplo demostrativo. Aplicar las reglas de de pequeña señal para hallar el equivalente de la red de la figura 9.1

Solución.

La red de la figura 9.2 es el resultado de aplicar los pasos 1 a 3, mientras que la red de la figura 9.3 es el resultado de aplicar el paso 4.

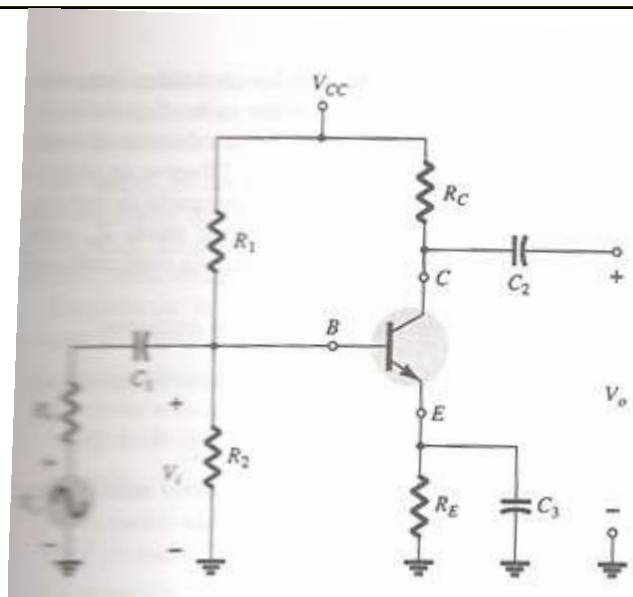


Figura 9.1 Red para análisis de ca

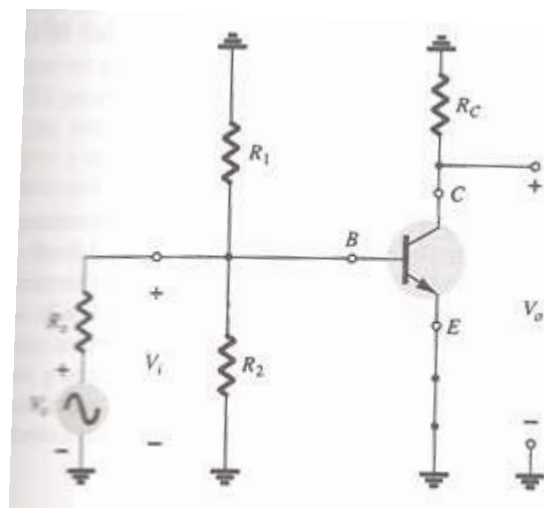


Figura 9.2 Aplicación de los pasos 1 a 4 en la red 9.1

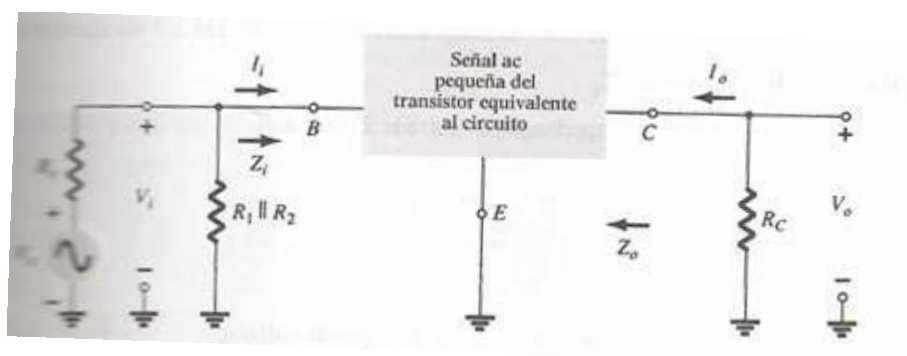


Figura 9.3 Aplicación del paso 4 a la red de la figura 9.1

9.2 PARÁMETROS DE CIRCUITOS DE DOS PUERTOS

En el dominio de ca y para efectos de amplificación de señales los transistores se modelan como redes de dos puertos, en la figura 9.4 se muestra una red de dos puertos.

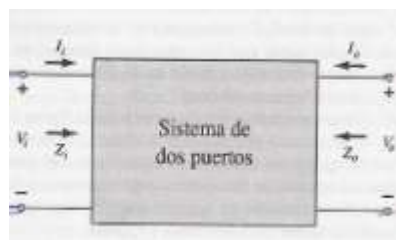


Figura 9.4 Red de dos puertos

Los parámetros de la red de dos puertos de listan en la siguiente tabla y su cálculo es directo a partir de la observación de la red.

Parámetros de la red de dos puertos		
Parámetros	Ecuación	Observaciones
Impedancia de entrada	$Z_i = \frac{V_i}{I_i} \Leftrightarrow I_i = \frac{V_s - V_i}{R_f}$	Para frecuencias menores a 100kHz, la impedancia de entrada de un amplificador a transistor BJT es solamente resistiva y según la forma en que el amplificador se emplee, puede variar desde unos cuantos ohms hasta megaohms.
Impedancia de salida	$Z_o = \frac{V_o}{I_o} \Leftrightarrow I_o = \frac{V - V_o}{R_s}$	Para frecuencias menores a 100kHz, la impedancia de salida se determina cortocircuitando las fuentes de entrada. La impedancia de salida para un amplificador a BJT es resistiva y puede variar de ohms hasta más de 2 MΩ.
Ganancia de voltaje	$A_v = \frac{V_o}{V_i}$	Para amplificadores a transistor la ganancia de voltaje sin carga es mayor que la ganancia de voltaje con carga.
Ganancia de corriente	$A_i = \frac{I_o}{I_i}$	En amplificadores a BJT, la ganancia de corriente se encuentra en un rango desde un nivel menor a 1 hasta un nivel un poco mayor que 100.
Nota. Los valores de voltaje V_s y V_i pueden ser valores pico a pico o valores rms siempre y cuando ambos estén expresados de igual forma.		

9.3 EL MODELO r_e DEL TRANSISTOR BJT

Como se ha indicado en la introducción, uno de los modelos para análisis de transistores de pequeña señal es el conocido como **modelo r_e** , el cual utiliza un diodo y una fuente de corriente controlada para emular el comportamiento de un transistor en la región de interés. Debido a este hecho, los amplificadores BJT son conocidos como dispositivos controlados por corriente.

9.3.1 MODELO r_e PARA LA CONFIGURACIÓN DE BASE COMÚN BJT

La figura 9.5 muestra en (a) el transistor en configuración base común, mientras que la parte (b) de esa figura muestra el correspondiente modelo r_e el cual involucra un diodo con la polaridad indicada, sin embargo para efectos de simplificación es posible redibujar el modelo como se muestra en la parte (c) de esa misma figura, la cual incluye la fuente de corriente y la resistencia r_e , la cual es la resistencia dinámica de i_C estudiada en el capítulo referente a diodos, y que se define como:

$$r_e = \frac{26mV}{I_E} \rightarrow (9.2)$$

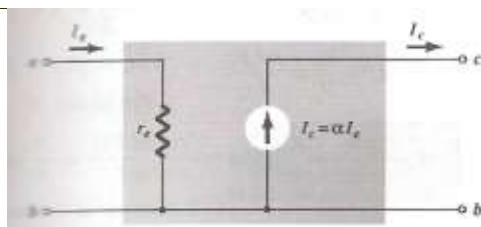


Figura 9.5 (a) configuración base común; (b) modelo previo a r_e ; (c) modelo r_e

La siguiente tabla resume los parámetros para el modelo r_e del transistor para la configuración base común.

Parámetros del modelo r_e para la configuración base común del BJT		
Parámetros	Ecuación	Observaciones
Impedancia de entrada	$Z_i = r_e$	La impedancia de entrada tiene valores típicos de unos cuantos ohms hasta un máximo de cerca de 3 50Ω.
Impedancia de salida	$Z_o = \text{MegaOhms}$	La impedancia de salida se encuentra en el rango de megaohms.
Ganancia de voltaje	$A_v = \frac{V_o}{V_i} = \frac{\alpha I_e R_L}{I_e r_e}$ $A_v = \frac{\alpha R_L}{r_e} \cong \frac{R_L}{r_e}$	
Ganancia de corriente	$A_i = \frac{I_o}{I_i} = \frac{-I_c}{I_e} = -\frac{\alpha I_e}{I_e}$ $A_i = -\alpha \cong -1$	

9.3.2 MODELO r_e PARA LA CONFIGURACIÓN DE EMISOR COMÚN BJT

La figura 9.6 muestra en (a) el transistor en configuración emisor común, mientras que la parte (b) de esa figura muestra el correspondiente modelo r_e el cual involucra un diodo con la polaridad indicada, sin embargo para efectos de análisis es posible redibujar el modelo como se muestra en la parte (c) de esa misma figura, la cual incluye la fuente de corriente y la resistencia r_e afectada por el factor B .

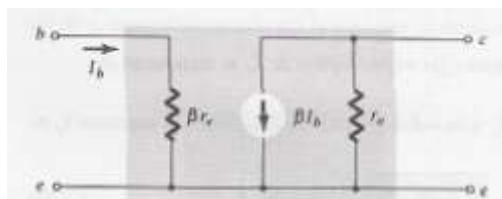


Figura 9.6 (a) configuración emisor común; (b) modelo previo a r_e ; (c) modelo r_e

La siguiente tabla resume los parámetros para el modelo r_e del transistor para la configuración emisor común.

Parámetros del modelo r_e para la configuración emisor común del BJT

Parámetros	Ecuación	Observaciones
Impedancia de entrada	$Z_i = r_e \frac{V_{be}}{I_b} = \frac{I_e r_e}{I_b} = \frac{(B+1)I_b}{I_b} r_e = (B+1)r_e \approx B r_e$	La impedancia de entrada tiene valores típicos de unos cuantos cientos de ohms hasta valores de kilohms, con valores máximos de 6 a 7 kilohms.
Impedancia de salida	$Z_o = r_o$	La impedancia de salida se encuentra en el rango de 40 a 50 kΩ.
Ganancia de voltaje	$V_o = -I_o R_L = -I_c R_L = -B I_b R_L$ $V_i = I_i Z_i = -I_b B r_e$ $A_v = \frac{V_o}{V_i} = -\frac{B I_b R_L}{I_b B r_e}$ $A_v = -\frac{R_L}{r_e}$	
Ganancia de corriente	$A_i = \frac{I_o}{I_i} = \frac{I_c}{I_e} = \frac{B I_b}{I_b}$ $A_i = B$	

 9.3.3 MODELO r_e PARA LA CONFIGURACIÓN DE COLECTOR COMÚN BJT

Para la configuración colector común, normalmente se aplica el modelo de emisor común.

9.4 MODELO HÍBRIDO EQUIVALENTE PARA BJT

Otro modelo empleado para el análisis de pequeña señal en ac, de transistores es el conocido como **modelo híbrido equivalente**, este modelo se distingue por el empleo de cuatro parámetros denominados *parámetros híbridos* (h_i , h_r , h_f y h_o).

9.4.1 DEFINICIÓN DE LOS PARÁMETROS HÍBRIDOS

Considérese el sistema de dos puertos de la figura 9.7, ahora bien supóngase que el modelo matemático que lo representa esta determinado por:

$$\begin{aligned}
 V_i &= h_{11} I_i + h_{12} V_o \\
 I_o &= h_{21} I_i + h_{22} V_o
 \end{aligned}
 \quad \rightarrow \quad (9.3 \text{ (a) y (b)})$$

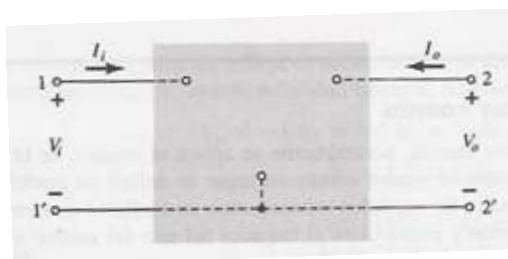


Figura 9.7 Sistema de dos puertos

De las ecuaciones 9.3 se definen los parámetros híbridos tal como se muestra en la tabla siguiente, así mismo la red de dos puertos se convierte en el equivalente híbrido mostrado en la figura 9.8.

Parámetros híbridos de una red de dos puertos

Parámetros	Ecuación	Unidad	Observaciones
Parámetro de impedancia de entrada de corto circuito	$h_i = \left. \frac{V_i}{I_i} \right _{V_o=0}$	Ohms	
Parámetro de la relación de voltaje de transferencia inversa de circuito abierto	$h_r = \left. \frac{V_i}{V_o} \right _{I_i=0}$	Sin unidad	Debido a que h_r es por lo general una cantidad relativamente pequeña, se elimina de la red haciendo: $h_r \approx 0 \rightarrow h_r V_o = 0$
Parámetro de relación de corriente de transferencia directa en corto	$h_f = \left. \frac{I_o}{I_i} \right _{V_o=0}$	Sin unidad	
Parámetro de admitancia de salida de circuito abierto	$h_o = \left. \frac{I_o}{V_o} \right _{I_i=0}$	Siemens	

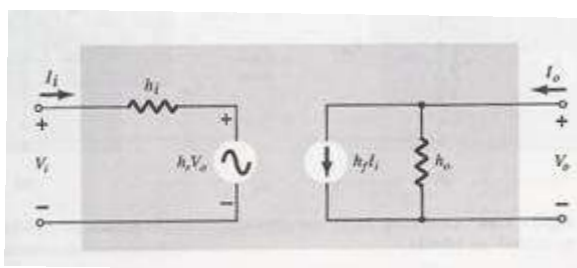


Figura 9.8 Circuito equivalente híbrido completo

A continuación se resumen las ecuaciones aproximadas que definen los parámetros híbridos para cada una de las configuraciones estudiadas.

Parámetros híbridos para las configuraciones básicas de transistor (ecuaciones aproximadas)				
Configuración	h_i	h_r	h_f	h_o
Emisor común	$h_{ie} \cong \frac{h_{ib}}{1 + h_{fb}}$ $h_{ie} \cong Br_e$	$h_{re} \cong \frac{h_{ib}h_{ob}}{1 + h_{fb}} - h_{rb}$	$h_{fe} \cong \frac{-h_{fb}}{1 + h_{fb}} \cong B$	$h_{oe} \cong \frac{h_{ob}}{1 + h_{fb}}$
Base común	$h_{ib} \cong \frac{h_{ie}}{1 + h_{fe}}$ $h_{ib} \cong \frac{-h_{ic}}{h_{fc}} \cong r_e$	$h_{rb} \cong \frac{h_{ie}h_{oe}}{1 + h_{fe}} - h_{re}$ $h_{rb} \cong h_{rc} - 1 - \frac{h_{ic}h_{oc}}{h_{fc}}$	$h_{fb} \cong \frac{-h_{fe}}{1 + h_{fe}}$ $h_{fb} \cong -\frac{(1 + h_{fc})}{h_{fc}} \cong -\alpha$	$h_{ob} \cong \frac{h_{oe}}{1 + h_{fe}}$ $h_{ob} \cong \frac{-h_{oc}}{h_{fc}}$
Colector común	$h_{ic} \cong \frac{h_{ib}}{1 + h_{fb}}$ $h_{ic} \cong Br_e$	$h_{rc} \cong 1$	$h_{fc} \cong \frac{-1}{1 + h_{fb}} \cong -B$	$h_{oc} \cong \frac{h_{ob}}{1 + h_{fb}}$

Obsérvese de la figura 9.8 que el equivalente híbrido consta se forma a partir de la unión de los equivalentes de Thévenin (parte izquierda) y Norton (parte derecha). Los parámetros dados en la tabla superior deben calcularse y reemplazarse correspondientemente a los indicados en esta misma figura (9.8).

Las magnitudes de los distintos parámetros se calcularán a partir de las características del transistor en la región de operación con lo que resultará la *red equivalente de pequeña señal* buscada por el transistor.

9.4.2 DETERMINACIÓN DE LOS PARÁMETROS HÍBRIDOS

La determinación de los parámetros híbridos en la región de operación (punto Q) se puede realizar exactamente a partir de derivadas parciales o bien aproximadamente mediante la sustitución de las derivadas parciales por cambios finitos en las variables que definen los parámetros. Por ejemplo para la configuración de emisor común se tienen las siguientes relaciones exactas y aproximadas que permiten el cálculo de los parámetros híbridos. Para las configuraciones base común y colector común se usan relaciones análogas.

$$h_{ie} \cong \frac{\partial V_i}{\partial i_i} = \frac{\partial V_{be}}{\partial i_b} \cong \frac{\Delta V_{be}}{\Delta i_b} \bigg|_{V_{CE}=cte}$$

$$h_{re} \cong \frac{\partial V_i}{\partial V_o} = \frac{\partial V_{be}}{\partial V_{ce}} \cong \frac{\Delta V_{be}}{\Delta V_{ce}} \bigg|_{I_B=cte}$$

$$h_{fe} \cong \frac{\partial i_o}{\partial i_i} = \frac{\partial i_c}{\partial i_b} \cong \frac{\Delta i_c}{\Delta i_b} \bigg|_{V_{CE}=cte}$$

$$h_{oe} \cong \frac{\partial i_o}{\partial V_o} = \frac{\partial i_c}{\partial V_{ce}} \cong \frac{\Delta i_c}{\Delta V_{ce}} \bigg|_{I_B=cte}$$

Los parámetros h_{ie} y h_{re} se determinan a partir de las características de entrada o de la base (**gráfica $V_{BE} - I_B$**), mientras que los parámetros h_{fe} y h_{oe} se obtienen a partir de las características de salida o del colector (**gráfica $V_{CE} - I_C$**). El primer paso en la determinación de cualquiera de los parámetros híbridos consiste en localizar el punto de operación estable Q. Los siguientes ejemplos muestran la forma de determinar los parámetros híbridos para la configuración de emisor común una vez que el punto de operación Q está definido.

Determinación de h_{ie}

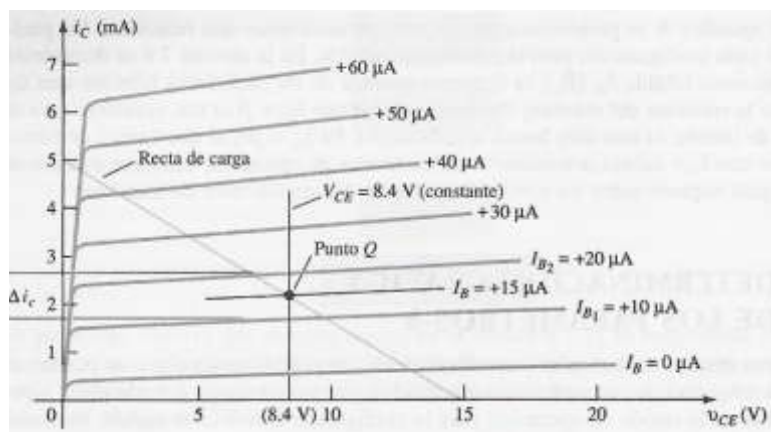


Figura 9.9 Determinación de h_{ie}

$$|h_{ie}| = \frac{\Delta V_{be}}{\Delta I_b} \bigg|_{V_{CE}=cte} = \frac{(733 - 718)mV}{(20 - 10)\mu A} \bigg|_{V_{CE}=8.4V} = 1.5k\Omega$$

Determinación de h_{re}

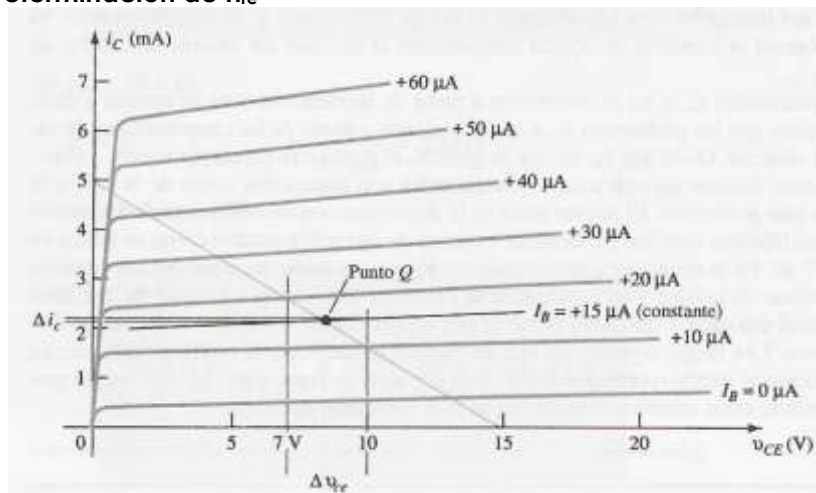


Figura 9.10
Determinación de h_{re}

$$|h_{fe}| = \left. \frac{\Delta V_{be}}{\Delta V_{ce}} \right|_{I_B = cte} = \frac{(733 - 725)mV}{(20 - 0)V} \bigg|_{I_B = +15\mu A} = 4 \times 10^{-4}$$

Determinación de h_{re}

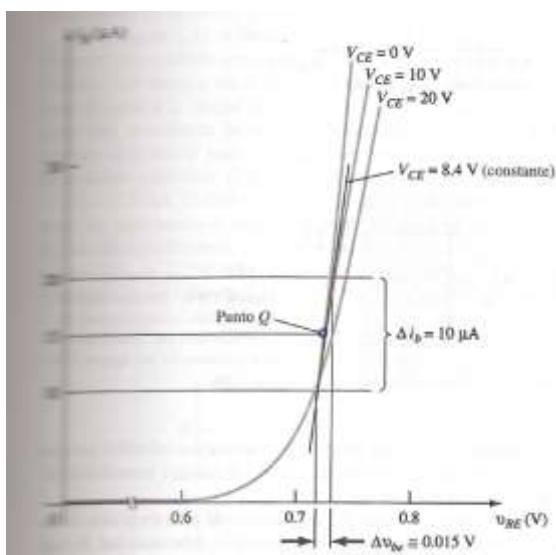


Figura 9.11
Determinación de h_{re}

$$|h_{fe}| = \left. \frac{\Delta I_c}{\Delta I_b} \right|_{V_{CE} = cte} = \frac{(2.7 - 1.7)mA}{(20 - 10)\mu A} \bigg|_{V_{CE} = 8.4V} = 100$$

Determinación de h_{oe}

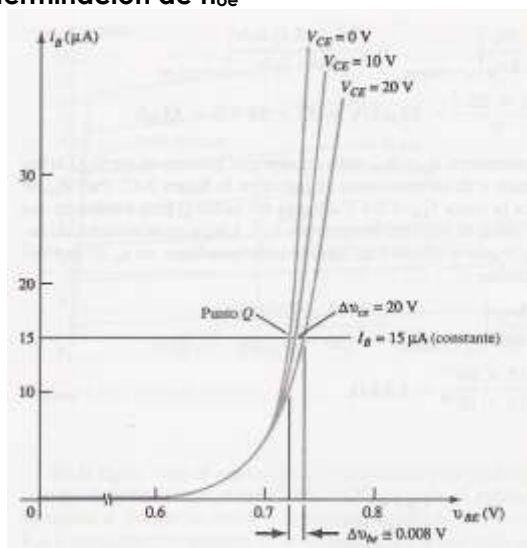


Figura 9.12 Determinación de h_{oe}

$$|h_{oe}| = \left. \frac{\Delta I_c}{\Delta V_{ce}} \right|_{I_B = cte} = \frac{(2.2 - 2.1) \text{ mA}}{(10 - 7) \text{ V}} \bigg|_{I_B = +15 \mu\text{A}} = 33 \mu\text{S}$$

La siguiente tabla muestra los valores típicos de los parámetros para cada una de las configuraciones para el amplio rango de transistores disponibles en la actualidad.

Valores típicos de los parámetros híbridos para las configuraciones típicas de transistor

Parámetro Híbrido	Configuración		
	Emisor común	Colector común	Base común
h_i	1 kΩ	1 kΩ	20 Ω
h_r	2.5×10^{-4}	$\cong 1$	3.0×10^{-4}
h_f	50	-50	-0.98
h_o	25 μA/V	25 μA/V	0.5 μA/V
$1/h_o$	40 kΩ	40 kΩ	2 MΩ

Capítulo 10. CONFIGURACIONES COMPUESTAS

En el presente capítulo se estudian un conjunto de **conexiones de circuitos** que aunque no son las convencionales de base común, emisor común o colector común, son muy importantes ya que se utilizan ampliamente tanto en circuitos discretos como en circuitos integrados.

10.1 CONEXIONES DE CIRCUITOS

10.1.1 CONEXIÓN EN CASCADA. AMPLIFICACIÓN

Los *circuitos de amplificación en cascada*, son circuitos que se conectan en serie con el objeto de incrementar la ganancia total a la salida, la cual es igual al producto de las ganancias en cada circuito.

10.1.1.1 CONEXIÓN EN CASCADA DEL BJT

La figura 10.1 muestra una configuración en cascada para un amplificador con acoplamiento RC basado en transistores BJT. El siguiente ejemplo muestra la forma de analizar tal circuito.

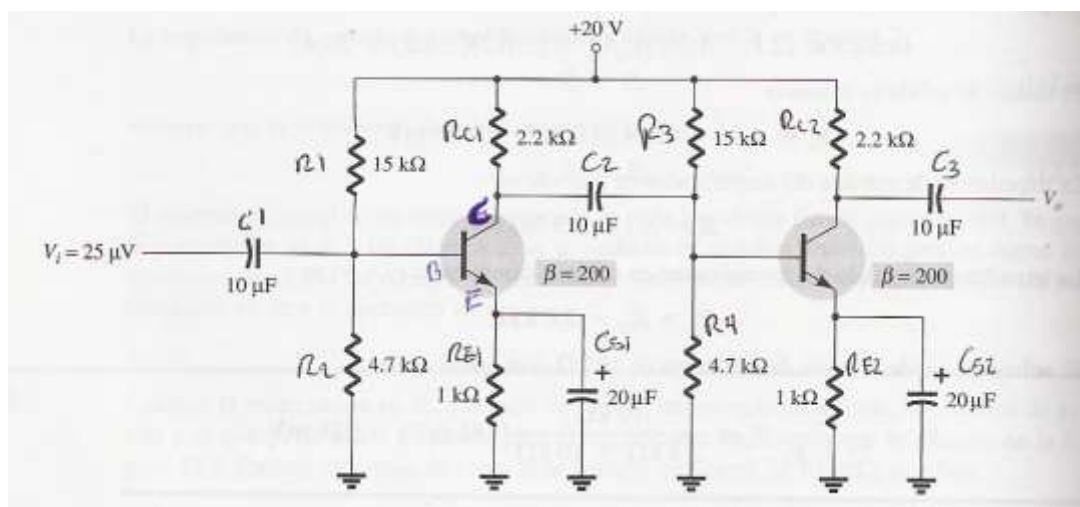


Figura 10.1 Amplificador BJT en cascada con acoplamiento RC.

Ejemplo demostrativo. Calcular la ganancia de voltaje, voltaje de salida, impedancia de entrada e impedancia de salida para el amplificador BJT en cascada de la figura 10.1. Calcule el voltaje de salida resultante si se conecta una carga de 10kΩ a la salida.

Solución. La configuración en cascada mostrada, es la unión de dos BJT cada uno en polarización por divisor de voltaje. Del análisis en cd se tiene que:

$$V_B = 4.7V, \quad V_E = 4.0V, \quad V_C = 11V, \quad I_E = 4.0mA$$

La resistencia dinámica del punto de operación es:

$$r_e = 26mV/I_E = 26mV/4.0mA = 6.5\Omega$$

La ganancia de voltaje de la etapa 1 esta dada por:

$$A_{v1} = -\frac{R_C \parallel (r_1 \parallel R_2 \parallel \beta r_e)}{r_e} = -\frac{(2.2k\Omega) \parallel (15k\Omega \parallel 4.7k\Omega \parallel 200 \cdot 6.5\Omega)}{6.5\Omega} = -102.3$$

Mientras que la ganancia de voltaje de la etapa 2 es:

$$A_{V2} = -\frac{R_C}{r_e} = -\frac{2.2k\Omega}{6.5\Omega} = -338.46$$

La ganancia total es:

$$A_{VT} = A_{V1}A_{V2} = (-102.3)(-338.46) = 34,624$$

Voltaje de salida:

$$V_o = A_V V_i = 34,624 * 25\mu V = 0.866V$$

Impedancia de entrada del amplificador:

$$Z_i = R_1 // R_2 // B r_e = 4.7k\Omega // 15k\Omega // 200 * 6.5\Omega = 953.6\Omega$$

Impedancia de salida del amplificador:

$$Z_o = R_C = 2.2k\Omega$$

Si se conecta una carga de 10kΩ a la salida del amplificador, el voltaje resultante a través de la carga es:

$$V_L = \frac{R_L}{Z_o + R_L} V_o = \frac{10k\Omega}{2.2k\Omega + 10k\Omega} (0.866V) = 0.71V$$

10.1.1.2 CONEXIÓN EN CASCADA DEL FET

La configuración en cascada del FET se muestra en la siguiente figura.

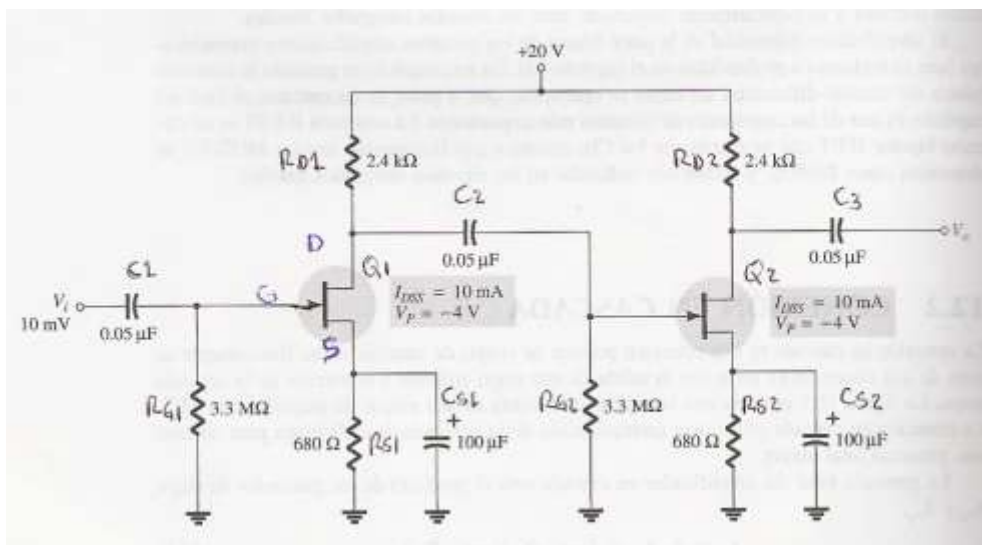


Figura 10.2 Amplificador FET en cascada.

Definición del factor de transconductancia g_m

Antes de iniciar el análisis de la conexión en cascada del FET, se definirá un nuevo término asociado con el análisis de pequeña señal del FET. Como es sabido, la corriente drenaje-fuente (canal) de un FET es proporcional al voltaje compuerta-fuente, es decir: $\Delta I_D = g_m \cdot \Delta V_{GS}$, el factor de proporcionalidad g_m , se denomina **factor de transconductancia (g_m)** y matemáticamente se define por:

$$g_m = g_{m0} \left[1 - \frac{V_{GS}}{V_P} \right]$$

donde

$$g_{m0} = \frac{2I_{DSS}}{|V_P|}$$

El siguiente ejemplo demostrativo ilustra el análisis del FET en cascada.



Ejemplo demostrativo. Calcular la ganancia de voltaje, voltaje de salida, impedancia de entrada e impedancia de salida para el amplificador FET en cascada de la figura 10.2. Calcule el voltaje de salida resultante si se conecta una carga de 10kΩ a la salida.

Solución. La configuración en cascada mostrada, es la unión de dos FET cada uno en polarización por divisor de voltaje. Del análisis en cd se tiene que:

$$V_{GS} = -19V, \quad I_{DQ} = 2.8mA$$

Ambos transistores tiene un g_{m0} dado por:

$$g_{m0} = \frac{2I_{DSS}}{|V_P|} = \frac{2 * 10mA}{|-4V|} = 5mS$$

En el punto de operación el factor de transconductancia esta dado por:

$$g_m = g_{m0} \left[1 - \frac{V_{GS}}{V_P} \right] = 5mS \left(1 - \frac{-1.9V}{-4V} \right) = 2.6mS$$

La ganancia de voltaje para cada etapa, está dada por:

$$A_{V2} = A_{V1} = -g_m R_D = -2.6mS * 2.4k\Omega = -6.2$$

La ganancia total es:

$$A_{VT} = A_{V1} A_{V2} = (-6.2)(-6.2) = 38.4$$

Voltaje de salida:

$$V_o = A_V V_i = 38.4 * 10mV = 384mV$$

Impedancia de entrada del amplificador:

$$Z_i = R_G = 3.3M\Omega$$

Impedancia de salida del amplificador:


$$Z_o = R_D = 2.4k\Omega$$

Si se conecta una carga de 10kΩ a la salida del amplificador, el voltaje resultante a través de la carga es:

$$V_L = \frac{R_L}{Z_o + R_L} V_o = \frac{10k\Omega}{2.4k\Omega + 10k\Omega} (384mV) = 310mV$$

10.1.1.3 CONEXIÓN EN CASCADA DE LA COMBINACIÓN FET- BJT

Es posible utilizar una combinación de etapas FET y BJT para proporcionar una alta ganancia de voltaje (BJT) y alta impedancia de entrada (FET).

 **Ejemplo demostrativo.** Utilizar los resultados de polarización de cd de los ejemplos anteriores del BJT y FET para calcular la impedancia de salida, la ganancia de voltaje y el voltaje de salida resultante de la combinación en cascada FET-BJT mostrada en la figura 10.3.

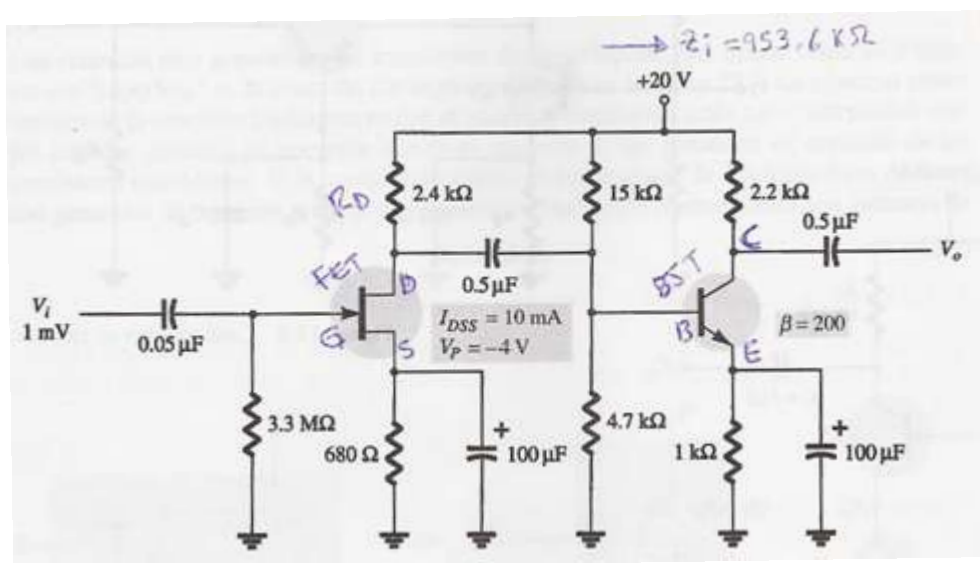


Figura 10.3 Amplificador FET en cascada.

Solución. A la salida del FET de la combinación FET-BJT, se mira una impedancia de carga cuyo valor es la impedancia de entrada del amplificador cascada a BJT, es decir 953.6Ω, con este valor se calcula la ganancia de la etapa 1 de la combinación, es decir:

$$A_{V1} = -g_m [R_D // Z_i(\text{etapa 2})] = -2.6 \text{ mS} * (2.4 \text{ k}\Omega // 953.6 \Omega) = -1.77$$

La ganancia de voltaje de la etapa 2 de la combinación, es la misma que la ganancia de voltaje de la etapa 2 del amplificador a BJT, es decir:

$$A_{V2} = -338.46$$

La ganancia total es:

$$A_{VT} = A_{V1} A_{V2} = (-1.77)(-338.46) = 599.1$$

Voltaje de salida:

$$V_o = A_V V_i = 599.1 * 1 \text{ mV} \cong 0.6 \text{ V}$$

La impedancia de entrada de la combinación es la misma que la impedancia de entrada del FET en cascada, es decir:

$$Z_i = R_G = 3.3 \text{ M}\Omega$$

La impedancia de salida de la combinación es la misma que la impedancia de salida del BJT en cascada, es decir:

$$Z_o = R_D = 2.2 \text{ k}\Omega$$

10.1.2 CONEXIÓN EN CASCODE

Una conexión cascode cuanta con un transistor por encima de o en serie con otro. La figura 10.4 muestra una versión práctica de un amplificador BJT en cascode.

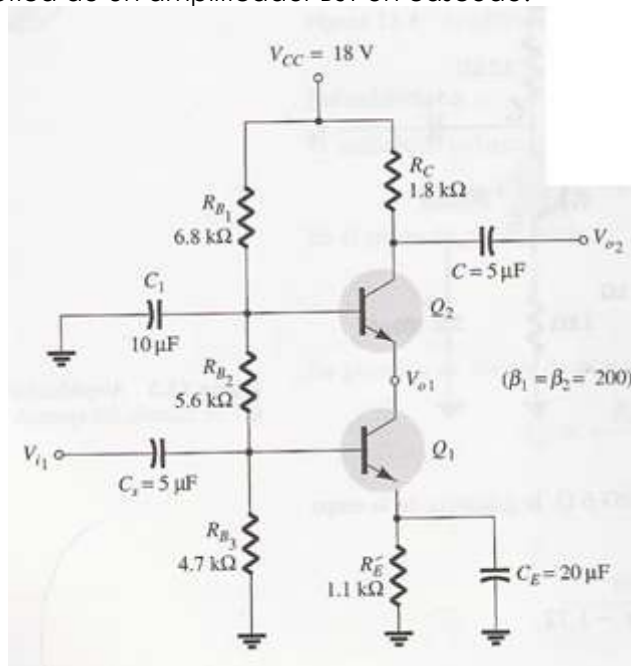


Figura 10.4 Amplificador BJT en cascode.

Ejemplo demostrativo. Calcule la ganancia de voltaje para la conexión en cascode del BJT mostrada en la figura 10.4.

Solución. Del análisis de polarización en cd resulta que:

$$V_{B1}=4.9\text{V}, \quad V_{B2}=10.8\text{V}, \quad I_{C1}=I_{C2}=3.8\text{mA} \quad (I_E=I_C)$$

La resistencia dinámica de cada transistor es la misma y está dada por:

$$r_e = 26\text{mV}/I_E = 26\text{mV}/3.8\text{mA} = 6.8\Omega$$

Ganancia de voltaje en la etapa 1:

$$A_{V1} = -\frac{R_C}{r_e} = -\frac{1.8\text{k}\Omega}{6.8\Omega} = -265$$

Ganancia de voltaje en la etapa 2:

$$A_{V2} = \frac{R_C}{r_e} = \frac{1.8\text{k}\Omega}{6.8\Omega} = 265$$

La ganancia total es:

$$A_{VT} = A_{V1}A_{V2} = (-1)(265) = -265$$

10.1.3 CONEXIÓN DARLINGTON DEL BJT

La conexión Darlington o conexión de "super Beta" mostrada en la figura 10.5, tiene una ganancia de corriente por lo general de miles y está dada por:

$$\beta_D = \beta_1 \beta_2$$

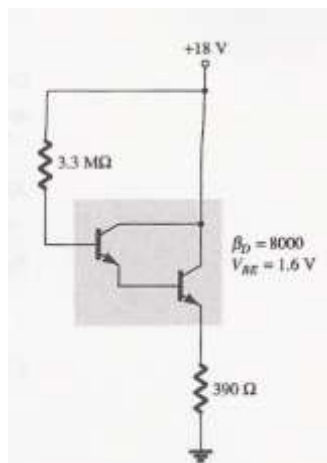



Figura 10.5 Conexión Darlington de transistores.

El siguiente ejemplo muestra el análisis de polarización en cd.

 **Ejemplo demostrativo.** Calcular los voltajes y corrientes de polarización de cd en el circuito de la figura 10.5.

Solución. La corriente de base está dada por:

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta_D R_E} = \frac{18V - 1.6V}{3.3M\Omega + 8000(390)} = 2.56\mu A$$

La corriente de emisor se calcula por:

$$I_E = (\beta_D + 1)I_B \approx \beta_D I_B = 8000(2.56\mu A) = 20.48mA \approx I_C$$

Los voltajes de emisor, base y colector están dados por:

$$V_E = I_E R_E = 20.48mA(390\Omega) = 8V$$

$$V_B = V_E + V_{BE} = 8V + 1.6V = 9.6V$$

$$V_C = V_{CC} = 18V$$

10.1.4 CONEXIÓN CMOS COMPLEMENTARIA. INVERSOR LÓGICO CMOS

Un tipo de circuito común en el diseño digital utiliza transistores MOSFET de tipo incremental tanto de canal-n como de canal-p como se muestra en la figura 10.6. Se denomina MOSFET complementario o circuito CMOS puesto que utiliza estos tipos opuestos (o complementarios) de MOSFET. La entrada V_i , se aplica a ambas compuertas y la salida se toma de los drenajes conectados. La conexión CMOS de la figura 10.6 ofrece una operación como la de un inversor lógico donde V_o es opuesto a V_i como se muestra en la siguiente tabla.

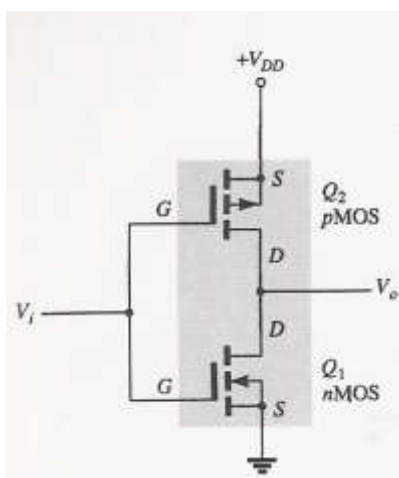


Figura 10.6 Circuito CMOS inversor.

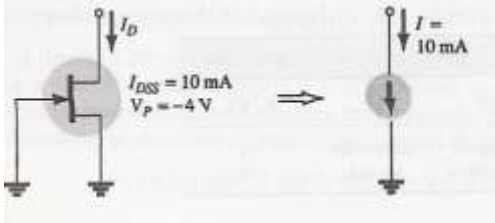
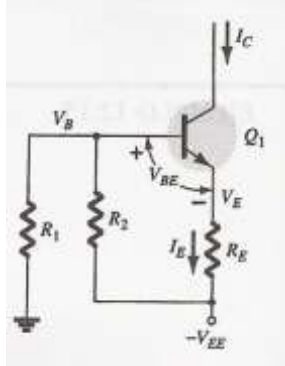
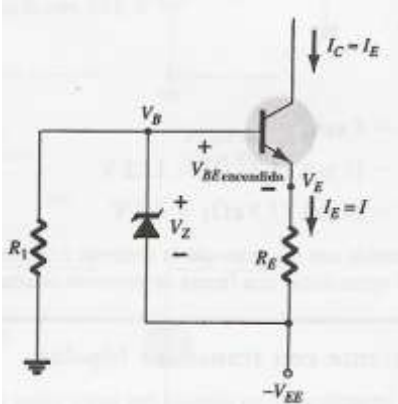
Operación de un circuito CMOS. Inversor lógico			
Vi (volts)	Q1	Q2	Vo (volts)
0	On	On	+5
+5	off	off	0

10.2 CIRCUITOS ESPECIALIZADOS

10.2.1 CIRCUITO FUENTE DE CORRIENTE

Una fuente de corriente ideal proporciona una corriente constante sin importar la carga conectada a ella. Una fuente de corriente ideal tiene una $R=\infty$, mientras que una fuente de corriente práctica incorpora una R muy grande. La siguiente tabla muestra fuentes de corriente constante prácticas construidas a partir de distintos tipos de transistor.

Fuentes prácticas de corriente constante de transistor

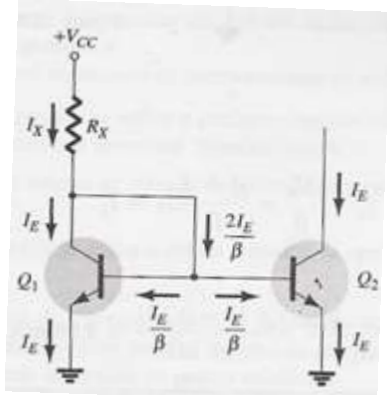
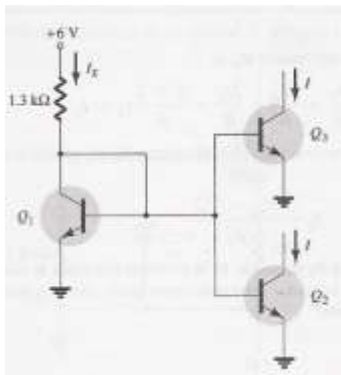
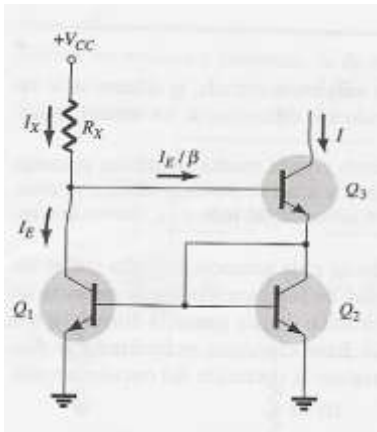
TIPO	Corriente constante	Circuito fuente de corriente constante
Fuente de corriente con JFET	$I_D = I_{DSS}$	
Fuente de corriente con BJT	$I_C \approx I_E$ donde : $I_E = \frac{V_E - (-V_{EE})}{R_E}$ $V_E = V_B - 0.7V$ $V_B = \frac{R_1}{R_1 + R_2}(-V_{EE})$	
Fuente de corriente con transistor y diodo Zener	$I \approx I_E = \frac{V_Z - V_{BE}}{R_E}$	

Nota. Los valores de voltaje V_s y V_i pueden ser valores pico a pico o valores rms siempre y cuando ambos estén expresados de igual forma.

10.2.2 CIRCUITO ESPEJO DE CORRIENTE

Un circuito espejo de corriente se forma a partir de una configuración simétrica de transistores, y tiene la particularidad de que la corriente circulante por el colector de un transistor es reflejada en el colector del transistor opuesto. La siguiente tabla muestra algunos circuitos espejos de corriente formados a partir de transistores BJT.

Circuitos espejos de corriente

TIPO	Corriente reflejada	Circuito fuente de corriente constante
Espejo de corriente de dos transistores	$I_X = \frac{V_{CC} - V_{BE}}{R_X}$ $I_X = I_E + \frac{2I_E}{B} = \frac{B+2}{B} I_E$ $I_X \cong I_E$	
Espejo de corriente de 3 transistores	$I_X = \frac{V_{CC} - V_{BE}}{R_X}$ $I_X = I_E + \frac{3I_E}{B} = \frac{B+3}{B} I_E$ $I_X \cong I_E$	
Espejo de corriente de alta impedancia de entrada.	$I_X = \frac{V_{CC} - 2V_{BE}}{R_X}$ $I_X = I_E + \frac{I_E}{B} = \frac{B+1}{B} I_E$ $I_X \cong I_E$	

10.2.3 CIRCUITO AMPLIFICADOR DIFERENCIAL

El circuito mostrado en la figura 10.7 correspondiente al amplificador diferencial básico, que consiste en un arreglo de dos transistores BJT en serie con dos resistores R_C conectados al colector y unidos entre sí por medio del emisor, así mismo dos señales de entrada V_{i1} y V_{i2} se aplican a la base de cada BJT, obteniéndose dos señales a la salida V_{o1} y V_{o2} , aunque el diseño posee dos fuentes de alimentación $+V_{CC}$ y $-V_{EE}$ el amplificador diferencial puede operar con solo una de ellas.

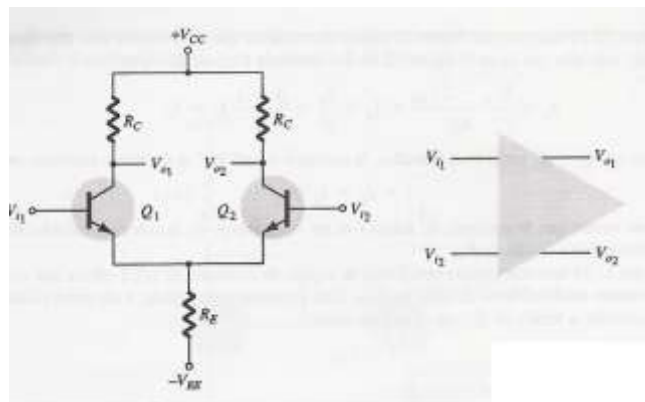


Figura 10.7 Circuito amplificador diferencial básico

Las posibles combinaciones en las señales de entrada se listan a continuación:

- **Terminal simple.** Una entrada con señal y la otra entrada conectada a tierra, puesto que ambos transistores se unen en emisor común, la salida será en ambos colectores.
- **Terminal doble.** Dos señales de entrada de polaridad opuesta. Resultan en salidas distintas en ambos colectores.
- **Modo común.** La misma señal aplicada a ambas entradas. Las señales de entrada se cancelan obteniéndose a la salida una señal mínima.

La principal característica del amplificador diferencial es la ganancia muy alta que se obtiene cuando se aplican señales opuestas en las entradas (**terminal doble**), en comparación con la ganancia tan baja que se obtiene de las entradas comunes (**modo común**).

10.2.3.1 POLARIZACIÓN DEL AMPLIFICADOR DIFERENCIAL EN CD.

 **Ejemplo demostrativo.** Calcule los voltajes y las corrientes en el circuito de la figura 10.8

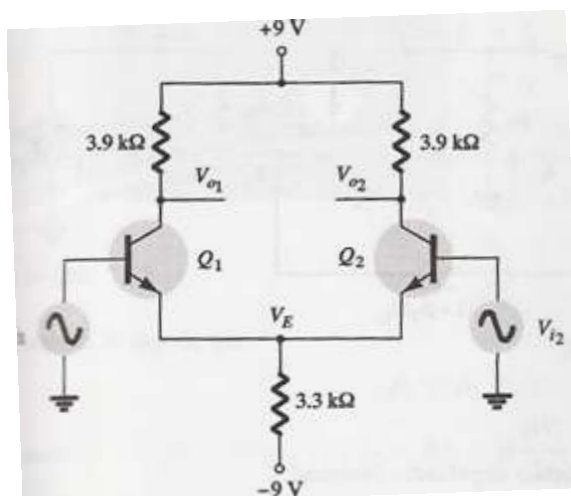


Figura 10.8 Circuito de amplificador diferencial, análisis de cd.

Solución.

La base, el emisor y la resistencia R_E forman una malla, de donde:

$$V_E = V_B - V_{BE} = 0 - V_{BE} = -0.7V \quad \rightarrow \quad (10.1a)$$

$$I_E = (9V - 0.7V) / 3.3k\Omega = 2.5mA$$

También se tiene que (obsérvese que V_E define un voltaje entre el nodo E y tierra):

$$V_E + R_E I_E - V_{EE} = 0 \rightarrow I_E = \frac{V_{EE} - V_E}{R_E} \quad \rightarrow \quad (10.1b)$$

$$I_{C1} = I_{C2} = \frac{I_E}{2} \quad \rightarrow \quad (10.1c)$$

$$V_{C1} = V_{C2} = V_{CC} - I_C R_C = V_{CC} - \frac{I_E}{2} R_C \quad \rightarrow \quad (10.1d)$$

$$V_C = 9V - 1.25mA \cdot 3.9k\Omega = 4.1V$$


10.2.3.2 POLARIZACIÓN DEL AMPLIFICADOR DIFERENCIAL EN AC

El análisis del amplificador diferencial en ca es muy simple si se tiene en cuenta que el valor numérico de la ganancia en ca es diferente a la ganancia en cd para una misma configuración. La siguiente tabla resume la ganancia en ca para las tres configuraciones del amplificador diferencial estudiadas.

Configuración del circuito amplificador diferencial	Ganancia	Observaciones
Terminal simple	$A_v = \frac{V_o}{V_i} = \frac{R_C}{2r_e} \quad r_e = \frac{26mV}{I_C}$	r_e = resistencia dinámica en ac
Terminal doble	$A_d = \frac{V_o}{V_d} = \frac{BR_C}{2r_i}$	$V_d = V_{i1} - V_{i2}$ $r_i = r_{i1} = r_{i2}$
Modo común	$A_C = \frac{V_o}{V_i} = \frac{BR_C}{r_i + 2(B+1)R_E}$	$r_i = r_{i1} = r_{i2}$

B_1, B_1, r_{i1} y r_{i2} son datos proporcionados característicos del transistor.

Ganancia de voltaje de ca del amplificador diferencial de terminal simple

 **Ejemplo demostrativo.** Calcule el voltaje de salida de la terminal simple, V_{O1} , para el circuito de la figura 10.9.

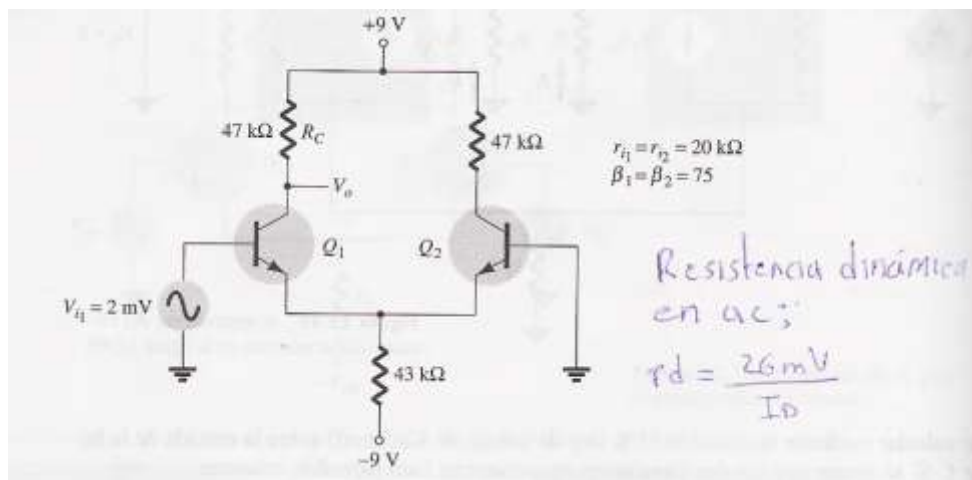


Figura 10.9 Circuito de amplificador diferencial, análisis de ca.

Solución.

Es posible demostrar que la **ganancia en ca** para la el circuito amplificador diferencial de terminal simple esta dada por:

$$A_v = \frac{V_o}{V_i} = \frac{R_C}{2r_e} \quad \rightarrow \quad (10.2a)$$

Siendo R_C = Resistencia del colector
 r_e = Resistencia dinámica de ac

También la resistencia dinámica (véase *resistencia dinámica. Señal ac*) se obtiene por:

$$r_e = \frac{26mV}{I_C} = \frac{26mV}{I_E/2} \rightarrow (10.2b)$$

Entonces la ganancia en circuito de terminal simple, se obtiene mediante el siguiente análisis:

$$I_E = \frac{V_{EE} - 0.7V}{R_E} = \frac{9V - 0.7V}{43k\Omega} = 193\mu A \rightarrow (10.2c)$$

$$r_e = \frac{26mV}{193\mu A / 2} \cong 269\Omega$$

$$A_V = \frac{R_C}{2r_e} = \frac{47k\Omega}{2(269\Omega)} = 87.4$$

$$V_o = A_V V_i = 87.4(2mV) = 174.8mV = 0.175V$$

A manera de comparación se calculará a continuación la ganancia en ca si los BJT del circuito amplificador diferencial de la figura 10.9 se conectan en modo común.

$$A_C = \frac{V_o}{V_i} = \frac{BR_C}{r_i + 2(B+1)R_E} = \frac{75(47k\Omega)}{20k\Omega + 2(76)(43k\Omega)} = 0.54$$

Donde el cociente 87.4/0.54 indica que la ganancia en terminal simple es casi 162 veces mayor que en modo común.

10.2.4 CIRCUITO AMPLIFICADOR DIFERENCIAL BIFET, BIMOS Y CMOS

Los amplificadores diferenciales comerciales no solamente se construyen mediante transistores bipolares BJT, si no que los hay disponible en CI basados en transistores JFET y MOSFET, también existen combinaciones de ellos como los amplificadores **BIFET** que poseen transistores BJT y FET así mismo los **BIMOS** incluyen transistores BJT y transistores CMOS. También es posible construir amplificadores diferenciales mediante transistores MOSFET conocidos como amplificadores diferenciales **CMOS**. Los transistores pMOS proporcionan las entradas opuestas, mientras que los transistores nMOS operan como fuentes de corriente constante. Las siguientes figuras muestran distintos circuitos amplificadores diferenciales.

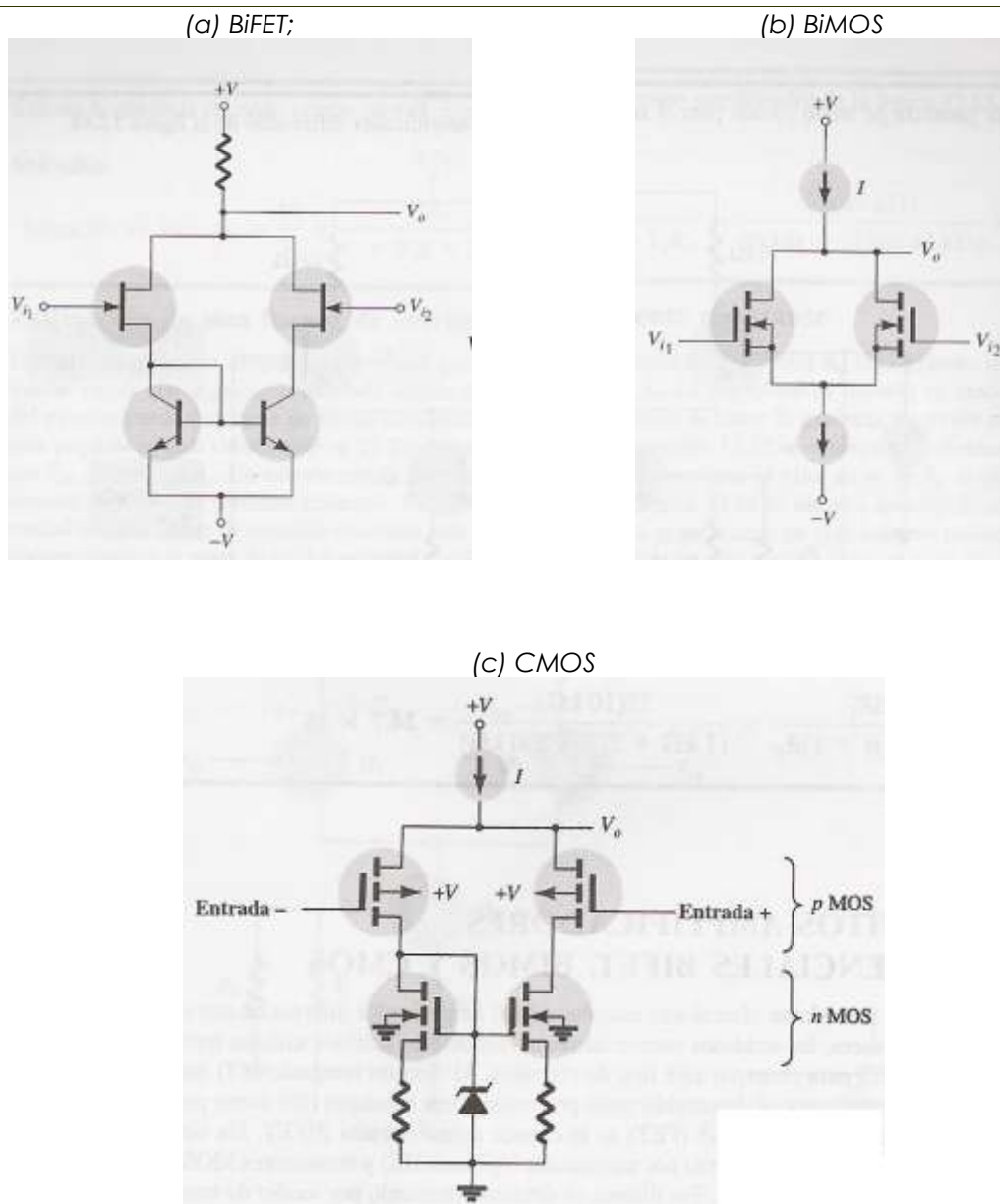


Figura 10.10 Circuito amplificador diferencial.

Capítulo 11. AMPLIFICADORES OPERACIONALES

El término amplificador operacional (OP-AMP), fue asignado alrededor de 1940 para designar una clase de amplificadores que permiten realizar una serie de operaciones tal como: suma, resta, multiplicación, diferenciación e integración, características relevantes para la computación analógica de aquella época. El primer op-amp fue desarrollado por R. J. Widlar en Fairchild, uno de los op-amp más populares es el 741 que apareció en 1968 y es de propósito general.

11.1 PRESENTACIÓN DEL OP-AMP BÁSICO. 741C

Un amplificador operacional (*op-amp*), es un amplificador diferencial de muy alta ganancia que posee alta impedancia de entrada y baja impedancia de salida. Por lo general un amplificador operacional se utiliza para proporcionar cambios en la amplitud del voltaje (amplitud y polaridad), en osciladores, en circuitos de filtro y en muchos tipos de circuitos de instrumentación. Un op-amp contiene varias etapas de amplificador diferencial para obtener una ganancia de voltaje muy alta.

Los op-amp son alimentados por fuentes de cd $+V_{CC}$ y $-V_{EE}$ (al igual que el amplificador diferencial); pueden poseer una o dos salidas; pero siempre poseen dos entradas: la **entrada no inversora** (marcada con +) y la **entrada inversora** (marcada con -). La figura 11.1 muestra el símbolo representativo del op-amp básico (op-amp 741), mientras que la figura 11.2 muestra su circuito equivalente, el cual se compone de 1 capacitor, 11 resistencias y 27 transistores.

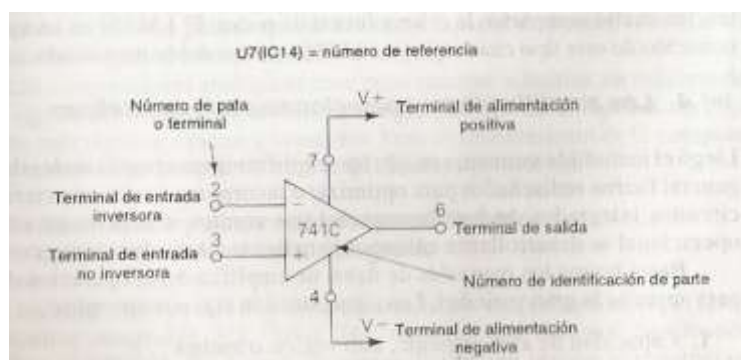


Figura 11.1 Símbolo del op-amp de propósito general. 741C

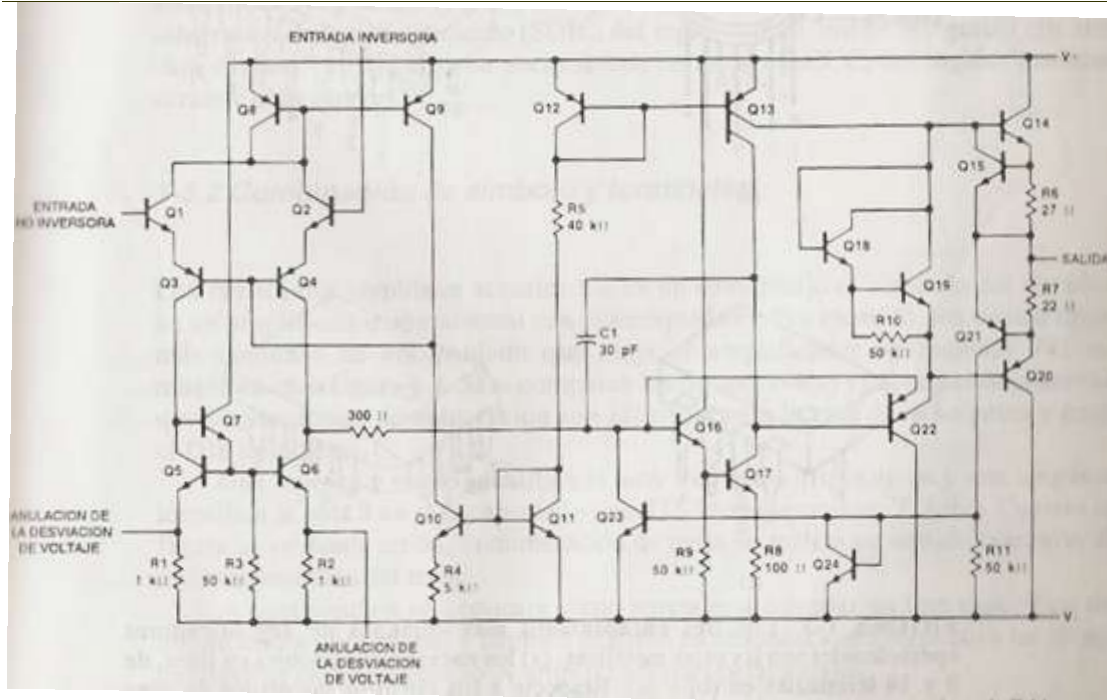


Figura 11.2 Circuito equivalente del op-amp 741C de Fairchild

11.1.1 ENCAPSULADO

El amplificador operacional se fabrica en un diminuto chip de silicio y se encapsula en una caja adecuada. Alambres finos conectan el chip con las terminales externas que salen de la cápsula de metal, plástico o cerámica. La figura 11.3 muestra los encapsulados más comúnmente empleados para op-amps.

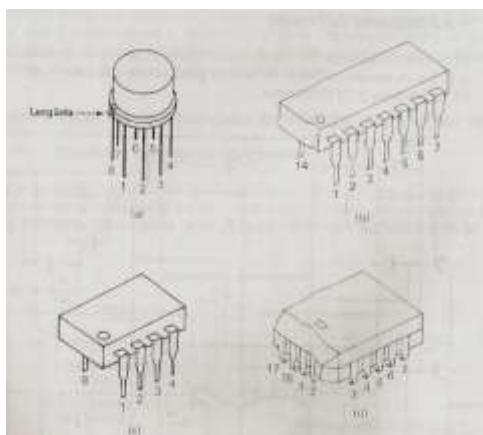


Figura 11.3 Los tres encapsulados más comunes de amplificadores operacionales son las cajas metálicas: (a) los encapsulados dobles en línea, de 8 y 14 terminales en (b) y (c). Respecto a los circuitos integrados de gran densidad, se muestra en (d), un encapsulado con la tecnología de montaje de superficie (SMT).

11.1.2 SÍMBOLOS Y TERMINALES

Los fabricantes combinan actualmente en un solo dibujo el símbolo del circuito de un op-amp con el encapsulado. Por ejemplo, los cuatro tipos más comunes de encapsulado que aloja el op-amp

741 se muestran en la figura 11.4. Si se comparan las figuras 11.4 (a) y (d) se puede observar que los esquemas de numeración son idénticos para la caja de ocho patas y para el DIP de 8 patas.

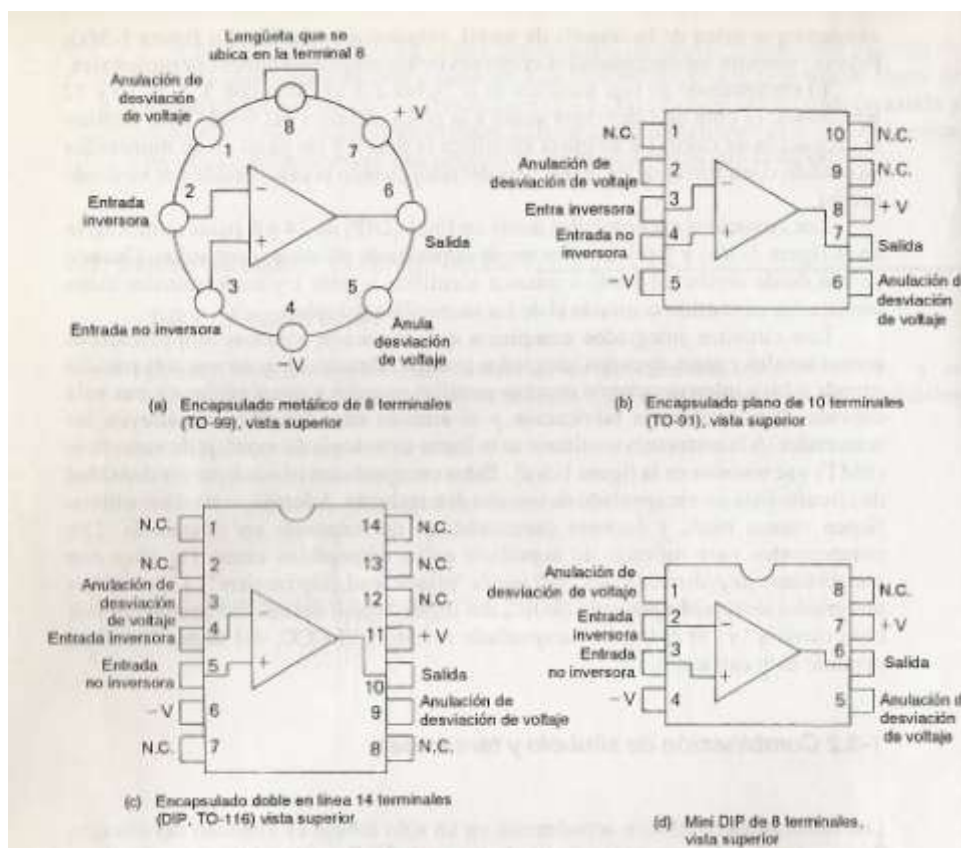


Figura 11.4 Diagrama de conexión para encapsulados típicos de amplificadores operacionales.

11.1.3 NOMENCLATURA DE LOS AMPLIFICADORES OPERACIONALES

Todos los amplificadores tienen un código de identificación asociado, formado por un conjunto de letras y números. Este código responde a las siguientes 4 preguntas.

1. ¿Quién lo fabrica?
2. ¿Qué tipo de amplificador es?
3. ¿De qué calidad es (por ejemplo, el intervalo de temperatura de operación)?
4. ¿Qué tipo de encapsulado tiene el chip?

¿Quién lo fabrica? Es un prefijo de 2 letras que representa el nombre de la compañía que fabrica el CI. En la siguiente lista se presentan los prefijos más comunes:

Prefijo de letras	Fabricante
AD	Analog Devices
CA	RCA
LM	National Semiconductor Corp.
MC	Motorola
NE/SE	Signetics
OP	Precision Monolithics

RC/RM	Raytheon
SG	Silicon General
TL	Texas Instruments
UA (μ A)	Fairchild

¿Qué tipo de amplificador es? Se representa por el número de circuito o número de parte, se identifica por números y letras que identifican el tipo de amplificador.

Ejemplos:

062: Amplificador operacional tipo JFET

741: Amplificador operacional de propósito general

¿De qué calidad es (por ejemplo, el intervalo de temperatura de operación)? La siguiente tabla muestra el código asociado para el rango de temperaturas de operación indicado.

Código de temperatura	Intervalo de temperatura de operación
C comercial	0 a 70 °C
I industrial	-25 a 85 °C
M militar	-55 a 125 °C

¿Qué tipo de encapsulado tiene el chip? El sufijo de una o dos letras identifica el tipo de encapsulado que contiene al chip. A continuación se dan los sufijos más comunes de los encapsulados.

Código de encapsulado	Descripción
D	De plástico, doble en línea para montaje en la superficie en una tarjeta de circuito impreso
J	De cerámica, doble en línea
N, P	De plástico, doble en línea para inserción en receptáculo. Las terminales traspasan la superficie superior de una tarjeta de circuito impreso y se sueldan a la superficie inferior

Ejemplo de especificación completo.

UA	741	C	P
Fairchild	Propósito general	Temp. comercial	DIP 8 terminales

11.2 OPERACIÓN DEL OP-AMP BÁSICO

La **acción básica del amplificador** consiste en la amplificación de *señales senoidales* aplicadas a las terminales inversora (-) y no inversora (+), haciendo uso de la transferencia de cd aplicada a las terminales V_{CC} y V_{EE} , que en el caso de los amplificadores prácticos, son fuentes de voltaje de igual magnitud y polaridad opuesta ($V_{CC} = -V_{EE}$).

Las entradas del op-amp pueden conectarse de múltiples maneras, dos de las más comunes son la **entrada diferencial** mostrada en la figura 11.5 y la **conexión en modo común** mostrada en la figura 11.6.

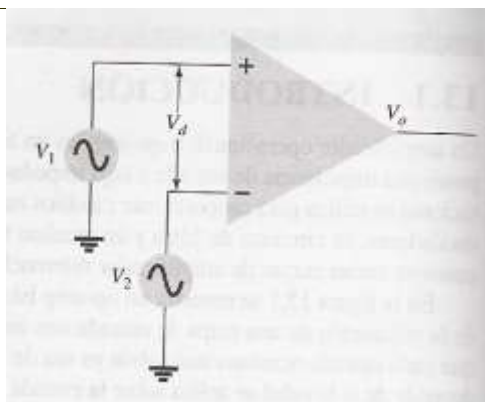


Figura 11.5 El op-amp con entrada diferencial

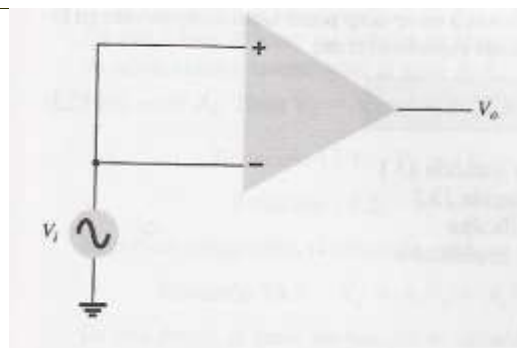


Figura 11.6 El op-amp en modo común

La señal de salida (voltaje) de un op-amp se compone de dos partes: una componente diferencial y una componente común es decir:

$$V_O = A_d V_d + A_C V_C \quad \rightarrow \quad (11.1a)$$

Donde:

$$V_C = (V_{i1} + V_{i2}) / 2 \quad \rightarrow \quad (11.1b)$$

$$V_d = V_{i1} - V_{i2} \quad \rightarrow \quad (11.1c)$$

A_d es la ganancia en modo diferencial y viene reflejada en las hojas de características del OA como *Large signal voltage Gain* o *Open Loop Voltage Gain*

A_C Es la ganancia en modo común y no se especifica directamente si no a través del parámetro de **relación de rechazo de modo común CMRR**.

$$CMRR = \frac{A_d}{A_C} \rightarrow A_C = A_d / CMRR$$

$$CMRR(dB) = 20 \log \left(\frac{A_d}{A_C} \right) \quad \rightarrow \quad (11.1d)$$

$$CMRR(dB) = 20(\log A_d - \log A_C)$$

$$\frac{CMRR}{20} = \log \left(\frac{A_d}{A_C} \right) \rightarrow \frac{A_d}{A_C} = 10^{CMRR/20}$$

$$A_C = \frac{A_d}{10^{CMRR/20}}$$

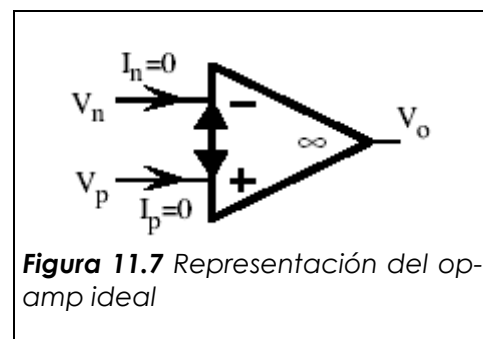
Por ejemplo, el $\mu A741$ tiene un CMRR típico de 90db. Con el parámetro CMRR la ecuación 13.1 se puede reescribir como:

$$V_O = A_d V_d \left(1 + \frac{1}{CMRR} \frac{V_C}{V_d} \right) \quad \rightarrow \quad (11.1e)$$

11.2.1 CARACTERÍSTICAS DEL OP-AMP IDEAL

El op-amp ideal posee las siguientes características:

1. Resistencia de entrada, infinita
2. Resistencia de salida, cero
3. Ganancia en tensión en modo diferencial, infinita
4. Ganancia en tensión en modo común, cero (CMRR = infinito)
5. Corrientes de entrada, nulas
6. Ancho de banda, infinito
7. Variación con la temperatura, ninguna.



11.3 CIRCUITOS PRÁCTICOS CON AMPLIFICADORES OPERACIONALES

En la tabla R2 se muestra un conjunto de circuitos prácticos construidos con amplificadores operacionales, así como las ecuaciones que los caracterizan.

Nota. En los circuitos mostrados no debe confundir la impedancia de entrada del circuito con la impedancia de entrada del amplificador operacional.

Circuitos prácticos con amplificador diferencial		
TIPO	Ganancia de voltaje	Circuito
Amplificador INVERSOR	$A = \frac{V_o}{V_i} = -\frac{R_2}{R_1}$ <p>Existe un defasamiento de 180° entre la entrada y la salida tal como lo indica el signo negativo.</p> <p>La impedancia de entrada del circuito es R1.</p>	
Amplificador NO-INVERSOR	$A = \frac{V_o}{V_i} = 1 + \frac{R_2}{R_1}$	

Amplificador
SEGUIDOR

$$A = \frac{V_o}{V_i} = 1$$

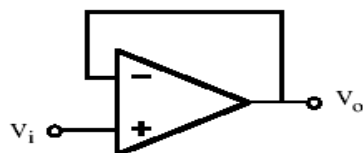
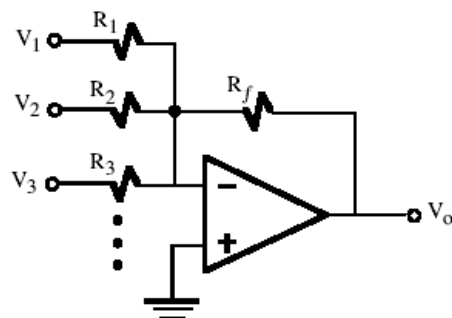


Figura 8.7. Amplificador seguidor.

Amplificador
SUMADOR

$$V_o = -R_f \left(\sum_{i=1}^N \frac{V_i}{R_i} \right)$$

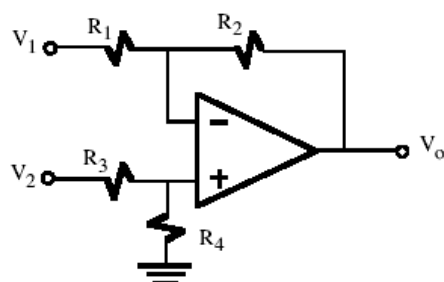


Amplificador
RESTADOR

$$V_o = R_a (R_b V_2 - R_c V_1)$$

$$R_a = 1 + \frac{R_2}{R_1}, R_b = \frac{R_4}{R_3 + R_4},$$

$$R_c = \frac{R_2}{R_1 + R_2}$$

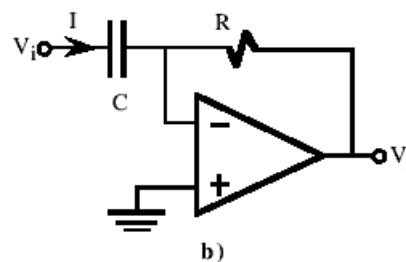


Amplificador
DERIVADOR

$$V_o = -RC \frac{dV_i(t)}{dt}$$

Donde:

K=cte, depende de la carga inicial del condensador.

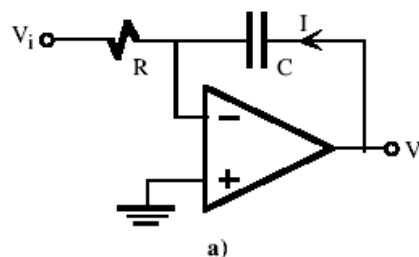


Amplificador
INTEGRADOR

$$V_o = -\frac{1}{RC} \int V_i(t) dt + k$$

Donde:

K=cte, depende de la carga inicial del condensador.



11.3.1 PARÁMETROS DE DESVÍO DEL OP-AMP REAL

Un amplificador operacional tiene un voltaje de salida cero cuando el voltaje de entrada vale cero, sin embargo esto no sucede en un op-amp real, el cual tiene un **voltaje de desvío a su salida**, este voltaje puede calcularse a partir del **voltaje de desvío a la entrada** (V_{IO}) y la **corriente de desvío a la entrada** (I_{IO}) es decir:

$$V_O \text{ desvío} = V_O \text{ (desvío debido a } V_{IO}) + V_O \text{ (desvío debido a } I_{IO})$$

Donde:

V_{IO} = voltaje de desvío a la entrada

I_{IO} = corriente de desvío a la entrada

Otro parámetro importante es la **corriente promedio de polarización**, definido por:

$$I_{IB} = (I_{IB}^+ + I_{IB}^-) / 2$$

Siendo:

I_{IB}^+ = corriente de polarización de la entrada no inversora

I_{IB}^- = corriente de polarización de la entrada inversora

También se tiene que:

$$I_{IB}^+ = I_{IB} + I_{IO}/2$$

$$I_{IB}^- = I_{IB} - I_{IO}/2$$

Para el op-amp 741 valores típicos de estos parámetros son: $V_{IO} = 1 \text{ mV}$, $I_{IO} = 20 \text{ nA}$, $I_{IB} = 80 \text{ nA}$.

11.3.2 PARÁMETROS DE FRECUENCIA

Los parámetros de frecuencia más importantes son:

- Frecuencia de ganancia unidad o ganancia ancho de banda
- Rapidez de respuesta
- Frecuencia máxima de señal

11.3.2.1 FRECUENCIA DE GANANCIA UNIDAD O GANANCIA ANCHO DE BANDA

La ganancia de un op-amp está en función de la frecuencia de operación, esto se muestra en la grafica de la figura 11.8, el punto especificado como A_{OL} es la ganancia de voltaje diferencial. La *frecuencia de corte superior* f_C y la *frecuencia de ganancia unidad* (o *ancho de banda de ganancia unidad*) f_1 , se relacionan por:

$$f_1 = A_{OL} * f_C$$

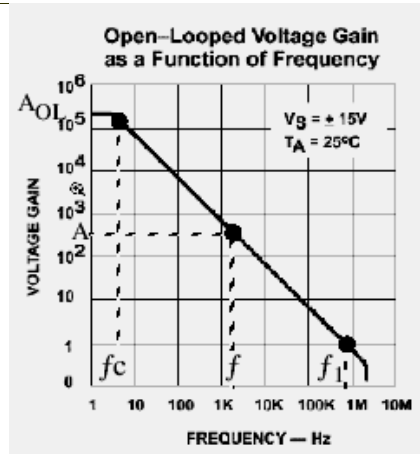


Figura 11.8

Ganancia de voltaje como función de la frecuencia.

11.3.2.2 RAPIDEZ DE RESPUESTA

Es la rapidez con la que puede cambiar la salida del op-amp, se mide en microsegundos y se define por:

$$SR = \frac{\Delta V_o}{\Delta t} (V / \mu s)$$

11.3.2.3 FRECUENCIA MÁXIMA DE SEÑAL

La frecuencia máxima a la cual debe operar el op-amp, depende tanto de la amplitud (K) de la señal senoidal, como de la rapidez de respuesta (SR), es decir:

$$f = \frac{SR}{2\pi K} (Hz)$$

$$\omega = \frac{SR}{K} (rad / s)$$

11.3.3 OTROS PARÁMETROS

En la hoja de características de un op-amp se numeran un conjunto amplio de parámetros, algunos de ellos son comunes a todos los dispositivos; tales como: voltaje de aplicación, disipación interna de potencia, voltaje de entrada diferencial etc., estos parámetros puesto que son conocidos no serán discutidos y solo se presentarán aquellos que no son comunes a otros dispositivos.

Rango de tensión de entrada. Máxima diferencia de tensión a la entrada del op-amp. El 741 tiene un rango de entrada de $\pm 13V$.

Máxima variación de voltaje pico de salida. Indica para una alimentación de $\pm 15V$, el valor de tensión más alta que se puede esperar a la salida del op-amp. Para el 741 es de $\pm 14V$.

Resistencia y capacidad de entrada. Resistencia y capacidad equivalente en lazo abierto vista a través de los terminales de entrada. Para el 741 es de $2M\Omega$ y $1.4pF$.

Resistencia de salida. El 741 tiene una resistencia de 75Ω .

Consumo de potencia. Consumo de potencia DC en ausencia de señal y para una tensión de alimentación de $\pm 15V$. Para el 741 es de $50mW$.

Máxima corriente de salida. Corriente máxima de salida limitada por el circuito de protección. Para el 741 es de $25mA$.

Variación máxima de la tensión de salida. Es la amplitud pico-pico máxima que se puede conseguir sin que se produzca recorte. Para el 741 es de $\pm 13V$ a $\pm 14V$ para $V_{CC} = \pm 15V$.

Capítulo 12. AMPLIFICADORES DE POTENCIA

Los amplificadores de potencia o de gran señal están diseñados para trabajar con niveles de voltaje alto y con niveles moderados y altos de corriente, sus principales características son la eficiencia de potencia del circuito, la máxima cantidad de potencia que es capaz de manejar el circuito y el acoplamiento de impedancia con el dispositivo de salida.

12.1 CLASIFICACIÓN DE LOS AMPLIFICADORES DE POTENCIA

Los amplificadores de potencia se clasifican en clases, de acuerdo al grado con el que varía la señal de salida durante un ciclo de operación, para un ciclo completo de la señal de entrada, las clases son: A, B, AB, C y D. La **eficiencia** de un op-amp de potencia (definida como la razón de la potencia de salida a la potencia de entrada) se mejora de la clase A hacia la clase D. En la siguiente tabla se resumen los distintos tipos de clases.

Clases de amplificadores de potencia					
Clase	A	B	AB	C	D
Ciclo de operación	360°	180° a 360°	180°	Menor de 180°	Operación de pulso (digital)
Eficiencia de potencia	25% a 50%	Entre 25% (50%) y 78%	78.5%		Por lo general cerca de 90%
Nota. La clase C por lo general no se utiliza para proporcionar grandes cantidades de potencia, por lo que la eficiencia no se presenta aquí.					

12.2 ANÁLISIS DE AMPLIFICADORES DE POTENCIA

12.2.1 CONSIDERACIONES DE ANÁLISIS

La **potencia de entrada** de un amplificador operacional, se calcula al considerar las fuentes de alimentación y la corriente consumida por el amplificador, la señal senoidal de entrada no tiene efecto sobre la potencia de entrada. Esto significa que la potencia de entrada es potencia de cd y se calcula con las corrientes y voltajes obtenidos del análisis de cd, es decir:

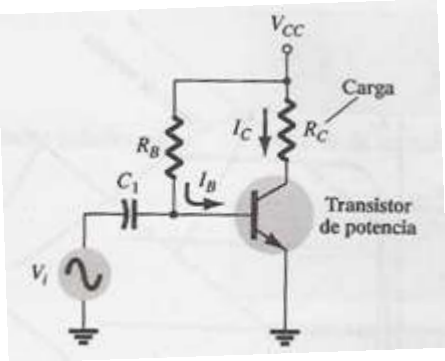
$$P_i(cd) = V(cd) \cdot I(cd)$$

La **potencia de salida** es el resultado de la amplificación de la señal entrada por medio de la transferencia de energía de las fuentes de voltaje de cd a esta. La potencia de salida se calcula al considerar la resistencia de carga y el voltaje en la carga o la resistencia de carga y la corriente de carga. Por lo tanto es una potencia de ca $P_o(ca)$, téngase en cuenta que las señales de ca pueden expresarse como valores rms, valores pico o bien valores pico a pico, con la condición de ser uniformes en su uso.


La **eficiencia** es la razón de la potencia de salida a la potencia de entrada.

12.2.2 AMPLIFICADOR DE POTENCIA DE CLASE A ALIMENTADO EN SERIE

En la figura 12.1 se muestra el amplificador de potencia clase A alimentado en serie, el circuito básicamente consiste en un BJT que alimenta una resistencia de colector R_C , la cual funge como resistencia de carga R_L . Los resultados del análisis se resumen la siguiente tabla.

Clase	Potencia de entrada	Potencia de salida	Eficiencia	Circuito eléctrico Representativo
A	$P_i(dc) = V_{CC} I_{CQ}$ Del análisis de cd para el BJT, se tiene que: $I_B = \frac{V_{CC} - 0.7V}{R_B}$ $I_C = \beta I_B$ $V_{CE} = V_{CC} - I_C R_C$	Mediante valores rms $P_o(ac) = V_{CE} I_C$ $P_o(ac) = I_C^2 R_C$ $P_o(ac) = \frac{V_C^2}{R_C}$ Mediante valores pico $P_o(ac) = \frac{V_{CE} I_C}{2}$ $P_o(ac) = \frac{I_C^2 R_C}{2}$ $P_o(ac) = \frac{V_{CE}^2}{2 R_C}$ Mediante valores pico a pico $P_o(ac) = \frac{V_{CE} I_C}{8}$ $P_o(ac) = \frac{I_C^2 R_C}{8}$ $P_o(ac) = \frac{V_{CE}^2}{8 R_C}$	$\% \eta = \frac{P_o(ac)}{P_i(dc)}$ Eficiencia máxima $P_i(dc) Máx = \frac{V_{CC}^2}{2 R_C}$ $P_o(ac) Máx = \frac{V_{CC}^2}{8 R_C}$ De donde se tiene que: $\% \eta = \frac{P_o(ac) Máx}{P_i(dc) Máx}$ $\% \eta = 2/8 * 100\%$ $\% \eta = 25\%$	<p>Figura 12.1 Amplificador de potencia alimentado en serie.</p> 

Basado en los resultados presentados en la tabla anterior, se presentará un ejemplo demostrativo de análisis del amplificador operacional de potencia clase A alimentado en serie.

 **Ejemplo demostrativo.** Calcule La potencia de entrada, la potencia de salida y la eficiencia del circuito amplificador de la figura 12.2 para un voltaje de entrada que ocasione una corriente de base de 10mA pico.

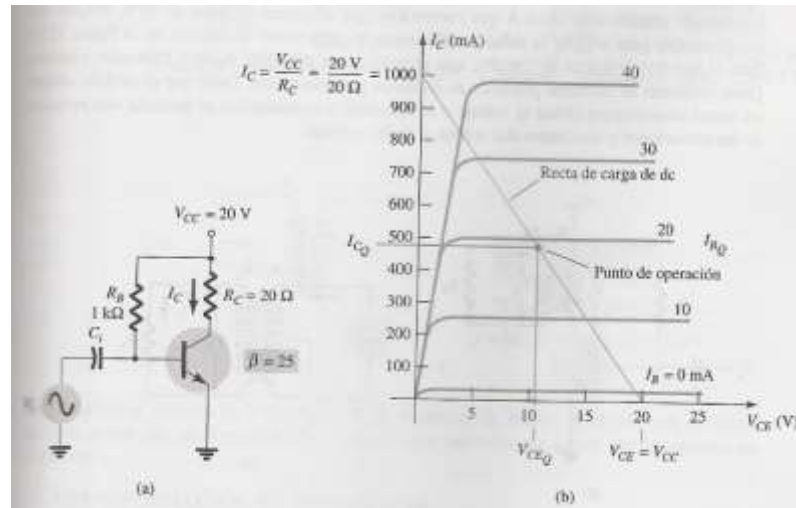


Figura 12.2 Circuito de amplificador operacional de potencia clase A alimentado en serie.

Solución. Empleando las ecuaciones presentadas en la tabla para el análisis de cd se tiene que:

$$I_B = \frac{V_{CC} - 0.7V}{R_B} = \frac{20V - 0.7V}{1k\Omega} = 19.3mA$$

$$I_{Cq} = \beta I_B = 25(19.3mA) \cong 0.48A$$

$$V_{CEq} = V_{CC} - I_{Cq} R_C = 20V - (0.48A)(20\Omega) = 10.4V$$

Luego, a partir de la grafica de características (V_{CE} , I_C) del BJT, se traza la línea recta que une los puntos de corte ($V_{CE}=V_{CC}$, 0) y saturación (0, V_{CC}/R_C). Sobre esta línea recta se identifica el punto de operación Q (V_{CEq} , I_{Cq}) que se obtuvo del análisis de cd.

Del enunciado se tiene que la señal de entrada está dada en forma de corriente senoidal con un valor pico de 10mA, entonces la corriente de colector está dada por:

$$I_C(\text{pico}) = \beta I_B(\text{pico}) = 25(10mA) \cong 250mA$$

Con el valor de la corriente de colector, el cálculo de las potencias y la eficiencia se obtiene al sustituir los valores de la resistencia de carga (para esta configuración es R_C) en las ecuaciones mostradas en la tabla, es decir:

$$P_i(dc) = V_{CC} I_{Cq} = 20V(0.48A) = 9.6W$$

$$P_o(ac) = \frac{I_C^2 R_C}{2} = \frac{(250 \times 10^{-3} A)^2 * 20\Omega}{2} = 0.625W$$

$$\% \eta = \frac{P_o(ac)}{P_i(dc)} * 100\% = \frac{0.625W}{9.6W} = 6.5\%$$

12.2.3 AMPLIFICADOR DE POTENCIA DE CLASE A ACOPLADO POR TRANSFORMADOR

Un tipo de amplificador de potencia de clase A que cuenta con una eficiencia de 50%, emplea un transformador para acoplar la señal de salida con la carga véase la figura 12.3. El punto de operación Q, en la gráfica de características (del BJT), queda definido por la intersección de dos rectas con la curva característica. La primera recta es una recta vertical cuyo valor es $V_{CEQ}=V_{CC}$, y representa la resistencia del devanado del transformador en el caso ideal, para el cual $R=0\Omega$. La segunda recta representa la resistencia de carga vista desde las terminales del primario del transformador (véase la sección del transformador en el capítulo 2), por lo que es una recta cuya pendiente es $-1/R'_L$. El siguiente ejemplo demostrativo ilustra el método de análisis.

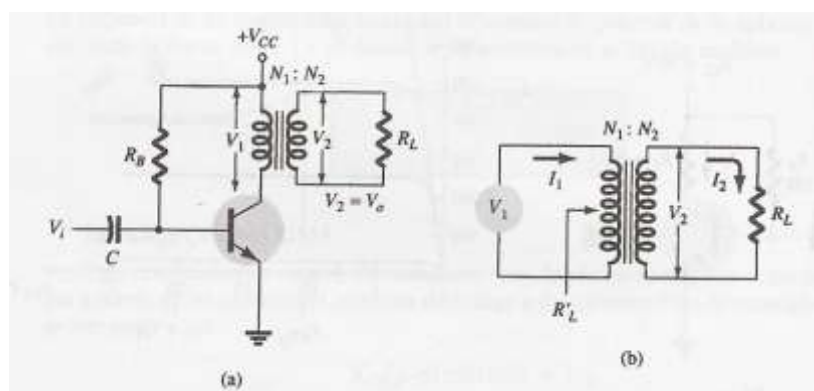


Figura 12.3 Rectas de carga para el amplificador operacional de potencia clase A, acoplado por transformador.



Ejemplo demostrativo. Calcule la potencia de ac aplicada a la bocina de 8Ω para el circuito amplificador de potencia de clase A acoplado con transformador, mostrado en la figura 12.4. Los valores de los componentes del circuito ocasionan una corriente de base de cd de 6mA , y la señal de entrada (V_i) da como resultado una excursión pico de la corriente de base de 4mA . Calcule también la potencia de entrada, las pérdidas de potencia, la eficiencia.

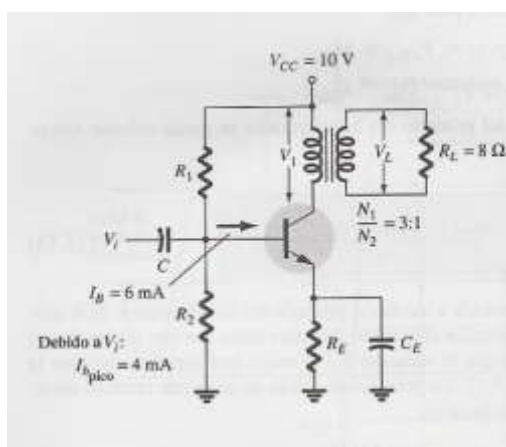


Figura 12.4
Amplificador de potencia de clase A acoplado con transformador.

Solución. Primero. Se dibuja la recta de cd, la cual es un línea vertical cuyo valor es: $V_{CEq} = V_{CC}$ (véase la figura 12.5, después se halla la corriente de operación I_{Cq} , mediante la intersección de esta recta con la curva característica, para el valor especificado de la corriente base, es decir: si $V_{CEq} = 10V$ e $I_B = 6mA$ entonces $I_{Cq} = 140mA$.

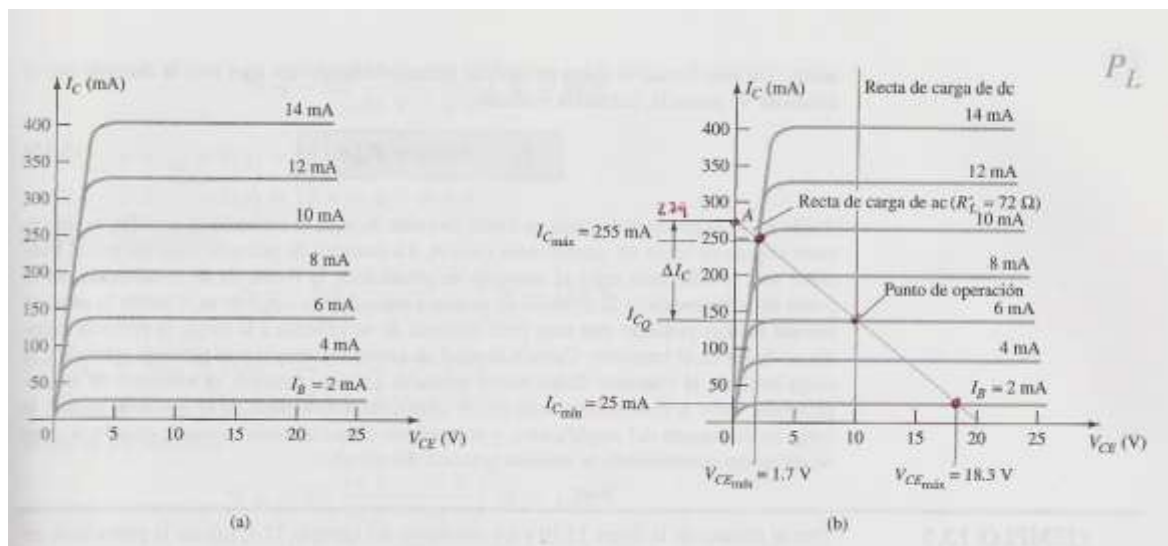


Figura 12.5 Características del transistor BJT para el amplificador de potencia clase A, acoplado por transformador.

Segundo. Se dibuja la recta de carga en ca, la cual tiene una pendiente de $1/R'_L$, donde: $R'_L = (N_1/N_2)^2 R_L = (3)^2(8) = 72\Omega$, y la pendiente es $-1/72$. Luego se emplea la ecuación de la línea recta punto-pendiente $y = m(x - x_1) + y_1$ para el cálculo de puntos para el trazado de la línea recta, es decir:

$$I_C = m(V_{CE} - V_{CEq}) + I_{Cq}$$

$$m = -\frac{1}{R'_L}$$

Para $I_C = 0$

$$V_{CE} = V_{CEq} - \frac{I_{Cq}}{m} \rightarrow V_{CE} = 10 - \frac{0.14A}{-1/72\Omega} = 20.08V$$

Para $V_{CE} = 0$

$$I_C = I_{Cq} - mV_{CEq} \rightarrow I_C = 0.14A - (-1/72\Omega) * 10V = 0.2788 \approx 0.279$$

Con estos puntos se grafica la recta tal como se muestra en la figura 12.5 y se hallan las intersecciones máximas y mínimas de la recta con las curvas características, resultando:

$$\begin{array}{ll} V_{CEmin} = 1.7V & I_{Cmax} = 255mA \\ V_{CEmax} = 18.3V & I_{Cmin} = 25mA \end{array}$$

La potencia de salida ac entregada por el transformador, se calcula por:

$$P_o(ac) = \frac{(V_{CE\max} - V_{CE\min}) * (I_{C\max} - I_{C\min})}{8} = \frac{(18.3 - 1.7)V * (255 - 25)mA}{8} = 0.477W$$

La potencia de entrada está dada por:

$$P_i(dc) = V_{CC} I_{CQ} = 10V(140mA) = 1.4$$

Las pérdidas en los devanados del transformador se desprecian y solo se consideran las pérdidas disipadas por el transistor, las cuales se calculan por:

$$P_Q = P_i(dc) - P_o(ca) = 1.4W - 0.477W = 0.92W$$

Entonces la eficiencia está dada por:

$$\% \eta = \frac{P_o(ac)}{P_i(dc)} * 100\% = \frac{0.477W}{1.4W} = 34.1\%$$

12.2.3.1 EFICIENCIA TEÓRICA MÁXIMA

Para un amplificador clase A acoplado por transformador, la eficiencia teórica máxima llega hasta un 50%. Con base en las señales de salida (V_o pico) obtenidas mediante el amplificador, la eficiencia se puede expresar como:

$$\% \eta = 50\% * \left(\frac{V_{CE\max} - V_{CE\min}}{V_{CE\max} + V_{CE\min}} \right)^2$$

Donde

$$V_{CE\max} = V_{CEQ} + V_o(pico)$$

$$V_{CE\min} = V_{CEQ} - V_o(pico)$$

Capítulo 13. CIRCUITOS INTEGRADOS LINEALES DIGITALES

Hasta el momento se ha dado énfasis al estudio de circuitos analógicos o circuitos lineales que son circuitos que manejan señales analógicas también llamadas señales continuas. Sin embargo también se ha presentado la forma de diseñar compuertas lógicas, que son la base para el diseño de circuitos digitales, que manejan señales discretas o señales discontinuas, en el presente capítulo se estudia la operación de circuitos integrados que operan tanto con señales analógicas como con señales digitales.

13.1 COMPARADORES DE VOLTAJE

Un circuito comparador es aquel en el que un voltaje lineal de entrada se compara con otro voltaje de referencia, la salida es un nivel lógico que representa si el voltaje de entrada excede al de referencia.

13.1.1 COMPARADOR DE VOLTAJE DE OP-AMP. EL 741

El amplificador operacional 741C se puede emplear como comparador de voltaje. Cuando se conecta el op-amp como se observa en la figura 13.1(a), con la entrada no inversora como V_i , entonces el voltaje de referencia esta dado por:

$$V_{ref} = \frac{R_2}{R_1 + R_2} V_{CC} \quad \rightarrow \quad (13.1a)$$

Luego V_i es comparado con V_{ref} , dando por resultado lo siguiente:

$$V_{OUT} \approx \begin{cases} V_{CC} \xrightarrow{SI} V_{In} > V_{EE} \\ V_{EE} \xrightarrow{SI} V_{In} < V_{EE} \end{cases} \quad \rightarrow \quad (13.1b)$$

Siendo V_{CC} el nivel lógico alto (1) y V_{EE} el nivel lógico bajo (0)

Si ahora la entrada inversora se toma como V_i , tal como se muestra en la figura 13.1(b), entonces se tiene que:

$$V_{OUT} \approx \begin{cases} V_{CC} \xrightarrow{SI} V_{In} < V_{EE} \\ V_{EE} \xrightarrow{SI} V_{In} > V_{EE} \end{cases} \quad \rightarrow \quad (13.1c)$$

Siendo V_{CC} el nivel lógico alto (1) y V_{EE} el nivel lógico bajo (0)

Obsérvese también que V_{EE} puede estar conectado a tierra, en cuyo caso el nivel bajo para la figura 16.3(a) será cercano a cero volts.

La **velocidad de conmutación SR** (slew rate) del 741C es de $0.5 \text{ V}/\mu\text{s}$, es posible usar el LM318 cuya velocidad de conmutación es de $70 \text{ V}/\mu\text{s}$. El tiempo de conmutación entre una señal de salida alta y una señal de salida baja esta dado por:

$$V_{OUT} = \frac{V_{alto} - V_{bajo}}{SR} \quad \rightarrow \quad (13.1d)$$

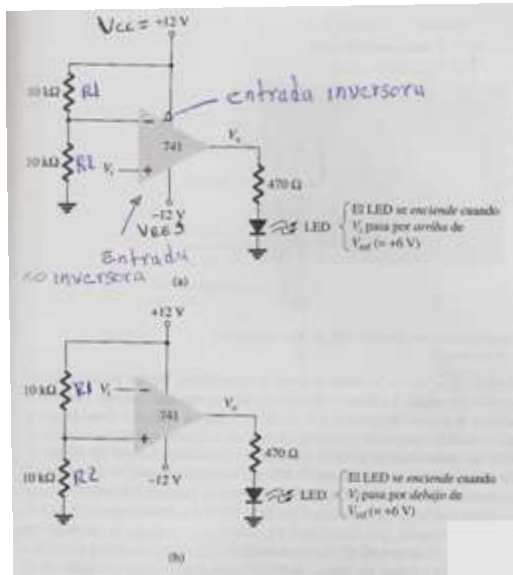


Figura 13.1 El op-amp 741c como comparador. (a) Comparador positivo, salida alta si $V_{in} > V_{ref}$; (b) comparador negativa, salida baja si $V_{in} < V_{ref}$.

13.1.2 COMPARADOR DE VOLTAJE DE CI. EL LM311

En la figura 13.2 se muestra el comparador de voltaje CI 311, el cual puede operar tanto con fuentes de alimentación dobles $+/-15\text{V}$ así como también con fuentes de alimentación sencillas. La salida puede proporcionar un voltaje en uno de dos niveles distintos o se puede emplear para accionar una lámpara o un relevador. La salida (7) se toma de un transistor bipolar con el objeto de permitir el manejo de una variedad de cargas. La unidad también cuenta con entradas balance y estroboscópicas, lo que permite la activación periódica de la salida.

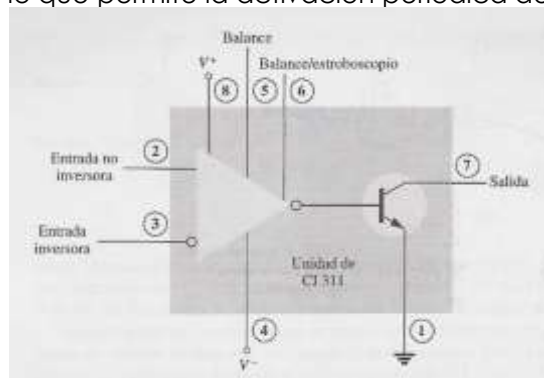


Figura 13.2 Comparador de voltaje CI 311 (encapsulado DIP de ocho terminales)

13.1.3 COMPARADOR DE VOLTAJE DE CI. EL LM339

La serie 339 de Nacional Semiconductor es otra familia de comparadores, cada encapsulado de CI contiene varios comparadores (véase la figura 13.3). La tensión de alimentación es común y todos los comparadores disipan potencia aunque solo uno de ellos este en uso.

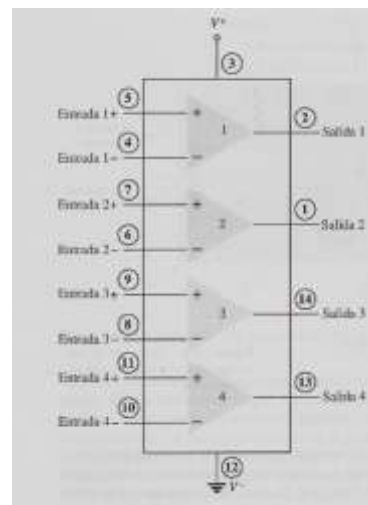


Figura 13.3 CI comparador cuádruple

13.2 CONVERTIDORES DIGITALES-ANALÓGICOS Y ANALÓGICOS-DIGITALES

Un convertidor analógico-digital (ADC *Analog-Digital Converter*) obtiene un valor digital que representa un voltaje analógico de entrada, mientras que un convertidor digital-analógico (DAC) convierte un valor digital a un voltaje analógico.

13.2.1 CONVERTIDOR DIGITAL-ANALÓGICO

La conversión digital-analógica puede llevarse a cabo por diferentes métodos. Un esquema comúnmente empleado utiliza una *red de resistores* y se denomina **red de escalera**. Una red de escalera, acepta valores binarios en la entrada (0v y V_{ref}) y proporciona un voltaje de salida proporcional al valor binario de entrada. Por ejemplo, la figura 13.4 (a) muestra una red de escalera de 4 bits (D0 a D3), para la cual, el voltaje analógico a la salida (V_o) está dado por:

$$V_o = \frac{D_0 * 2^0 + D_1 * 2^1 + D_2 * 2^2 + D_3 * 2^3}{2^4} * V_{ref} \rightarrow \quad (13.2a)$$

Siendo D_0 , D_1 , D_2 , D_3 números binarios 0 o 1.

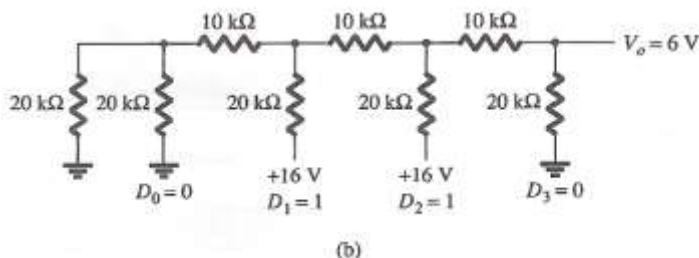


Figura 13.4 Red de escalera de 4 etapas empleada como un convertidor DAC.

13.2.1.1 DAC DE CI. AD7524

El AD7524 mostrado en la figura 13.5(a) es un convertidor D/A de ocho bits de la lógica CMOS. Posee un entrada de 8 bits que se puede cerrar de manera interna bajo el control de las entradas al seleccionar chip (\overline{CS}) y WRITE (\overline{WR}). Cuando estas dos entradas de control están en bajo, las entradas digitales de datos D_7 - D_0 producen la corriente analógica de salida OUT 1 (la terminal OUT 2, por lo regular esta a tierra). Cuando cualquier entrada de control pasa a ALTO, los datos digitales de entrada se enclavan y la salida analógica permanece en el nivel correspondiente a esos datos digitales fijos. En este estado, los cambios subsecuentes en las entradas digitales no tendrán efecto en OUT 1.

El tiempo máximo de establecimiento para el AD7524 por lo general, es de 100 nS. El voltaje de referencia, V_{REF} puede variar sobre voltajes negativos y positivos de 0 a 25V, de modo que se pueden producir corrientes de salida de ambas polaridades. La corriente de salida se puede convertir a un voltaje usando un amplificador operacional conectado, como se muestra en la figura 13.5(b). Note que la resistencia de retroalimentación del amplificador operacional ya es parte del chip DAC.

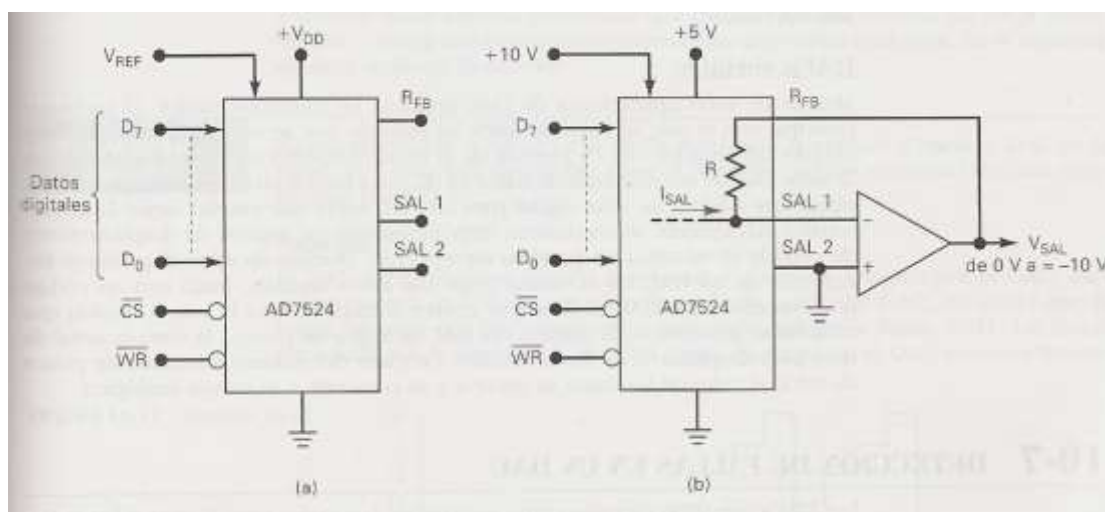


Figura 13.5 (a) DAC AD7524 de ocho bits con entradas enclavadas; (b) AD7524 conectado para producir un voltaje de salida analógico variando de 0V a aproximadamente -10V.

13.2.1.2 DAC DE CI. DAC0830

El convertidor D/A DAC0830 de Nacional Semiconductor es un ejemplo representativo de un CI fabricado para ser empleado con un microprocesador. Este CI es un CMOS y puede tener un V_{CC} máximo de 17 V; pero todas las entradas son compatibles con TTL. Se recomienda que $V_{REF} < 5V$ y que $V_{CC} = V_{REF} + 9V$. La figura 13.6 presenta la circuitería interna del DAC0830 y las conexiones a un amplificador operacional pequeño que sirve para aislar y amplificar el voltaje de salida, el cual es generado por la red de escalera $2R$ que está dentro del CI.

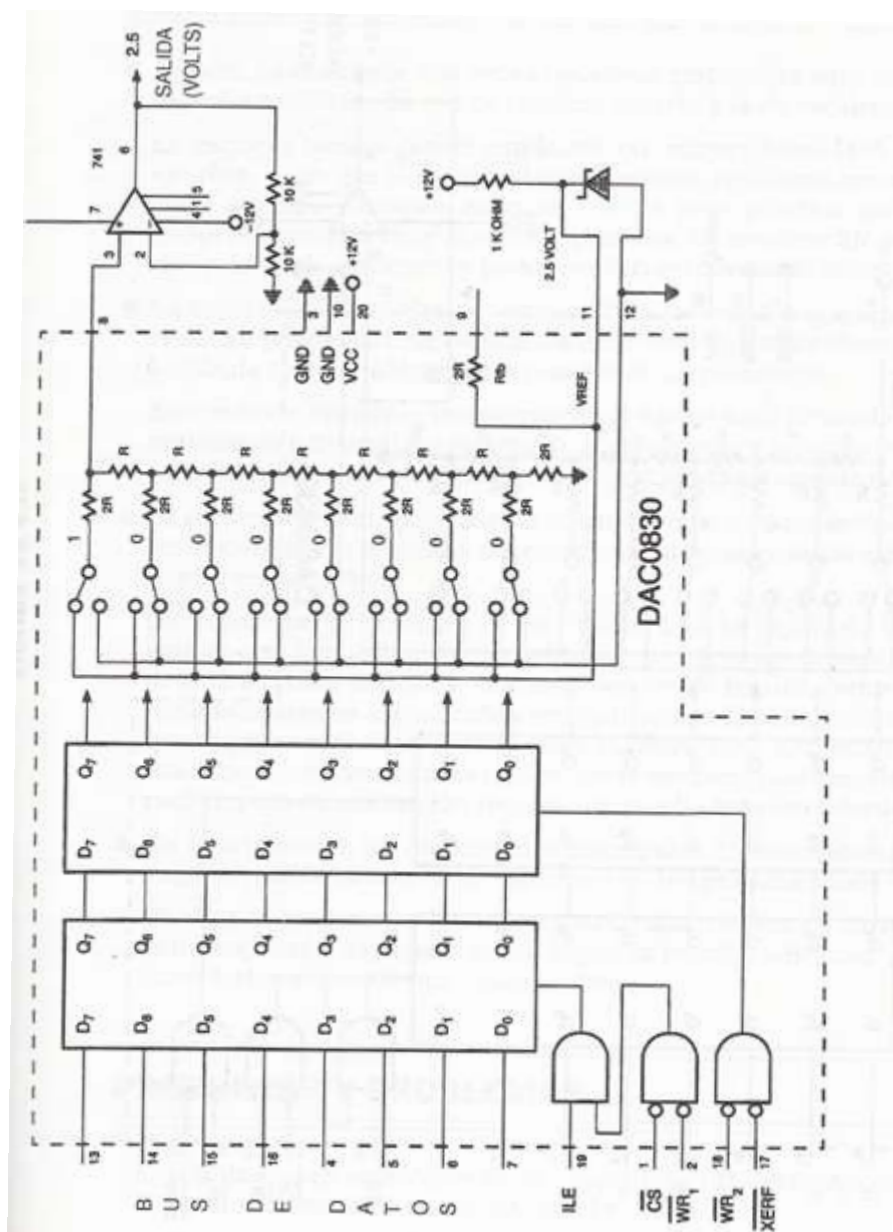


Figura 13.6 *Circuitería interna del DAC0830.*

13.2.2 CONVERTIDOR ANALÓGICO-DIGITAL

Un convertidor analógico-digital toma un voltaje analógico de entrada y después de cierto tiempo produce un código digital de salida que representa la entrada analógica. El proceso de conversión A/D es por lo general más tardado y complejo que el proceso D/A.

13.2.2.1 ADC DE RAMPA DIGITAL

En la figura 13.7 se muestra el diagrama de un ADC de rampa digital. Contiene un contador, un DAC, un comparador analógico y una compuerta AND de control. La salida del contador sirve como señal activa en BAJO de fin de conversión FDC.

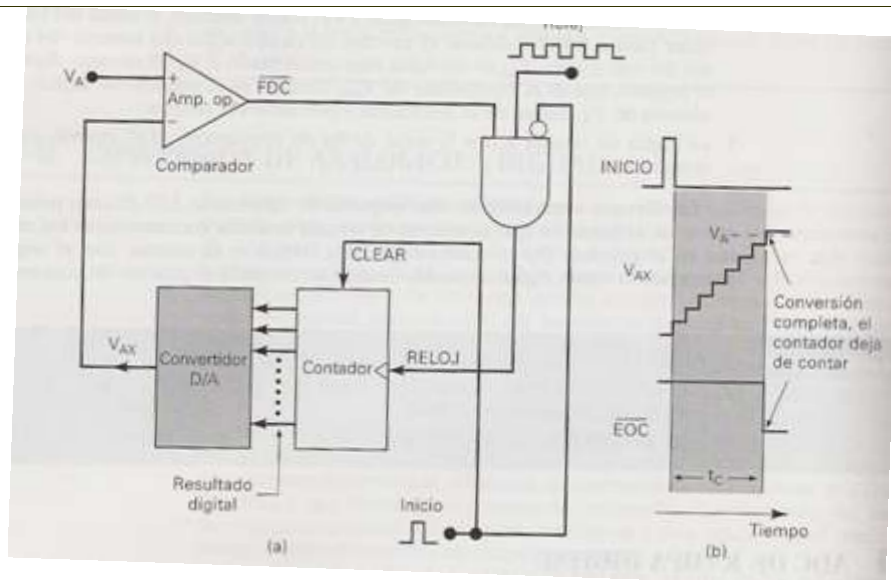


Figura 13.7 ADC de rampa digital.

Ejemplo demostrativo. Suponga los siguientes valores para el DAC de la figura 13.7: frecuencia de reloj (CLK) = 1MHz; $V_T = 0.1\text{mV}$; salida a plena escala = 10.23V, entrada de 10 bits. Determinar:

- El equivalente digital de $V_A=3.728$
- El tiempo de conversión
- La resolución del convertidor

Solución.

(a) El número de escalones es:

$$\text{Total de escalones} = 2^{\text{No de bits}} - 1 = 2^{10} - 1 = 1023$$

El tamaño de escalón es:

$$\text{Tamaño de escalón} = \text{salida a plena escala} / \text{numero de escalones} = 10.23\text{V} / 1023 = 10\text{mV}$$

Entonces el número de escalones a recorrer es:

$$\text{No escalones} = V_A + V_T / TE = (3728 \text{ V} + 0.1\text{mV}) / 10\text{mV} = 373 \text{ escalones}$$

Luego, el equivalente binario es correspondiente al número de escalones recorridos, es decir:

$$373 = 0101110101 \text{ salida binaria.}$$

(b) Ocurrieron 373 pulsos de reloj con una frecuencia de $T = 1/f = 1/1\text{MHz} = 1\mu\text{s}$, es decir $373\mu\text{s}$.

(c) La resolución es igual al tamaño del escalón del DAC, que es de 10 mV. En porcentaje es $1/1023 \times 100\% = 0.1\%$.

13.2.2.2 ADC DE APROXIMACIONES SUCESIVAS. CI ADC0804

La figura 13.8 muestra la configuración del ADC0804, el cual es un CI CMOS que realiza la conversión A/D usando el método de aproximaciones sucesivas. Algunas de sus características más importantes son:

- La entrada lógica real es $V_{ENT} = V_{ENT+} - V_{ENT-}$. Durante la operación normal, el convertidor usa $V_{CC}=+5V$ como voltaje de referencia y la entrada analógica puede variar de 0 a 5V a límite de escala.
- Convierte el voltaje analógico de entrada a una salida de 8 bits. Las salidas digitales tienen buffers de triestado, de modo que se pueden conectar con facilidad en una configuración de bus de datos.
- Tiene un circuito interno generador de reloj que produce una frecuencia de $f = 1/(1.1RC)$, donde R y C son valores de componentes conectados externamente. Una frecuencia de reloj común es de 606 kHz usando $R=10\text{ k}\Omega$ y $C=150\text{ pF}$. Si se desea usar una señal externa de reloj, conéctala al pin CLK IN.
- Si se usa una frecuencia de reloj de 606 kHz el tiempo de conversión es de aproximadamente 100µs.
- Tiene conexiones a tierra separadas para voltajes digitales y analógicos. El pin 10 es la tierra digital (es inherentemente ruidosa debido a los cambios continuos de estado de los dispositivos digitales). El pin 8 es la tierra analógica.

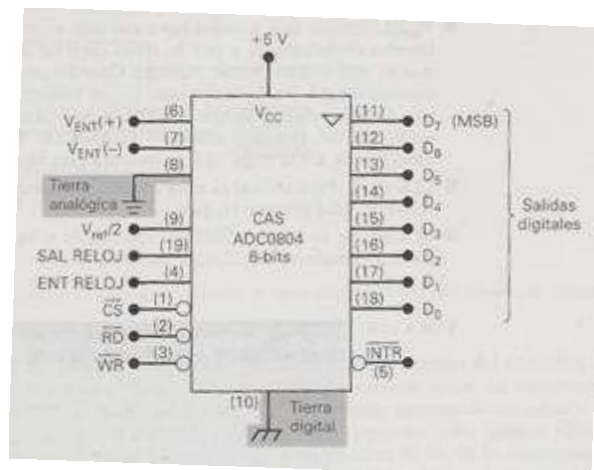


Figura 13.8 ADC AD0804 de aproximaciones sucesivas de 8 bits con salidas triestado. Resolución 8 bits = $5V/255 = 19.6\text{ mV}$

13.3 EL TEMPORIZADOR. CI NE555, TLC555

La figura 13.9 muestra el diagrama de bloques del temporizador CI 555, como se observa de la figura, este CI combina un oscilador de relajación, dos comparadores, un flip-flop RS y un transistor que actúa como elemento de conmutación. Las resistencias de valor R definen los voltajes de referencia $2V_{CC}/3$ y $V_{CC}/3$.

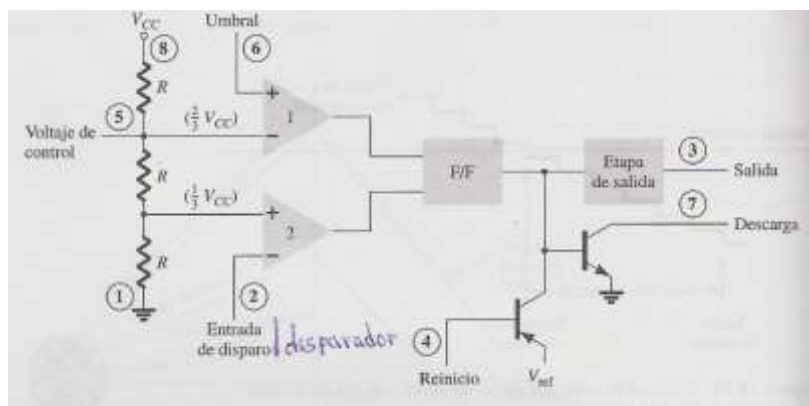


Figura 13.9 Detalle del temporizador 555.

13.3.1 USO DEL CI 555 COMO MULTIVIBRADOR ASTABLE

Un **reloj** es un oscilador o, como se conoce en ocasiones, un **multivibrador astable**. La figura 13.10 muestra la forma de conectar el CI 555 cuando se utiliza como multivibrador astable, construido mediante el empleo de dos resistores R_A y R_B y de un capacitor C externos para fijar el intervalo de temporización de la señal de salida.

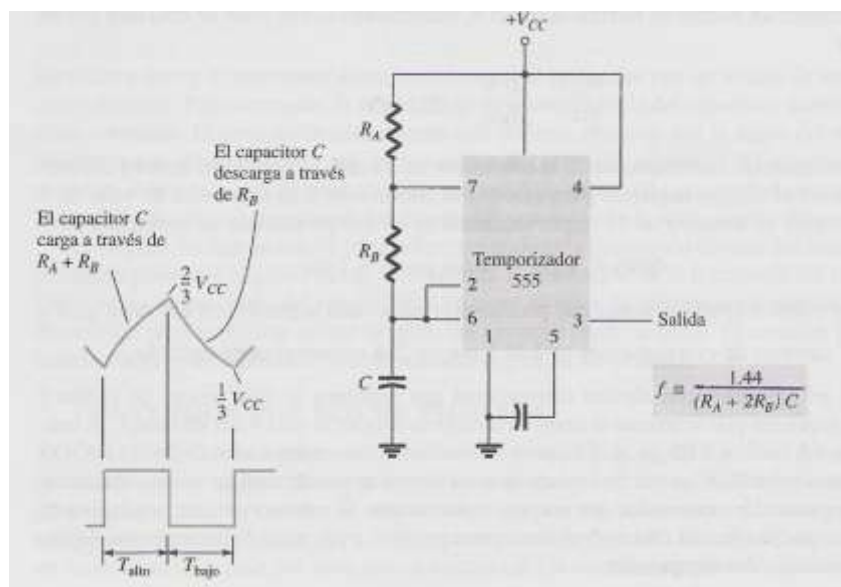


Figura 13.10 Multivibrador astable (reloj) que utiliza un CI 555.

Operación del multivibrador astable. Los amplificadores 1 y 2 conectados a las entradas del flip-flop se utilizan como *comparadores de voltaje* para iniciar (S) y reinicializar (R) el flip-flop, el voltaje de referencia para los comparadores está dado por un divisor de voltaje formado por tres resistores. Este divisor de voltaje aplica $1/3$ del voltaje de la fuente ($1/3 V_{CC}$) a la entrada positiva del comparador inferior, y $2/3 V_{CC}$ a la entrada negativa del comparador superior. La entrada negativa del comparador inferior se denomina *disipador*, mientras que la entrada positiva del comparador superior es el *umbral*.

Cuando el flip-flop es reinicializado al estado 0, la terminal de descarga (7) se encuentra en estado de alta impedancia, lo que permite que el capacitor se cargue a través de R_A y R_B . Cuando el voltaje del capacitor alcanza un valor un poco mayor que $2/3 V_{CC}$ (este es el voltaje de umbral en la terminal 6) el flip-flop cambia del estado 0 a un 1 lógico. Lo anterior hace que el transistor de descarga se active, con lo que el capacitor comienza a descargarse a través de R_B y el transistor de descarga, hasta que el voltaje alcance un valor un poco menor que $1/3 V_{CC}$. En ese momento, el flip-flop es reinicializado y todo el ciclo comienza otra vez.

Frecuencia de oscilación del temporizador 555 como multivibrador astable (reloj)

De los estudios con capacitores sabemos que el tiempo de carga y descarga de un capacitor esta dado por:

$$V_C = V_S \left(1 - e^{\frac{-T}{RC}} \right) \quad \rightarrow \quad (13.3a)$$

Donde:

V_C = voltaje a través del capacitor

V_s = voltaje de alimentación
 T = tiempo de descarga
 RC = constante de tiempo RC

Resolviendo la ecuación en términos del periodo de oscilación se tiene que:

$$T = -RC * \ln\left(\frac{-V_c}{V_s} + 1\right) \rightarrow (13.3b)$$

De la ecuación anterior, el tiempo necesario para cambiar del voltaje mínimo en el capacitor ($1/3 V_{cc}$) al voltaje máximo en el capacitor ($2/3 V_{cc}$) está dado por:

$$T = \left[-RC * \ln\left(\frac{-2/3 V_s}{V_s} + 1\right) \right] - \left[-RC * \ln\left(\frac{-1/3 V_s}{V_s} + 1\right) \right] = -RC [\ln(1/3) - \ln(2/3)] \cong 0.69 RC$$

Un ciclo está formado por un tiempo de carga y otro de descarga. La constante de tiempo RC para la carga es $C(R_A + R_B)$ debido a que el capacitor se carga a través de R_A y R_B ; pero la constante de tiempo para la descarga es $C * R_B$ debido a que el capacitor se descarga a través de R_B . Entonces el tiempo de un ciclo completo (carga y descarga) es:

$T = T_C + T_{DC} = 0.69 * (R_A + R_B) + 0.69 * C * R_B = 0.69 * (R_A + 2R_B)$, de donde la frecuencia (el inverso del periodo) está dado por:

$$F = \frac{1}{T} = \frac{1.44}{(R_A + 2 * R_B) * C} \rightarrow (13.3c)$$

$F = \frac{1440}{(R_A + 2 * R_B) * C}$
 $R_A, R_B \rightarrow k\Omega$
 $C \rightarrow \mu F$

La figura 13.11 muestra la conexión típica del temporizador 555 como oscilador astable así como las formas de onda tanto a la salida del capacitor como a la salida del transistor de salida.

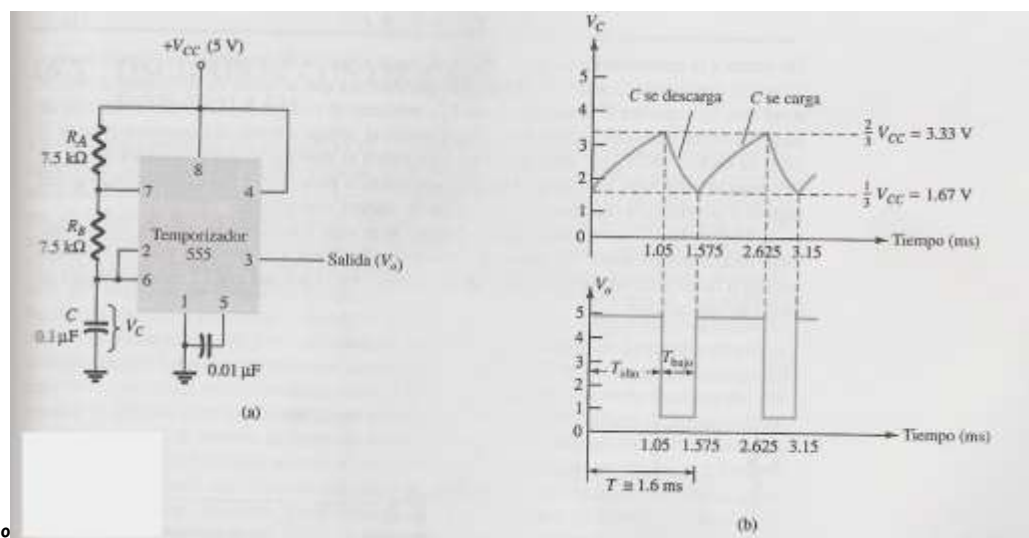


Figura 13.11 (a) Multivibrador astable; (b) formas de onda

Véase diagrama en NTE 1-185.

El 555 producirá una salida con frecuencia muy estable desde periodos muy grandes hasta muy pequeños, alrededor de 0.5 MHz ($T = 2 * 10^{-6}$ s). El circuito funciona con voltajes de alimentación de entre 5 V y 1.8 V, y consume entre 3 mA y 10 mA de corriente cuando no hay carga alguna

conectada a él. Una buena característica del 55 es su capacidad en corriente, ya que el dispositivo puede consumir o proporcionar hasta 200 mA, lo que significa que puede excitar cargas muy grandes.

13.4 EL OSCILADOR CONTROLADO POR VOLTAJE. CI LM566

Un oscilador controlado por voltaje (VCO, *Voltage-Controlled Oscillator*) es un circuito que proporciona una señal variable de salida (por lo general forma de onda cuadrada o triangular) cuya frecuencia puede ajustarse a lo largo de un rango controlado por un voltaje de cd.

Un ejemplo de VCO es la unidad de CI 566, la cual contiene los circuitos necesarios para generar tanto señales con formas de onda cuadrada, como triangular y cuya frecuencia se establece mediante un resistor y un capacitor externos, y que luego es modificada por medio de un voltaje de cd aplicado.

La **frecuencia de operación libre** o de operación central f_o , se puede calcular por:

$$f_o = \frac{2}{R_1 C_1} \left(\frac{V^+ - V_c}{V^+} \right) \quad \rightarrow \quad (13.4a)$$

Con las siguientes restricciones prácticas de los valores de circuito:

1. R_1 deberá encontrarse en el rango: $2\text{k}\Omega \leq R_1 \leq 20\text{k}\Omega$
2. V_c deberá encontrarse en el rango: $\frac{3}{4} V^+ \leq V_c \leq V^+$
3. f_o deberá ser menor a 1 MHz
4. V^+ deberá estar en el rango de 10V a 24 V.

Uso del 566 como generador de onda de salida fija

La figura 13.12 muestra un ejemplo en el que se utiliza el generador de funciones 566 para proporcionar tanto señales de onda cuadrada como triangular a una frecuencia fija establecida por R_1 , C_1 y V_c . Un divisor de voltaje, resistores R_2 y R_3 , proporcionan un voltaje de cd de modulación de un valor fijo.

En esta configuración, el voltaje de control, V_c , esta dado por:

$$V_c = \frac{R_3}{R_2 + R_3} * V^+ \quad \rightarrow \quad (13.4b)$$

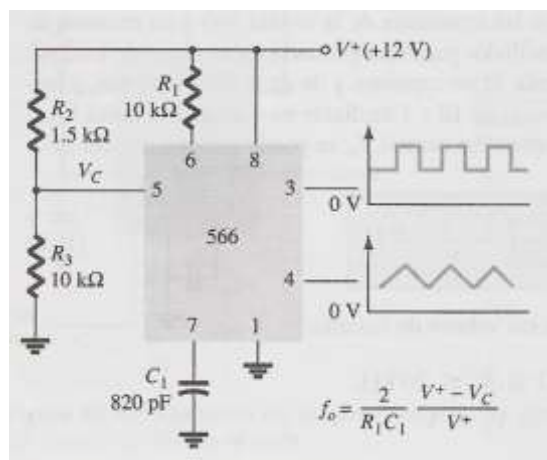


Figura 13.12
conexión de la
unidad VCO
566 con
frecuencia fija.

Uso del 566 como generador de onda de salida variable

El circuito de la figura 13.13 muestra la forma en la que puede ajustarse la frecuencia de salida de la onda cuadrada, mediante el empleo del voltaje de entrada V_c , para variar la frecuencia de la señal. El potenciómetro R_3 permite la variación de V_c desde cerca de 9 V hasta aproximadamente 12 V. sobre un rango completo de frecuencias de alrededor de 10:1

En esta configuración, el voltaje de control, V_c , esta dado por:

$$V_c = \frac{R_3 + R_4}{R_2 + R_3 + R_4} * V^+ \quad \rightarrow \quad (13.4c)$$

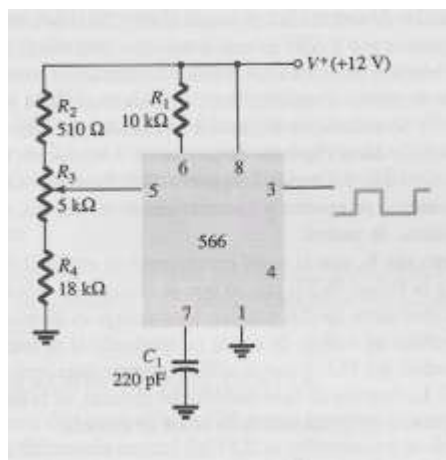


Figura 13.13 Conexión de la unidad VCO 566 con frecuencia variable a través del potenciómetro R_3 .

13.5 GENERADORES DE SEÑAL. CI ICL8038, XR8038

Un generador de señal proporciona una señal de ca de amplitud ajustable y frecuencia variable para ser utilizada al operar algún amplificador u otro dispositivo lineal. La frecuencia por lo general se ajusta desde hertz hasta kiloHertz y la amplitud de la señal puede ajustarse desde milivolts hasta algunos volts.

13.5.1 CIRCUITO INTEGRADO GENERADOR DE FORMAS DE ONDAS. 8038

El CI 8038 mostrado en la figura 13.14 es un generador de formas de onda de precisión.

Características del CI 8038

- Consta de 14 terminales
- Produce ondas senoidales, triangulares y rectangulares
- La frecuencia de la onda de salida es ajustable desde 1 Hz hasta 300 kHz

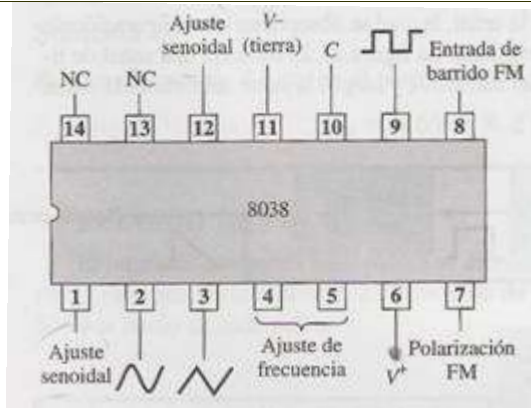


Figura 13.14 CI 8038 generador de formas de onda

Salida con frecuencia ajustable

La figura 13.15 muestra la conexión del CI cuando se emplea para proporcionar una salida con frecuencia ajustable. En esta configuración la frecuencia de salida queda determinada por:

$$f = \frac{0.15}{RC} \quad \rightarrow \quad (13.5)$$

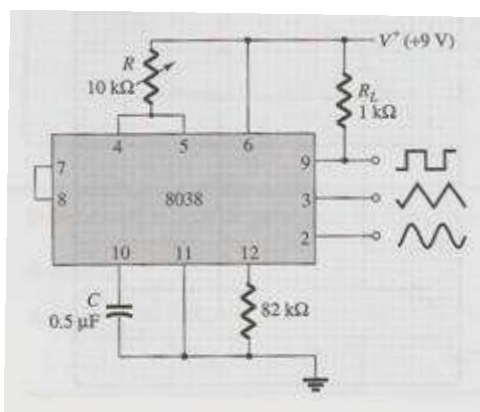


Figura 13.15 Conexión del 8038 como generador de frecuencia variable y amplitud constante.

Salida con frecuencia y amplitud ajustables

Si se desea ajustar la amplitud a la salida del CI 8038, simplemente se utiliza un *amplificador de acoplamiento* tal como el 310, el cual tiene una ganancia de voltaje prácticamente unitaria, con una impedancia de salida de cerca de 1 Ohm. La salida ajustable se logra al alimentar la patilla 7 del op-amp 310 con el voltaje de amplitud deseado en el rango $0 \leq V_7 \leq 9$. Por ejemplo la figura 13.16 muestra un generador de onda senoidal con amplitud ajustable, mientras que en la figura 13.17 se muestra un generador de onda cuadrada con amplitud de +5 V, ideal para utilizarse con **circuitos digitales TTL**. En ambos circuitos la frecuencia puede variar desde 30Hz hasta 30 kHz mediante la regulación adecuada del potenciómetro de 10kΩ.

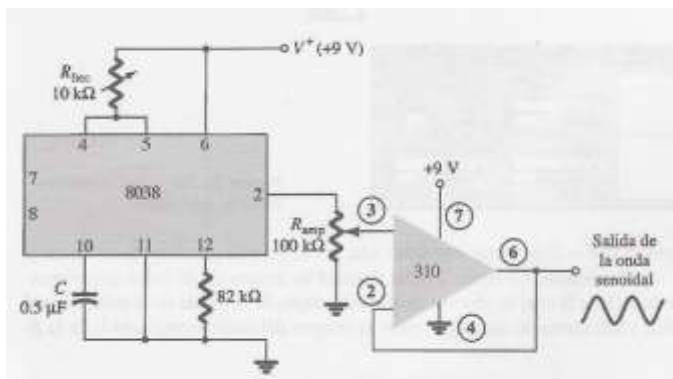


Figura 13.16 Generador de forma de onda senoidal con amplitud y frecuencia ajustables.

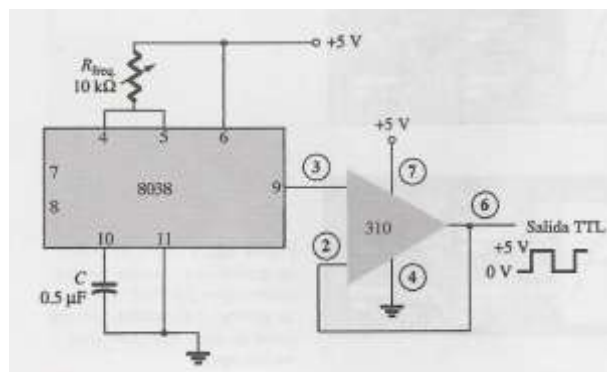


Figura 13.17 Generador de forma de onda cuadrada con amplitud y frecuencia ajustables, ideal para circuitos digitales TTL.

Capítulo 14. EL OSCILOSCOPIO

El Osciloscopio es un instrumento electrónico que registra los cambios de tensión producidos en circuitos eléctricos y electrónicos y los muestra en forma gráfica en la pantalla de un tubo de rayos catódicos. Unos conversores especiales conectados al osciloscopio pueden transformar vibraciones mecánicas, ondas sonoras y otras formas de movimiento oscilatorio en impulsos eléctricos observables en la pantalla del tubo de rayos catódicos.

14.1 COMPONENTES DEL OSCILOSCOPIO

14.1.1 El tubo de rayos catódicos

El osciloscopio de rayos catódicos (CRO, Cathode Ray Oscilloscope) es un dispositivo que permite visualizar cualquier tipo de onda aplicada en sus terminales.

El tubo de rayos catódicos (CRT, Cathode Ray Tube) mostrado en la figura 14.1, es la parte fundamental del CRO, ya que permite la visualización de la forma de onda de una señal aplicada. El CRT está formado por cuatro partes básicas:

1. Un cañón de electrones que produce una corriente de electrones
2. Elementos de enfoque y aceleración para generar un haz de electrones bien definidos
3. Placas deflectoras horizontales y verticales para controlar la trayectoria del haz de electrones
4. Una cubierta de vidrio al vacío con una pantalla fosforescente, la cual brilla de forma visible cuando incide en ella el haz de electrones.

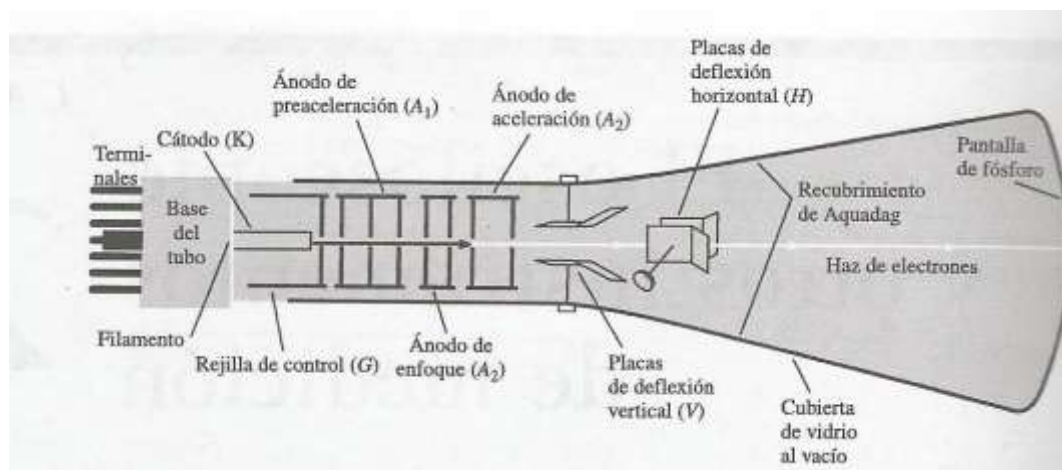


Figura 14.1 Tubo de rayos catódicos: construcción básica

14.1.2 Circuito de barrido horizontal o base de tiempos

Es un circuito encargado de generar una señal que aplicada a las placas horizontales produce un barrido del haz en la dirección del eje x de la pantalla (eje de tiempos)

14.1.3 Amplificador de señales de entrada

Permiten visualizar en la pantalla señales de amplitud muy pequeña.

14.1.4 La pantalla de un osciloscopio

Se divide en 10 divisiones horizontales por 8 verticales del mismo tamaño (cercano al cm). Algunos osciloscopios poseen marcas horizontales de 0%, 10%, 90% y 100% para facilitar la medida de tiempos de subida y bajada en los flancos (se mide entre el 10% y el 90% de la amplitud de pico a pico).

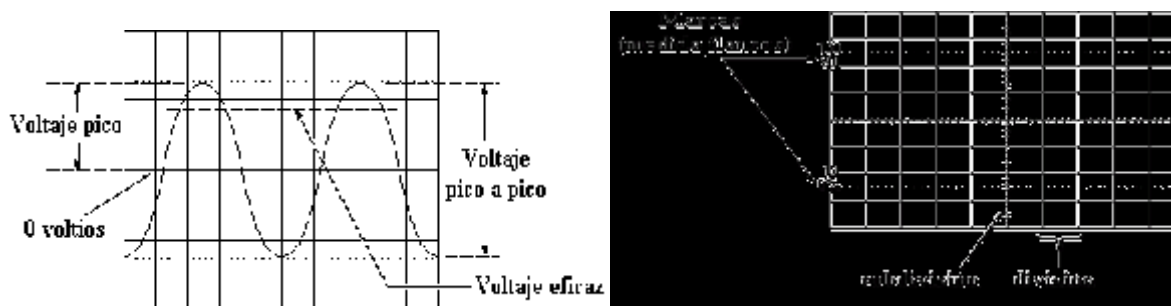


Figura 14.2 Pantalla del osciloscopio

14.2 MEDICIÓN DE UNA SEÑAL DE VOLTAJE CON EL OSCILOSCOPIO

El osciloscopio es un dispositivo para medir el voltaje de forma directa. Otras medidas se pueden realizar a partir de esta por simple cálculo (por ejemplo, la de la intensidad ó la potencia). Los cálculos para señales CA pueden ser complicados, pero siempre el primer paso para medir otras magnitudes es empezar por el voltaje.

En la figura se muestra el valor de pico V_p , el valor de pico a pico V_{pp} , normalmente el doble de V_p y el valor eficaz V_{ef} ó V_{RMS} (root-mean-square, es decir la raíz de la media de los valores instantáneos elevados al cuadrado) utilizada para calcular la potencia de la señal CA.

Realizar la medida de voltajes con un osciloscopio es fácil, simplemente se trata de contar el número de divisiones verticales que ocupa la señal en la pantalla. Ajustando la señal con el mando de posicionamiento horizontal podemos utilizar las subdivisiones de la rejilla para realizar una medida más precisa (recordar que una subdivisión equivale generalmente a 1/5 de lo que represente una división completa). Es importante que la señal ocupe el máximo espacio de la pantalla para realizar medidas fiables, para ello actuaremos sobre el conmutador del amplificador vertical.

Mandos o controles principales.

1. Interruptor de encendido (POWER)
2. Control de brillo (INTENS)
3. Control de enfoque (FOCUS)
4. Selectores de medida de tensión (VOLT/DIV)
5. Desplazamiento horizontal y vertical (X.POS, Y. POS)
6. Selector para medidas de periodos (TIME/DIV)
7. Selector de señales de entrada (CH1/CH2)
8. Modo X-Y
9. Selector del tipo de señal a visualizar (AC, DC, GND)
10. Canales de entrada

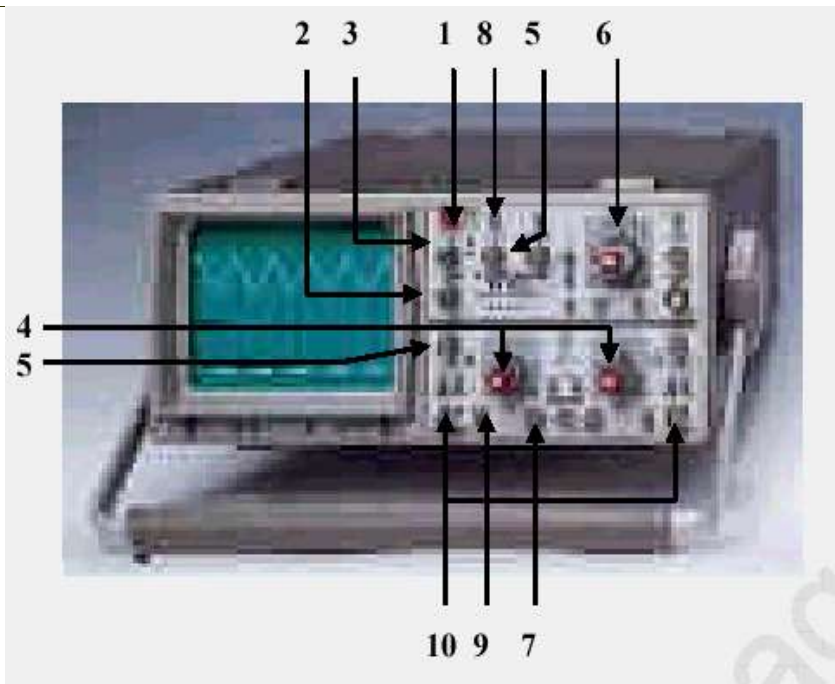


Figura 14.3 Mandos principales del osciloscopio.

Capítulo 15. APÉNDICES

15.1 TABLAS DE RESISTORES Y CAPACITORES COMERCIALES

Valores estándar de resistencias comerciales

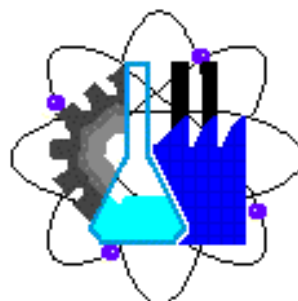
Ohms (Ω)					Kilohms ($k\Omega$)		Megohms ($M\Omega$)	
0.10	1.0	10	100	1000	10	100	1.0	10.0
0.11	1.1	11	110	1100	11	110	1.1	11.0
0.12	1.2	12	120	1200	12	120	1.2	12.0
0.13	1.3	13	130	1300	13	130	1.3	13.0
0.15	1.5	15	150	1500	15	150	1.5	15.0
0.16	1.6	16	160	1600	16	160	1.6	16.0
0.18	1.8	18	180	1800	18	180	1.8	18.0
0.20	2.0	20	200	2000	20	200	2.0	20.0
0.22	2.2	22	220	2200	22	220	2.2	22.0
0.24	2.4	24	240	2400	24	240	2.4	
0.27	2.7	27	270	2700	27	270	2.7	
0.30	3.0	30	300	3000	30	300	3.0	
0.33	3.3	33	330	3300	33	330	3.3	
0.36	3.6	36	360	3600	36	360	3.6	
0.39	3.9	39	390	3900	39	390	3.9	
0.43	4.3	43	430	4300	43	430	4.3	
0.47	4.7	47	470	4700	47	470	4.7	
0.51	5.1	51	510	5100	51	510	5.1	
0.56	5.6	56	560	5600	56	560	5.6	
0.62	6.2	62	620	6200	62	620	6.2	
0.68	6.8	68	680	6800	68	680	6.8	
0.75	7.5	75	750	7500	75	750	7.5	
0.82	8.2	82	820	8200	82	820	8.2	
0.91	9.1	91	910	9100	91	910	9.1	

Valores estándar de capacitores comerciales

pF					μF				
10	100	1000	10000	0.10	1.0	10	100	1000	
12	120	1200							
15	150	1500	15000	0.15	1.5	18	180	1800	
22	220	2200	22000	0.22	2.2	22	220	2200	
27	270	2700							
33	330	3300	33000	0.33	3.3	33	330	3300	
39	390	3900							
47	470	4700	47000	0.47	4.7	47	470	4700	
56	560	5600							
68	680	6800	68000	0.68	6.8				
82	820	8200							



UAEM



Facultad de Ciencias Químicas e Ingeniería