

Instituto tecnológico de Oaxaca

Electrónica digital II      ECC0417

Proyecto final “Diseño de un circuito secuencial  
utilizando un contador binario de cuatro bits “

Catedrático:    Rodríguez Calvo Enrique

Alumno:         Ramírez Hernández Josué

Sosa Pacheco Isidro

Oaxaca, Oax. Noviembre de 2008

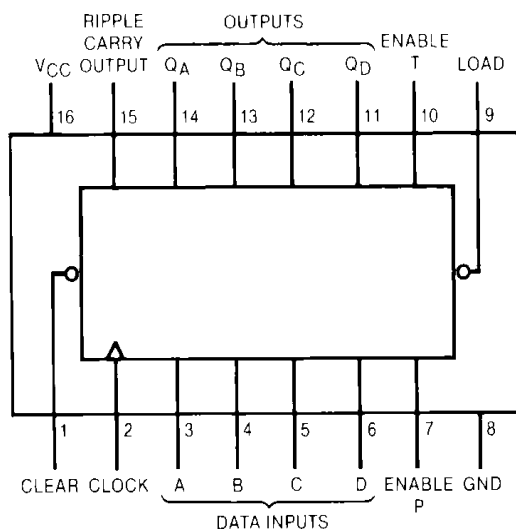
## Diseño de un circuito secuencial utilizando un contador binario de cuatro bits

**Introducción:** En este trabajo se presentara el proceso para el diseño e implementación de una serie de números binarios utilizando un contador binario de cuatro bits.

**Objetivo:** Diseñar un contador por medio del circuito integrado 74LS163 con la secuencia 0000-0111-1000-1001-1010-0000

### Información adicional

El circuito integrado 74LS163 es un contador binario de cuatro bits, esto quiere decir que puede contar del cero binario hasta el quince binario, aunque si el usuario lo desea puede programar o hacer arreglos de compuertas para determinar el número máximo (en binario) que desee y también puede implementar un arreglo de compuertas lógicas para determinar en qué numero quiere iniciar el conteo.



El esquema de la izquierda muestra que función cumple cada pin del dispositivo. Clear (pin 1) si tiene un uno lógico la función de borrado o reset se mantiene inactivo, sin embargo si se manda un cero lógico a esta entrada el borrado se activa por lo que el número en binario que se muestra en la salida (pines 11 al 14) cuando esto se activa es el cero.

Clock (pin 2 reloj) este dispositivo es síncrono lo que significa que necesita una entrada de reloj, es en la pin 2 en donde se conecta a un generador de pulsos de reloj. Los pines A,B,C,D sirven para asignar un valor de inicio para el conteo, solo que para activar esta función es necesario que el valor lógico de la pin 9 (load) sea cero, la tierra para el circuito integrado está localizada en la pin 8 y la alimentación (Vcc) en la pin 16, el voltaje de alimentación recomendado para el integrado es de 5 V. En las pines del 11 al 14 se muestra un número binario de cuatro bits ( la salida) y en la pin 15 es en donde se muestra el bit de acarreo, esto

quiere decir que cuando se haya completado un ciclo de conteo del cero al quince binario marcará un uno el bit de acarreo.

### Desarrollo:

Para saber qué tipo de arreglos de compuertas lógicas utilizar y no estar probando infinidad de posibles arreglos nos podemos basar en los mapas de Karnaugh para determinar la función lógica que se necesite. El orden que se escogió para el bit más significativo del nibble (4 bits de información) en el circuito integrado es el siguiente DCBA, esto quiere decir que en la pin D y en la pin QD encontramos el bit más significativo. En los mapas de Karnaugh los números binarios que no están incluidos en el conteo los tomaremos en condiciones no importa, por ejemplo el uno binario (0001), el dos en binario (0010), el tres, el cuatro, el cinco, el seis, el once, el doce, el trece, el catorce y el quince estarán en condición no importa ya que no estarán dentro del conteo requerido.

Para activar el clear (pin 1) se necesita que tenga una entrada de cero lógico, y en los demás elementos del conteo como no queremos que se active le pondremos en el mapa de Karnaugh como un uno lógico.

El acomodo de los valores lógicos en el mapa de Karnaugh se presenta en la imagen de la derecha, como se puede apreciar en el momento en que el número binario vale 10 en decimal (posición 10 del mapa) se tiene un cero, esto quiere decir que es aquí donde el conteo termina y se regresa al valor de cero.

		B							
		<hr/>							
D		1	X	X	X		C		
		X	X	1	X				
		X	X	X	X				
		1	1	X	0				
		<hr/>							
		A							

La función que se obtiene del mapa anterior es  $\bar{f} = BD$  o  $f = \overline{BD}$  donde al aplicar una compuerta NAND en QD y QB resolverá este problema.

		B				
		<hr/>				
		0	X	X	X	
		X	X	1	X	
		X	X	X	X	
		1	1	X	1	
		<hr/>				
		A				

D

C

La siguiente parte que nos falta es el cómo programar el valor binario de inicio para el conteo, el valor binario con el que se quiere que comience el conteo se configura en las pines 3,4,5,6 teniendo el bit más significativo la pin 6, cuando LOAD esta activado carga el valor en las pines anteriormente mencionadas en la salida Q, como necesitamos que se asigne el valor 0111 después del 0000 en el mapa de

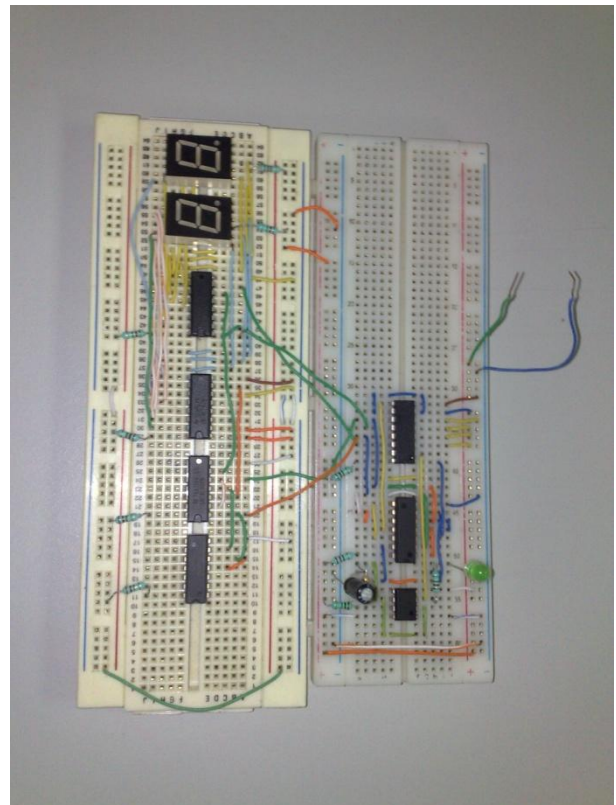
Karnaugh ponemos un 0 en la posición 0, con el fin de activar la función LOAD, como en los demás elementos del conteo ( 0111-1000-1001-1010) no queremos que esta función se active le dejamos un uno en sus correspondientes posiciones en el mapa de Karnaugh, de tal forma que por ejemplo el numero 1001 tenga un uno binario en la posición 9 del mapa de Karnaugh.



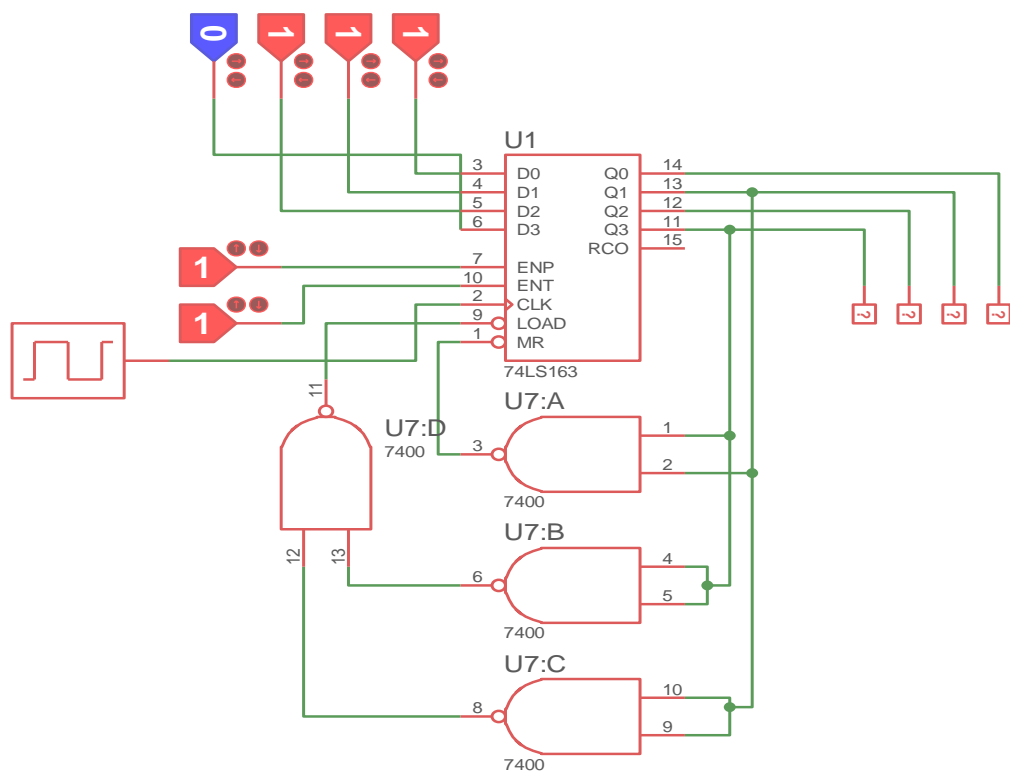
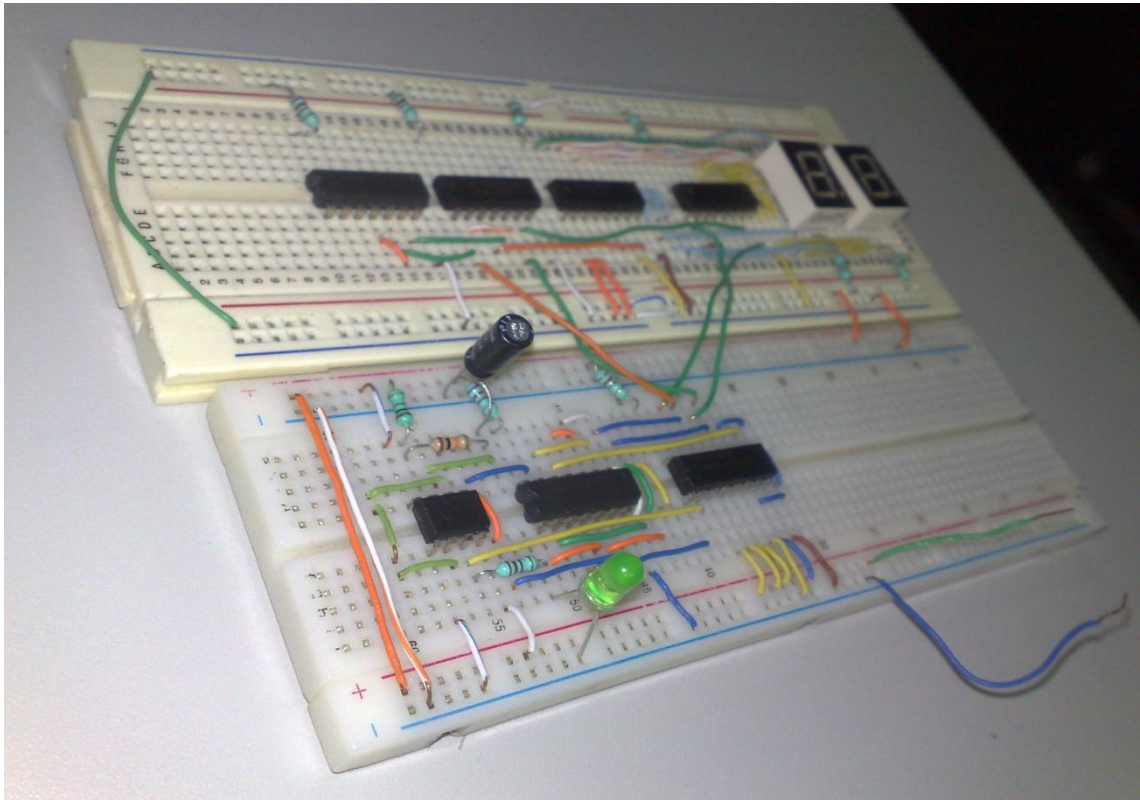
La  
función

que se obtiene del mapa de Karnaugh es:  
 $\bar{f} = \bar{B}\bar{D}$  o  $f = \overline{\bar{B}\bar{D}}$  que es la función que nos ayudara a resolver este problema, la función obtenida puede implementarse con dos compuertas NOT y una compuerta NAND, pero como solo se puede usar compuertas NAND se debe recordar que el equivalente NOT en compuertas NAND es el que se presenta en la imagen superior.

En la imagen de la derecha se observa el arreglo del contador en una protoboard y otro arreglo para que el numero se muestre en el display.



El montaje del circuito queda en la siguiente imagen.



Fuentes de información

Data sheet del circuito integrado 74LS163