Sistema Inteligente de Transporte

Objetivo general

Concebir y desarrollar los elementos componentes de un Sistema Inteligente de Transporte de forma tal que posibilite, como tarea fundamental, la gestión y el control centralizado de toda la red de tráfico de una localidad y de soporte a otras aplicaciones comunmente asociadas a los SIT

Sistema Inteligente de Transporte

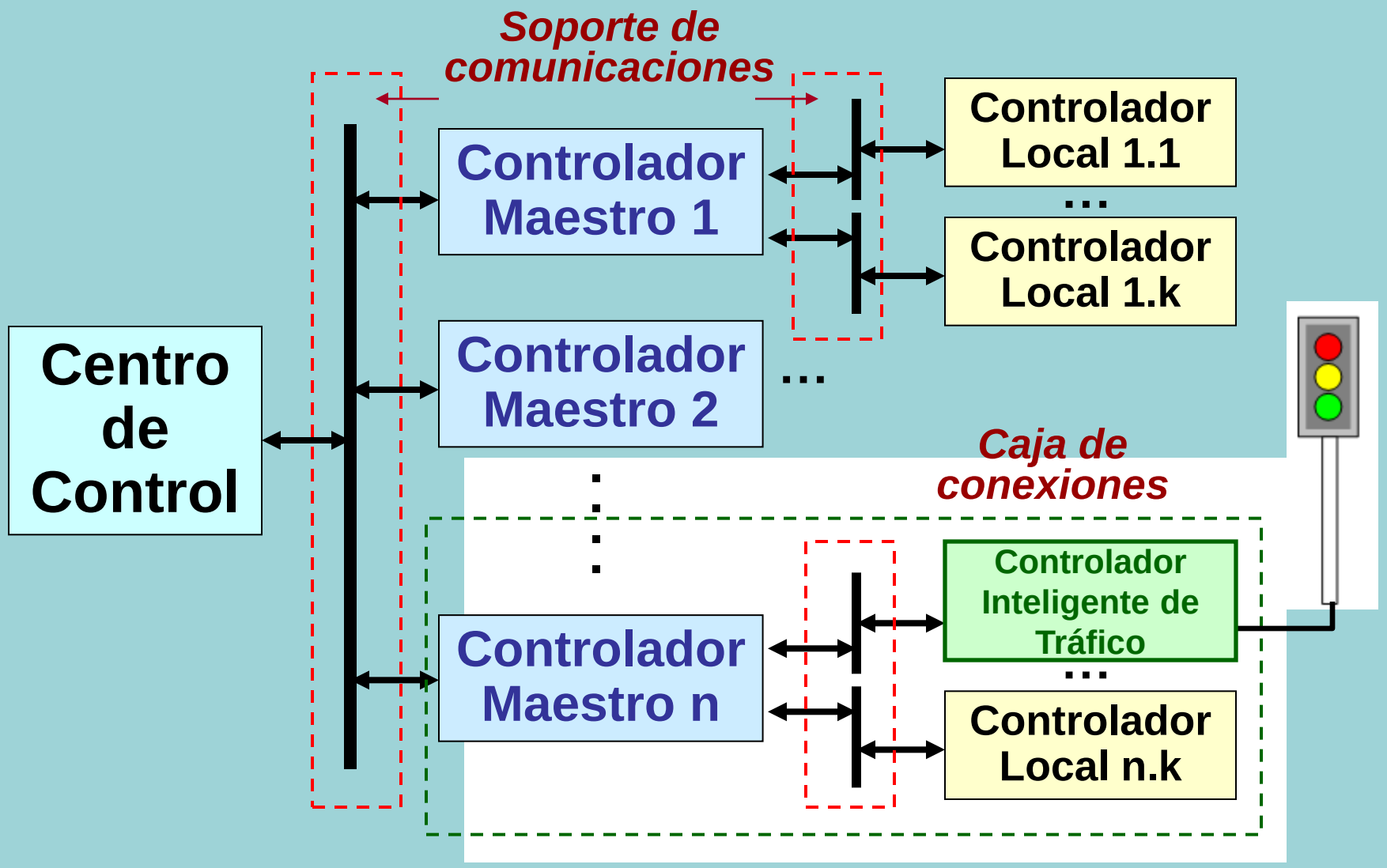
Tareas asociadas a un SIT

- Control de tráfico
- Información al viajero
- Sensado de flujo vehicular
- Identificación automática de vehículos (AVI)
- Localización automática de vehículos (AVL)
- …
- Estación meteorológica

Concepción del SIT

- **Sistema *flexible***
- **Estructura *jerárquica***
- **Sistema *distribuido* compuesto por:**
  - **Un Centro de Control**
  - **Controladores Maestros**
  - **Controladores Locales**
  - **Soporte de comunicaciones**

Concepción del SIT (cont.)

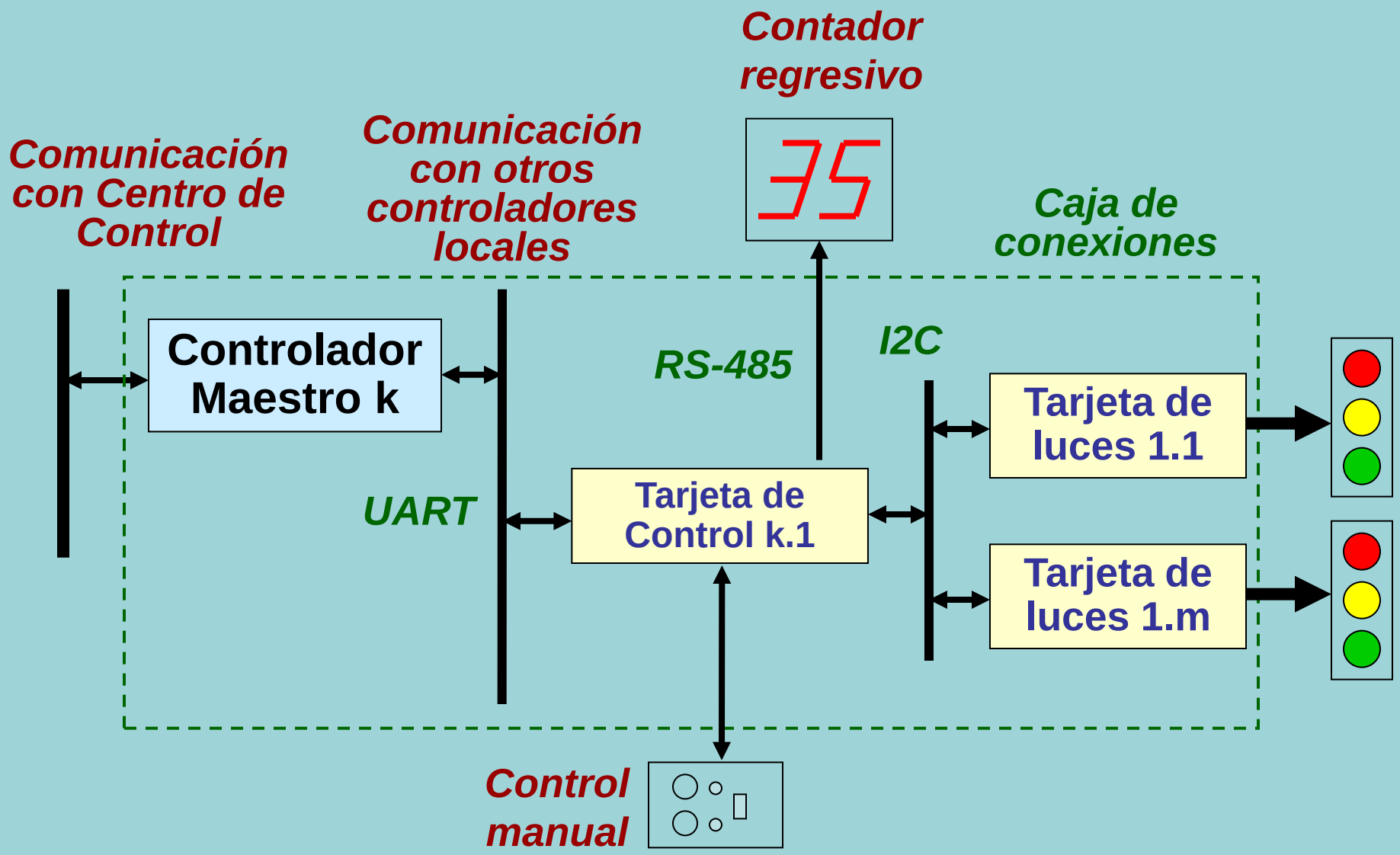


Controlador Inteligente de Tráfico

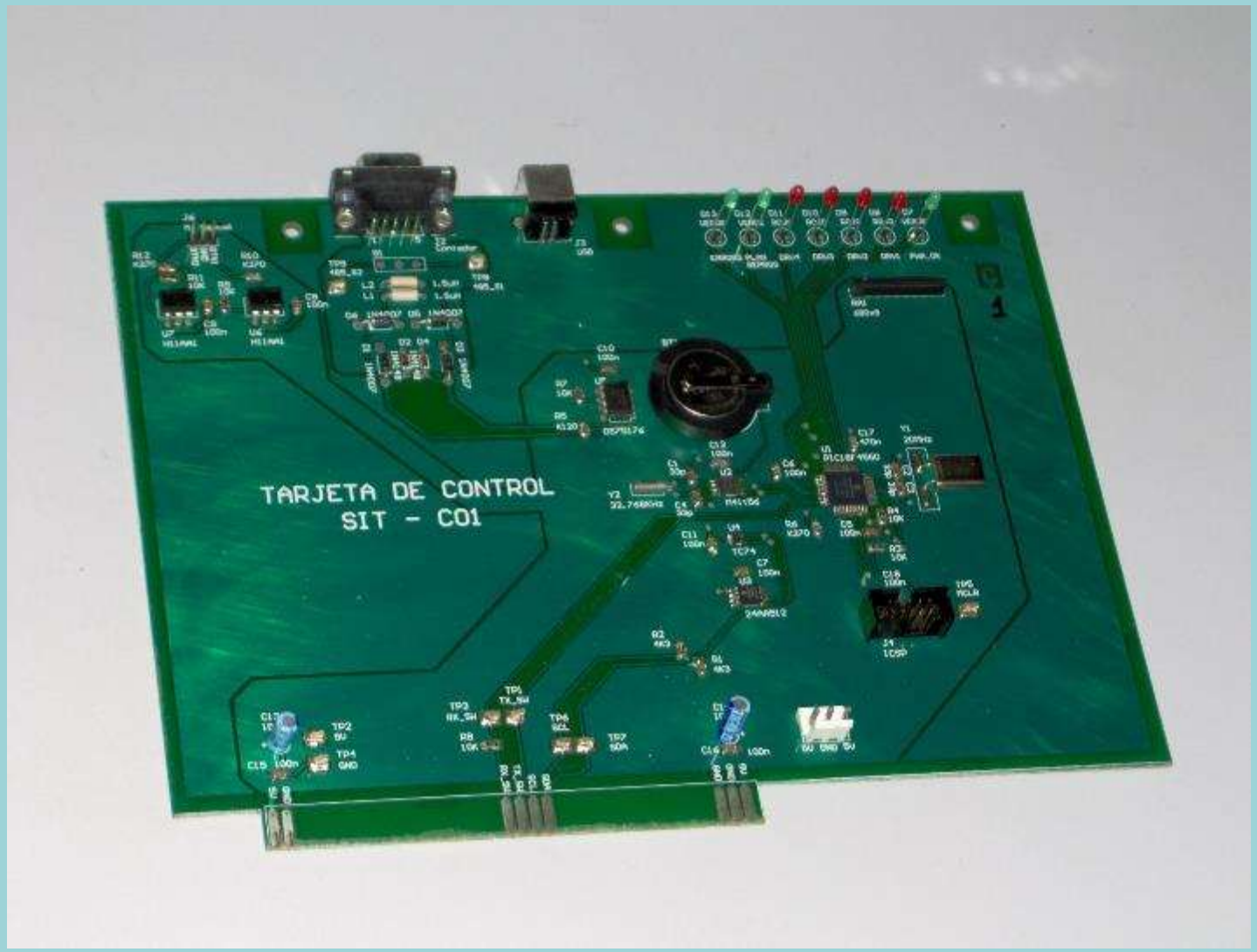
Controlador Inteligente de Tráfico

- **Sistema basado en *microcontroladores***
- **Integrado por:**
  - **Una tarjeta de control**
  - **Hasta 4 tarjetas de luces**
- **Capacidad de *operación autónoma***
  - **Sin conexión al Sistema Inteligente de Transporte**
- **Capacidad de *operación manual***
- **Posibilidad de *configuración local* (USB) o *remota* (desde el Centro de Control del SIT)**
- ***Hardware* y *firmware* validados**

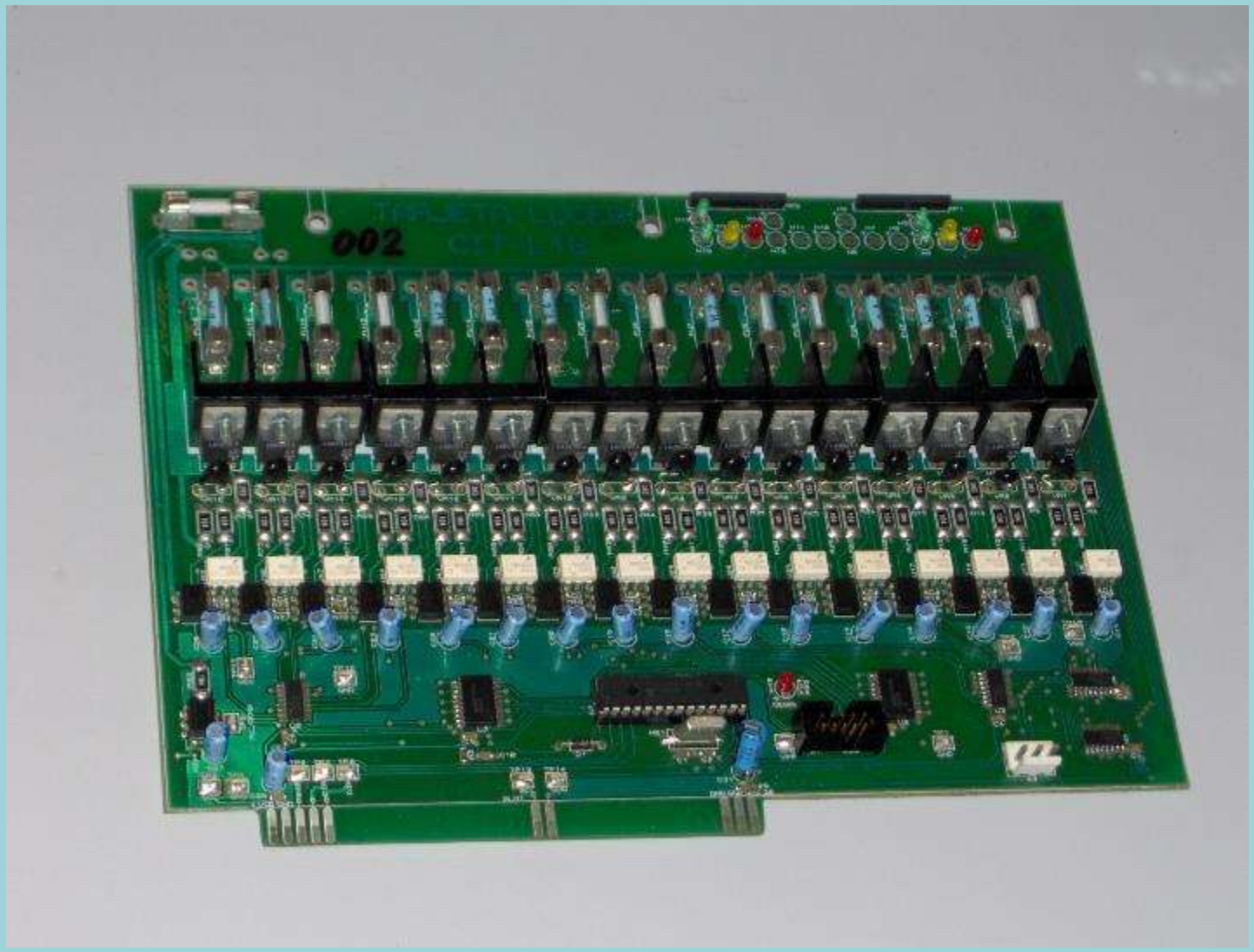
Concepción del CIT



Vista de la Tarjeta de Control



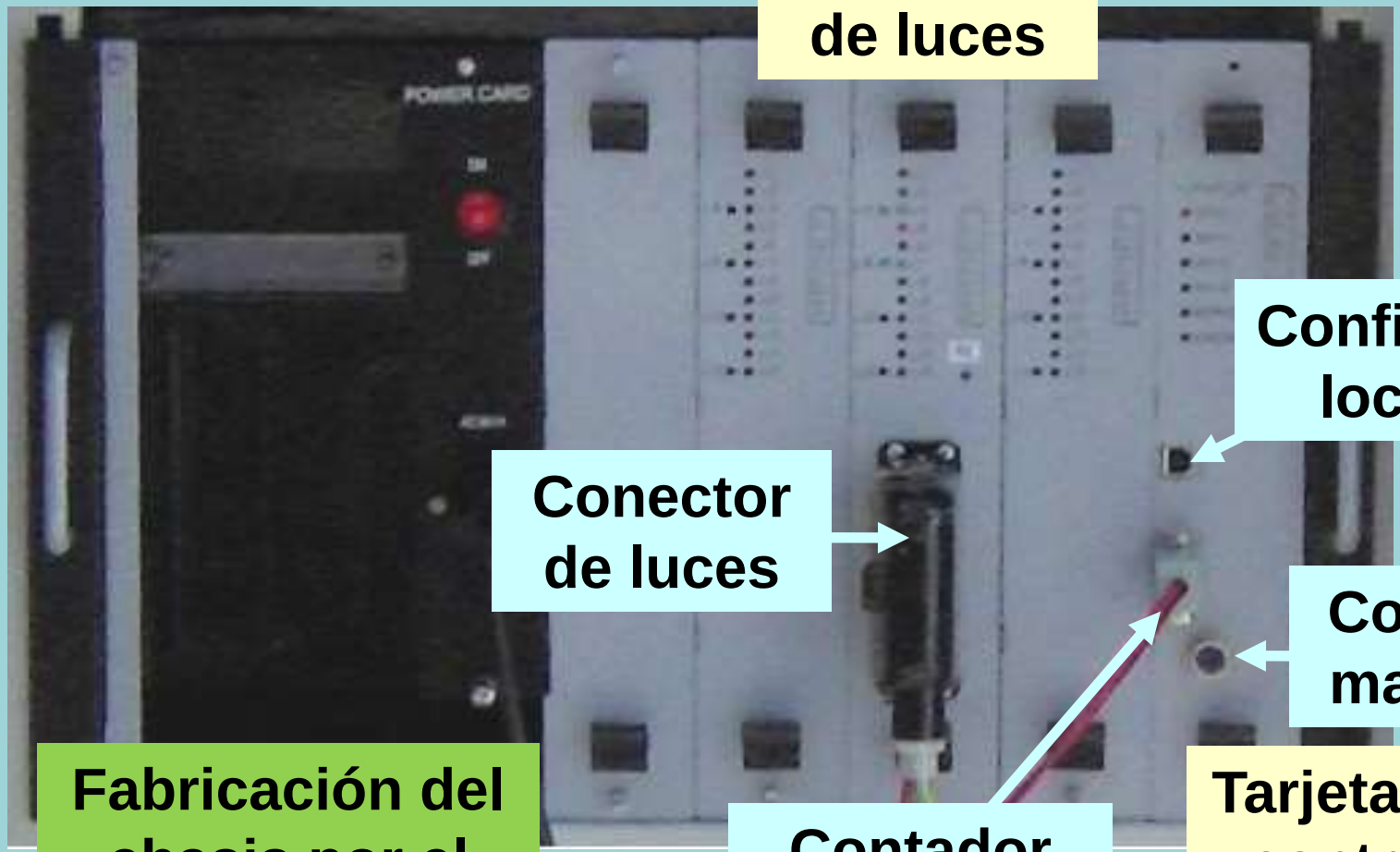
Vista de la Tarjeta de Luces



Tarjetas sobre el backplane

Fabricación y montaje de las placas por el CIDT

Vista frontal del CIT



Tarjetas de luces

Configuración local USB

Conector de luces

Control manual

Fabricación del chasis por el CIDT

Contador regresivo

Tarjeta de control

Vista del CIT en explotación

Montaje del gabinete, poste y cableado por el CENIT

Vista del CIT en explotación

Montaje del gabinete, poste y cableado por el CENIT

Controlador Maestro

Controlador Maestro

- Basado en hardware reconfigurable (FPGA)
  - Posibilidad de modificar el hardware del controlador
  - Tecnología de módulos IP
- Sistema de procesamiento de 32 bits
- Sistema operativo empotrado
  - Linux
  - Descarga de aplicaciones desde el Centro de Control
- Posibilidad de añadir hardware específico
  - Aceleración de algoritmos

Módulos de Propiedad Intelectual

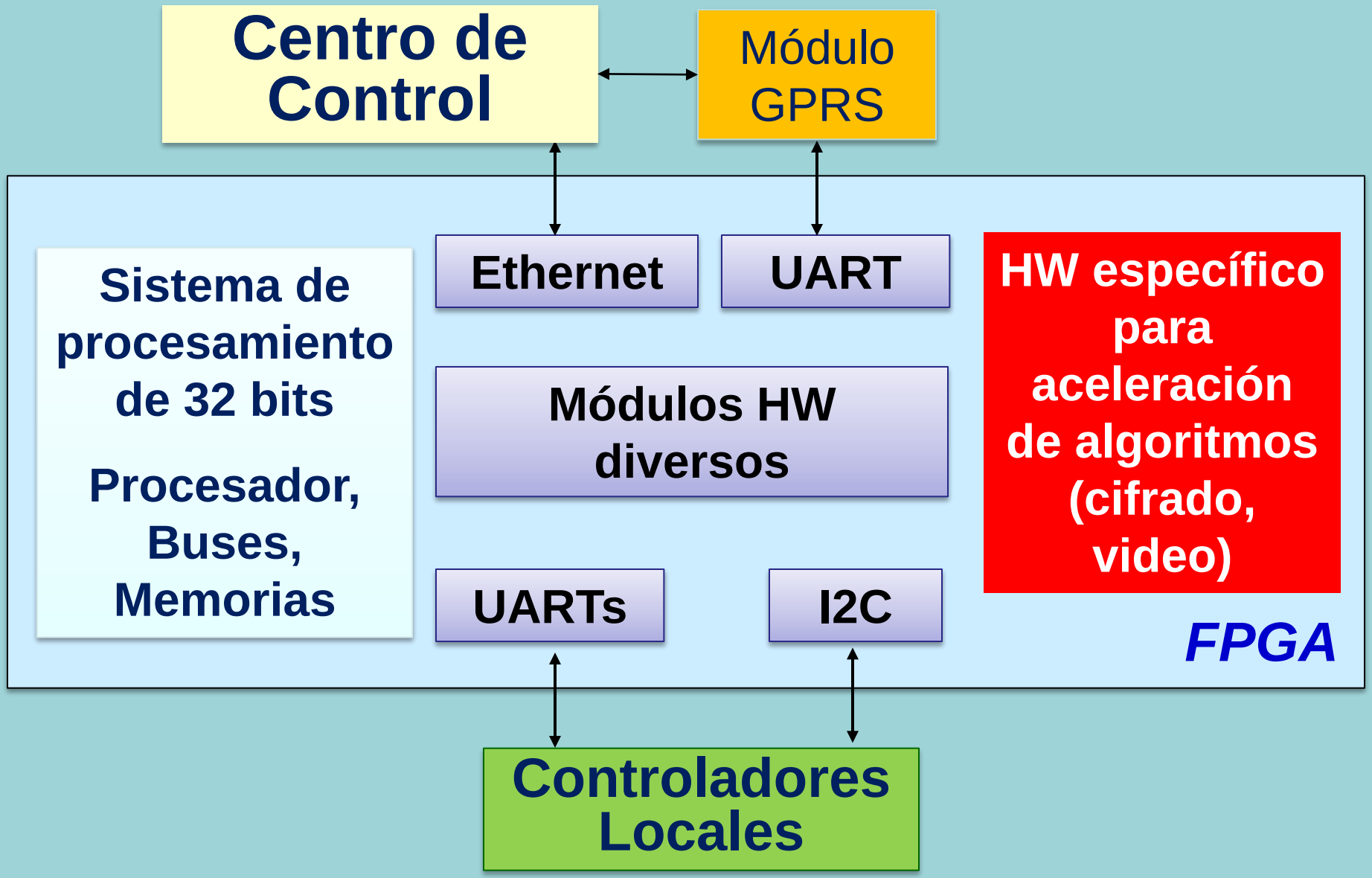
- Descripción *software** de componentes *hardware*
- Bloques funcionales *prediseñados* y *preverificados*
- Hardware *configurable*
- Base de la *reusabilidad*
- Posibilidad de *desarrollos propios*

Espina dorsal **de las técnicas avanzadas de diseño digital**

Módulos IP requeridos

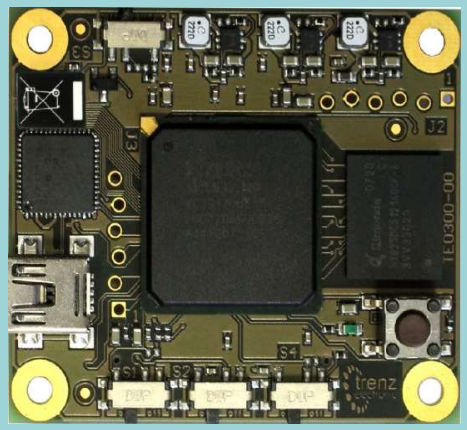
- Procesador
- Controladores de buses
- Controlador de interrupciones
- Temporizadores
- Interfaces UART
- Controlador I2C
- Controlador SPI
- Módulo Ethernet MAC
- Controladores de memoria externa (SDRAM y Flash)
- Puertos de E/S

Controlador Maestro empotrado



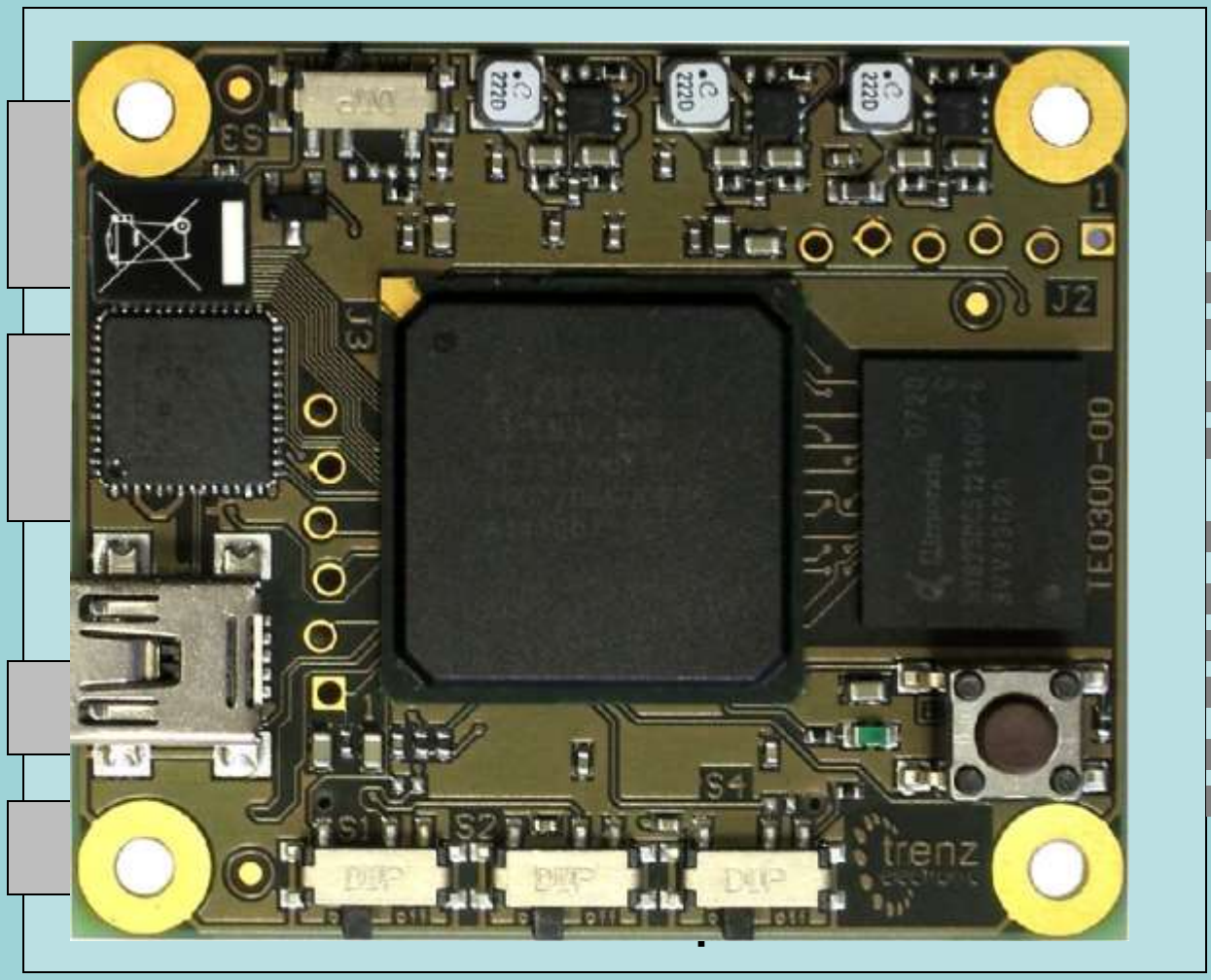
Módulo FPGA

- FPGA de Xilinx de 1,6 millones de compuertas
- 64 MB memoria DDR SDRAM
- 16 MB memoria Flash paralela
- 4-16 MB memoria Flash SPI
- Reguladores de voltaje
- Osciladores
- Conectores de expansión



De interés para muchas entidades.

Módulo FPGA en el CM



Centro de Control

Principales requisitos del Centro de Control

- **Comunicación Ethernet y GPRS con intersecciones**
- **Monitoreo y control de intersecciones en tiempo real**
- **Visualización del estado de las intersecciones**
- **Registro de eventos y alarmas**
- **Ayuda del sistema**

Establecidos por el equipo de desarrollo del Proyecto

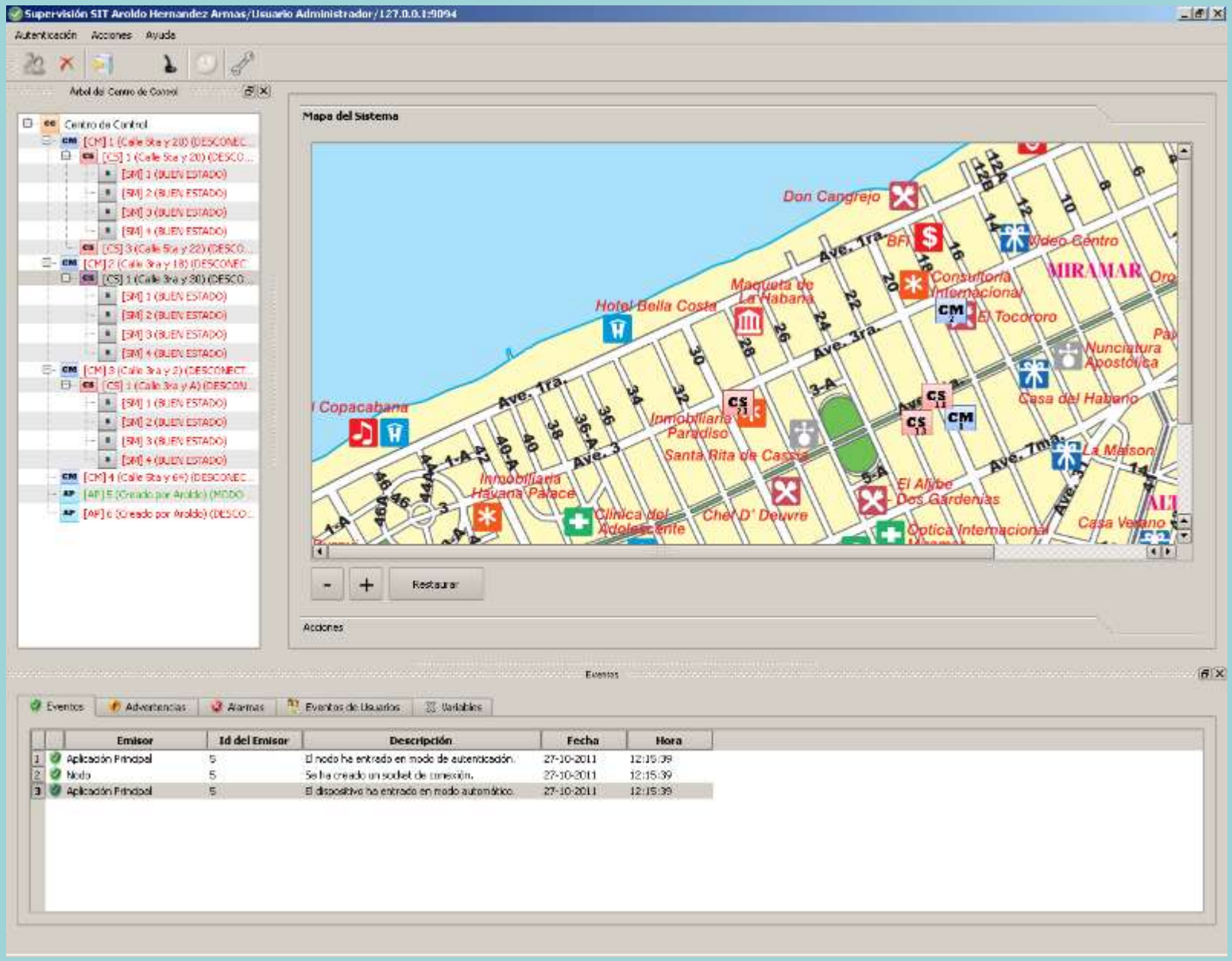
Aplicación principal del Centro de Control

- Autenticación y control de usuarios
- Mapas con intersecciones
- Monitoreo de intersecciones
- Eventos y alarmas del SIT
- Base de datos de tiempo real
- Base de datos de históricos
- Gestor de comandos con CM

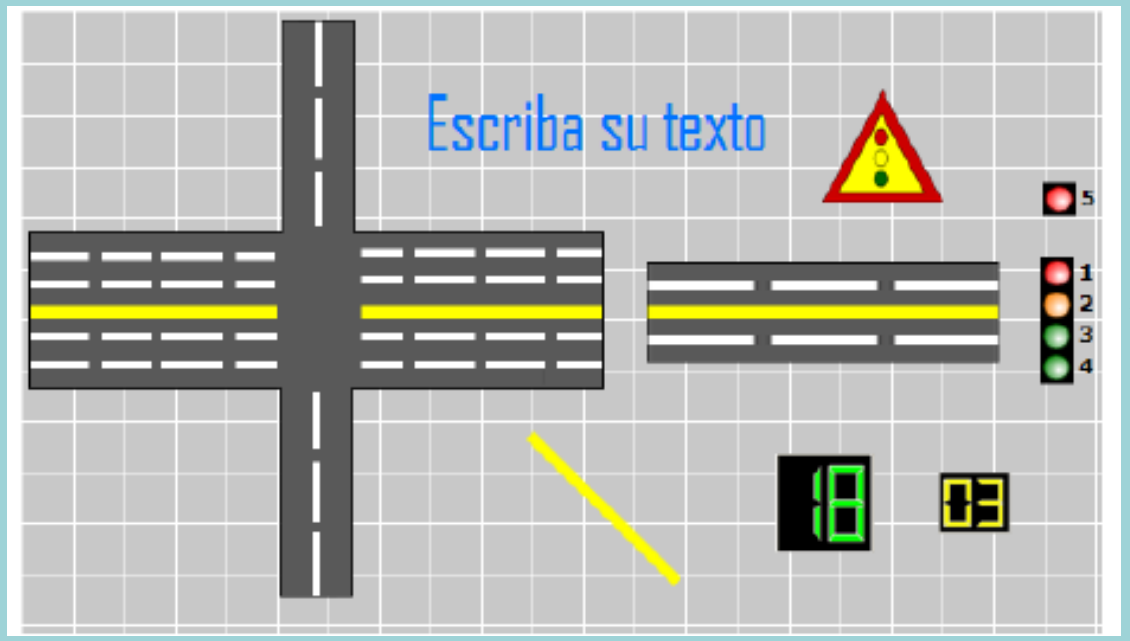
Otras aplicaciones del Centro de Control

- **Configuración**
- **Parametrizador semafórico**
- **Sincronismos lineales**
- **Sincronismos en red**

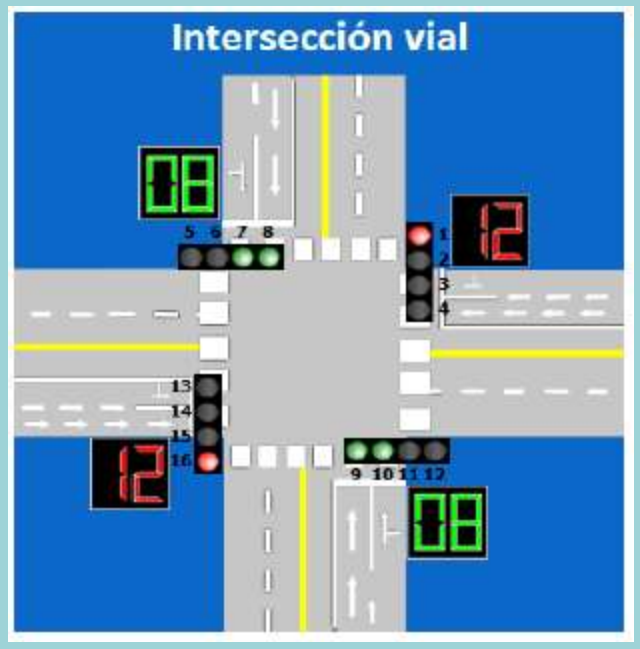
Vista general de la aplicación principal.



Parametrizador semafórico



Área de diseño



Resultados obtenidos

- Versión 1.0 de aplicación principal
  - Verificada con simulador del CM
  - Migración de la base de datos a Oracle
- Planificador semafórico, Versión 2.0
- Sincronismo lineal, Versión 1.0
  - Con método de Poisson
  - Con ajuste fino de los tiempos
  - Se trabaja en la integración con el planificador semafórico v2.0

Conclusiones

- **Concepción del SIT:**
  - **Arquitectura jerárquica, distribuida y flexible**
  - **Fácil adaptación a muy disímiles aplicaciones**
- **Integración de tecnologías de HW y de SW**
  - **Bajo y alto nivel; HDL**
- **Ventajas del HW reconfigurable:**
  - **Actualización del sistema de procesamiento**
  - **Implementación hardware de algoritmos**
- **Controlador Inteligente de Tráfico, Controlador Maestro y Centro de Control validados**
- **Soporte de comunicaciones validado**
- **SIT en fase de fabricación por empresa GMS S.A.**